

Fractional-Order Control for Voltage Regulation in Bidirectional Converters: An Experimental Study

Luis M. Martínez-Patino , *Student Member, IEEE*, Francisco J. Pérez-Pinal , *Senior Member, IEEE*, Allan G. S. Sánchez , Carina Zarate-Orduño , Alejandro I. Barranco-Gutiérrez , *Member, IEEE*, and J.G. Parada-Salado 

Abstract—The theoretical application of fractional equations in controller development is not a new topic. The first efforts on this topic were reported in the late 1970s. However, in the last four years, a greater number of papers related to fractional control have been published than the one accumulated in previous years. Motivated by the above, this paper reports the step-by-step development of this type of control in a bidirectional converter. Furthermore, the discrete-time equivalent of the developed fractional control is implemented on Texas Instrument's F280042C digital signal processor. The experimental results of the discrete fractional compensator are compared with the experimental results of a conventional proportional integral derivative (PID) controller. The results show a notable improvement in the response of the bidirectional converter with the fractional control; specifically, faster responses and less overshoot in most of the experiments carried out. Also, the existing challenges facing the widespread application of this control technique are notorious and are extensively addressed in this article.

Link to graphical and video abstracts, and to code: <https://latam.ieceer9.org/index.php/transactions/article/view/8468>

Index Terms—Fractional order control, bidirectional power converter, energy conversion.

I. INTRODUCCIÓN

El creciente uso de fuentes renovables de energía y vehículos eléctricos ha generado un incremento en el interés por el estudio de los convertidores electrónicos de potencia (CEP) y el tipo de control que utilizan [1], [2]. En el cual se destacan los CEP de tipo bidireccional, principalmente, por su capacidad de reducir o amplificar un voltaje en ambos sentidos [3]. Por otro lado, en la literatura se han explorado diversas técnicas de control para los CEP. Por ejemplo, el control lineal clásico, cuya aceptación se debe principalmente a su simple sintonización e implementación [4]. No obstante, solo resulta efectivo alrededor de un punto de operación específico, resultando susceptible a variaciones en los parámetros [5]. Además, la necesidad de lazos de control adicionales en sistemas de fase no mínima, incrementa la complejidad de la implementación [6], [7].

Luis M. Martínez-Patino, Allan G. S. Sánchez, Alejandro I. Barranco-Gutiérrez y J.G. Parada-Salado están con el Tecnológico Nacional de México en Celaya, Celaya, Mexico (e-mail: m2103034@itcelaya.edu.mx, allan.soriano@itcelaya.edu.mx, israel.barranco@itcelaya.edu.mx y d1903018@itcelaya.edu.mx).

Francisco J. Pérez-Pinal está con McMaster University, Hamilton, Ontario, Canada (e-mail: fperez@univmail.cis.mcmaster.ca).

Carina Zarate-Orduño está con el Centro Regional de Optimización y Desarrollo de Equipo, Celaya, Mexico (e-mail: carina.zarate@itcelaya.edu.mx).

El control por modos deslizantes, una técnica de control no lineal, tiene como ventaja principal una mayor robustez ante variaciones en los parámetros de operación [8]. A pesar de esta ventaja, la implementación de esta técnica resulta más compleja en comparación con las técnicas de control lineal. Adicionalmente, la variación en la frecuencia de operación aumenta la interferencia electromagnética, y las pérdidas por conmutación reducen la eficiencia. [9].

El control predictivo, cuyas ventajas en los CEP son adaptabilidad y tolerancia a variaciones de parámetros [8], [10], requiere una alta precisión en el modelo matemático, así como mayor capacidad de procesamiento comparado con otros métodos de control [5], [11].

Las técnicas de control inteligente, tales como el control por lógica difusa o redes neuronales muestran una mejor capacidad de control y adaptabilidad para sistemas de mayor complejidad [12], [13]. Sin embargo, tienen como inconvenientes un elevado tiempo de procesamiento y la necesidad de conocimiento experto para su diseño [14].

El control fraccionario se presenta como una solución de control con menor complejidad en su implementación, en comparación a las técnicas de control inteligente antes mencionadas. En años recientes ha habido un gran interés en el estudio de esta técnica debido a sus ventajas sobre el control clásico de orden entero, como parámetros adicionales de configuración, un sistema más robusto y una mejor respuesta [15]–[18]. Asimismo, las bases de la teoría del control clásico son aplicables al control fraccionario, facilitando su uso.

Sin embargo, la implementación digital de este tipo de controlador representa un reto, en especial por el proceso de aproximación utilizado [19]. Es necesario seleccionar un dispositivo cuya frecuencia de muestreo y capacidad de memoria sea suficiente para cumplir los requisitos del sistema, manteniendo un bajo costo [20]. Adicionalmente, la sintonización del controlador puede llevarse a cabo empleando métodos convencionales o de optimización, por lo que es necesario elegir el método más apropiado para la aplicación en cuestión.

En resumen, la implementación de controladores de orden fraccionario mediante dispositivos digitales es un paso lógico y necesario para la aplicación a gran escala de esta técnica de control debido a las cualidades que presenta, tales como la capacidad de una simple reprogramación para la modificación de la técnica de control bajo experimentación, así como la capacidad de programación de leyes de control complejas.

En este trabajo se muestra el diseño, validación y comparación de un controlador fraccionario digital tipo PID aplicado a

un convertidor bidireccional tipo elevador-reductor. La Sección II proporciona un resumen de los pasos para el diseño del controlador, mientras que la Sección III detalla el proceso de diseño para determinar el PID fraccionario a partir de las funciones de transferencia del convertidor. Los resultados de la comparativa entre el PID convencional y el PID fraccionario se presentan en la Sección IV, y las conclusiones de este trabajo se exponen en la Sección VI.

II. CONTROLADOR FRACCIONARIO

El control fraccionario basa su funcionamiento en la teoría del cálculo fraccionario, el cual es considerado una generalización del cálculo convencional, donde el orden de las operaciones integro-diferenciales puede tomar valores no enteros.

La implementación práctica de controladores fraccionarios requiere de un proceso de aproximación del operador fraccionario, debido a la complejidad para determinar las soluciones analíticas o numéricas de las ecuaciones diferenciales fraccionarias. Algunos métodos de aproximación comúnmente empleados son el método de Carlson, el método de Matsuda, el método de Outstaloup, la aproximación por expansión en fracciones continuas, entre otros [16].

Para la sintonización de estos controladores, en la literatura se han propuesto diversos métodos, incluyendo sintonización por métodos convencionales y optimización [21]–[24].

Tomando en consideración lo anterior, en este trabajo se aplica el método de El-Khazali, cuyo procedimiento permite aproximar el orden fraccionario del operador de Laplace s^α , y sintonizar el controlador fraccionario [23]. La efectividad de este método ha sido demostrada en [25]–[28] y, puede ser resumido en cuatro pasos principales [25], [26]: Primero, determinar la contribución en fase necesaria del controlador fraccionario; segundo, aproximar el operador fraccionario; tercero, sustituir el operador fraccionario en la estructura de control seleccionada; cuarto, ajustar los valores de las ganancias del controlador.

En nuestro caso, la estructura del controlador seleccionada es la de un PID de orden fraccionario, o FOPID, la cual puede definirse como [16]:

$$G_c(s) = k_p \left(1 + \frac{1}{T_i s^\alpha} + T_d s^\mu \right). \quad (1)$$

Donde k_p es la ganancia proporcional, T_i y T_d son las constantes de tiempo integral y derivativa, respectivamente, y α y μ son los órdenes no enteros del integrador y del diferenciador, respectivamente.

Por último, una vez obtenida la función de transferencia del controlador fraccionario se realiza un proceso de discretización. Este proceso permite su implementación en dispositivos programables. El proceso de diseño de controlador fraccionario propuesto se muestra en la Fig. 1.

III. DISEÑO DEL CONTROLADOR Y VALIDACIÓN NUMÉRICA

Siguiendo los pasos de diseño, lo primero es modelar el CEP bidireccional. En este trabajo de validación, se utiliza

un tipo elevador-reductor, como se muestra en la Fig. 2. Las ecuaciones características para el modo reductor son:

$$\frac{di_L}{dt} = -\frac{1}{L}v_C + \frac{d}{L}v_i, \quad (2)$$

$$\frac{dv_C}{dt} = \frac{1}{C}i_L - \frac{1}{CR}v_C. \quad (3)$$

Mientras que, para el modo elevador son:

$$\frac{di_L}{dt} = -\frac{(1-d)}{L}v_C + \frac{1}{L}v_i, \quad (4)$$

$$\frac{dv_C}{dt} = -\frac{(1-d)}{C}i_L + \frac{1}{CR}v_C. \quad (5)$$

Donde d , v_C y i_L son los valores promediados para el ciclo de trabajo, voltaje del capacitor y corriente del inductor, respectivamente. Utilizando la representación del modelo promediado de pequeña señal,

$$\frac{d}{dt}\hat{x} = A\hat{x} + B\hat{u}, \quad (6)$$

y

$$y = C\hat{x}, \quad (7)$$

y linealizando alrededor del punto de equilibrio $[I_L, V_C]$, las ecuaciones (2), (3), (4) y (5) se pueden reescribir como,

$$\frac{d}{dt} \begin{bmatrix} \hat{i}_L \\ \hat{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{CR} \end{bmatrix} \begin{bmatrix} \hat{i}_L \\ \hat{v}_C \end{bmatrix} + \begin{bmatrix} \frac{V_i}{L} & \frac{1}{L} \\ 0 & 0 \end{bmatrix} \begin{bmatrix} \hat{d} \\ \hat{v}_i \end{bmatrix} \quad (8)$$

y

$$y = [0 \quad 1] \begin{bmatrix} \hat{i}_L \\ \hat{v}_C \end{bmatrix} \quad (9)$$

para el modo reductor y,

$$\frac{d}{dt} \begin{bmatrix} \hat{i}_L \\ \hat{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{(1-D)}{L} \\ \frac{1-D}{C} & -\frac{1}{CR} \end{bmatrix} \begin{bmatrix} \hat{i}_L \\ \hat{v}_C \end{bmatrix} + \begin{bmatrix} \frac{V_C}{L} & \frac{1}{L} \\ -\frac{I_L}{C} & 0 \end{bmatrix} \begin{bmatrix} \hat{d} \\ \hat{v}_i \end{bmatrix} \quad (10)$$

y

$$y = [0 \quad 1] \begin{bmatrix} \hat{i}_L \\ \hat{v}_C \end{bmatrix} \quad (11)$$

para el modo elevador. Donde \hat{i}_L , \hat{v}_C , \hat{d} , \hat{v}_i son los términos de perturbación de pequeña señal de i_L , v_C , d , v_i , respectivamente. La relación entre la señal de control y el voltaje de salida viene dada por:

$$\frac{\hat{v}_C(s)}{\hat{d}(s)} = C(sI - A)^{-1}B. \quad (12)$$

La cual corresponde a la función de transferencia de los modos de operación analizados. Por lo tanto, la relación de voltaje de salida con respecto al ciclo de trabajo para el modo reductor es:

$$\frac{\hat{v}_C(s)}{\hat{d}(s)} = \frac{\frac{v_i}{LC}}{s^2 + \frac{1}{RC}s + \frac{1}{LC}}. \quad (13)$$

Mientras que, para el modo de elevador es:

$$\frac{\hat{v}_C(s)}{\hat{d}(s)} = \frac{-\frac{i_L}{C}s + \frac{v_C(1-D)}{LC}}{s^2 + \frac{1}{RC}s + \frac{(1-D)^2}{LC}}. \quad (14)$$

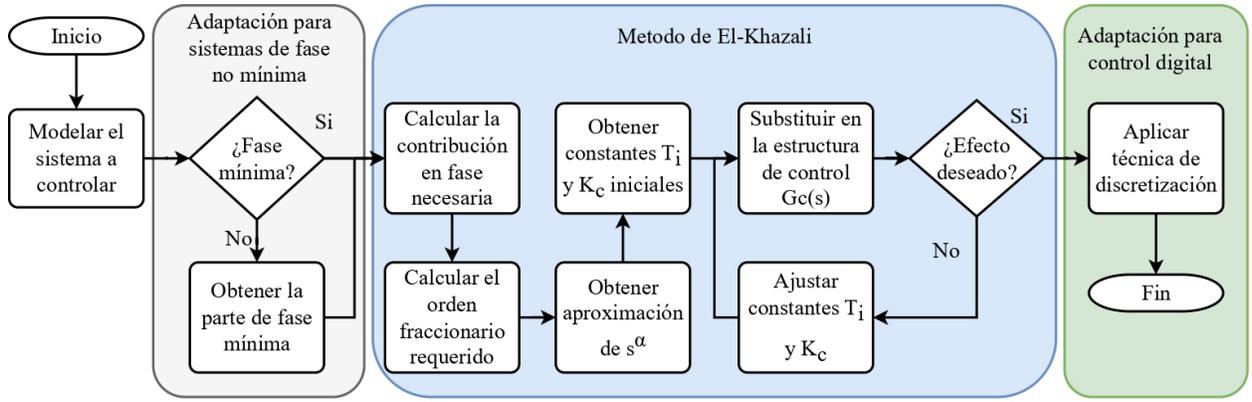


Fig. 1. Procedimiento de diseño del controlador fraccionario.

Considerando que la ecuación (13) es de fase mínima y sustituyendo los valores de la Tabla I en dicha ecuación, la función transferencia del modo reductor es:

$$G_{pRed}(s) = \frac{1152}{4.224 \times 10^{-7} s^2 + 0.00022s + 24}. \quad (15)$$

Por otro lado, en los sistemas de fase no mínima como lo es la función de transferencia del modo elevador, al aplicar el método de El-Khazali es posible que $\alpha > 1$. En consecuencia, la cantidad de controladores para asegurar el aporte en fase se ve incrementada. Por lo tanto, para cumplir con el objetivo de control sin la necesidad de emplear controladores en cascada, en [27] se propone una modificación del método de El-Khazali para sistemas de fase no mínima de la forma:

$$t_f(s) = \frac{-as + b}{cs^2 + ds + e}, \quad (16)$$

donde a, b, c, d, e corresponden a los coeficientes del numerador y denominador respectivamente. Esta representación, puede reescribirse mediante la separación en fase mínima y no mínima [27] la cual tiene la siguiente forma:

$$t_f(s) = t_{f_m}(s) t_{f_{nm}}(s), \quad (17)$$

donde $t_{f_m}(s)$ y $t_{f_{nm}}(s)$ corresponden a la función de transferencia de fase mínima y no mínima, respectivamente. Por lo tanto, reescribiendo (16) como se muestra en (17), la fase mínima del sistema viene dado por:

$$t_f(s) = \left(\frac{a(\frac{b}{a} + s)}{cs^2 + ds + e} \right) \left(\frac{\frac{b}{a} - s}{\frac{b}{a} + s} \right). \quad (18)$$

Utilizando (18) y sustituyendo los valores de diseño de la Tabla I en (14), la función de transferencia de la fase mínima del modo elevador es:

$$G_{pElev}(s) = \frac{0.02112s + 2304}{2.112 \times 10^{-6} s^2 + 0.00022s + 24}. \quad (19)$$

Una vez obtenida la función de transferencia de la planta, para el diseño del controlador FOPID se toma en consideración lo siguiente. El valor de $\mu = \alpha$, mientras que, T_i y T_d están relacionados por la expresión $T_i = \eta T_d$, donde η es una constante y se considera como uno. Para el controlador del modo reductor con un margen de fase seleccionado de 40° ,

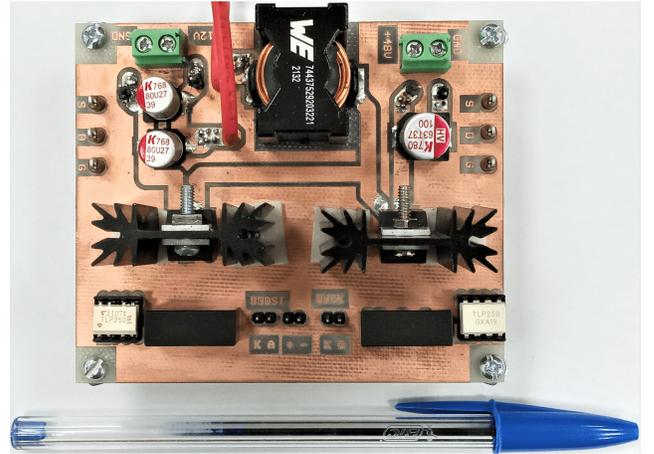


Fig. 2. Convertidor elevador-reductor bidireccional.

TABLA I
PARÁMETROS DE DISEÑO

Parámetro	Modo reductor	Modo elevador
L	$250\mu F$	$250\mu F$
C	$83.33\mu F$	$104.17\mu F$
R	12Ω	48Ω
D	0.5	0.5
F	$100kHz$	$100kHz$
I_o	2A	1A
I_L	2A	2A

los operadores fraccionarios dan como resultado $\alpha = 0.606$, $T_i = 10.2885$, y $K_p = 0.0042$. Sustituyendo cada valor en (1) se tiene:

$$G_c(s) = \frac{(0.0042)(10.2885s^{0.606} + 1)^2}{s^{0.606}}. \quad (20)$$

De manera similar, el controlador FOPID del modo elevador se diseña con un margen de fase de 50° ; por lo tanto, $\alpha = 0.4695$, $T_i = 30.4247s$, y $K_p = 2.5728 \times 10^{-4}$. Sustituyendo cada valor en (1) la función de transferencia es:

$$G_c(s) = \frac{2.5728 \times 10^{-4}(30.4247s^{0.4695} + 1)^2}{s^{0.4695}}. \quad (21)$$

Realizando la aproximación de orden entero de (20) y (21), la

función de transferencia del controlador fraccionario es:

$$G_c(s) = \frac{\kappa_4 s^4 + \kappa_3 s^3 + \kappa_2 s^2 + \kappa_1 s + \kappa_0}{\nu_4 s^4 + \nu_3 s^3 + \nu_2 s^2 + \nu_1 s + \nu_0}. \quad (22)$$

Utilizando una frecuencia de muestreo de 100 kHz, y empleando el método de discretización de Tustin, la aproximación en tiempo discreto de (22) da como resultado,

$$G_c(z) = \frac{\gamma_4 z^4 + \gamma_3 z^3 + \gamma_2 z^2 + \gamma_1 z + \gamma_0}{\delta_4 z^4 + \delta_3 z^3 + \delta_2 z^2 + \delta_1 z + \delta_0}. \quad (23)$$

Donde el valor de los coeficientes tanto para (22) y (23) se ilustra en la Tabla II.

TABLA II
PARÁMETROS DEL COMPENSADOR FOPID PARA AMBOS
MODO DE OPERACIÓN

Parámetro	Modo reductor	Modo elevador
κ_4	2.293	0.773
κ_3	4.032×10^5	9.523×10^4
κ_2	2.147×10^{10}	3.546×10^9
κ_1	3.294×10^{14}	3.778×10^{13}
κ_0	1.53×10^{18}	1.217×10^{17}
ν_4	1	1
ν_3	4.861×10^5	2.518×10^5
ν_2	4.739×10^{10}	1.558×10^{10}
ν_1	1.353×10^{15}	2.906×10^{14}
ν_0	7.751×10^{18}	1.332×10^{18}
γ_4	1.021	0.4999
γ_3	-2.739	-1.502
γ_2	2.65	1.661
γ_1	-1.09	-0.8
γ_0	0.1616	0.1418
δ_4	1	1
δ_3	-1.776	-2.399
δ_2	0.7642	1.946
δ_1	0.1132	-0.5775
δ_0	-0.08568	0.03526

Con la finalidad de comparar cada compensador fraccionario, se diseñó en MATLAB compensadores PID clásicos en tiempo discreto. Estos compensadores utilizan el método de discretización de Tustin y una frecuencia de muestreo de 100 kHz. La función de transferencia de cada compensador PID clásico discreto se muestra en (24) y (25) para el modo reductor y elevador, respectivamente.

$$G_{pid_{elev.}}(z) = \frac{0.6981z^2 - 1.295z + 0.6006}{z^2 - 1.106z + 0.1065}, \quad (24)$$

$$G_{pid_{red.}}(z) = \frac{0.2607z^2 - 0.5064z + 0.2459}{z^2 - 1.044z + 0.0436}. \quad (25)$$

En la Fig. 3 se muestran una comparativa de la respuesta en frecuencia de la planta y la planta controlada en modo reductor. La línea en azul corresponde a la respuesta de la planta sin controlar. La línea en rojo, es la planta controlada mediante el FOPID, con un margen de fase y de ganancia de 34.7°, 19.9 dB, respectivamente. Por último, la línea en amarillo, es la planta controlada mediante el PID y el margen de fase y ganancia es de 41° y 20 dB, respectivamente. Al igual que en el caso del modo reductor, en la Fig. 4 se muestra la respuesta en frecuencia de la planta y la planta con ambos controladores. Por lo tanto, los márgenes de fase y ganancia obtenidos utilizando el controlador FOPID y PID son 40.8°, 32.8 dB y 40.7°, 37.7 dB, respectivamente.

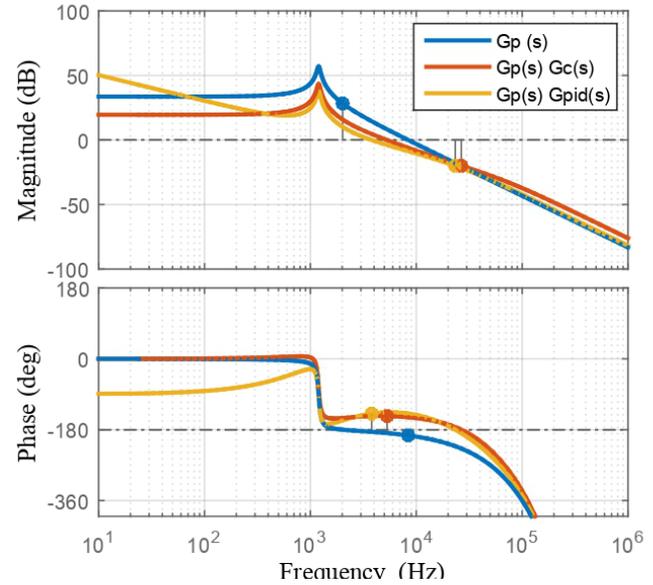


Fig. 3. Análisis de respuesta en frecuencia para el modo reductor, planta ($G_p(s)$); planta con FOPID ($G_p(s)G_c(s)$); planta con PID ($G_p(s)G_{PID}(s)$).

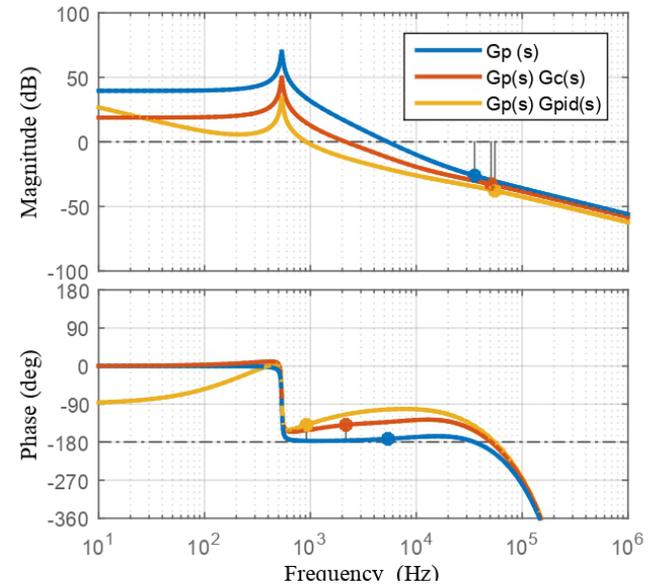


Fig. 4. Análisis de respuesta en frecuencia para el modo elevador, planta ($G_p(s)$); planta con FOPID ($G_p(s)G_c(s)$); planta con PID ($G_p(s)G_{PID}(s)$).

IV. VALIDACIÓN EXPERIMENTAL

La validación de ambos controladores se realizó utilizando el banco de pruebas mostrado en la Fig. 5. Este banco incluye una fuente de alimentación de 100 W, una carga resistiva con valores nominales 12Ω para el modo reductor y de 48Ω para el modo elevador, un osciloscopio Keysight DSOX1102A de 2Gs, una tarjeta DSP Texas Instrument F280042C, así como cables y conectores. En las pruebas realizadas, la reducción de voltaje es de 48 a 24 Volts. Mientras que, la amplificación de voltaje es de 24 a 48 Volts. Además, se analiza la respuesta al escalón y el cambio de carga del 50% del valor nominal. En la Fig.6 se puede observar la respuesta del convertidor en

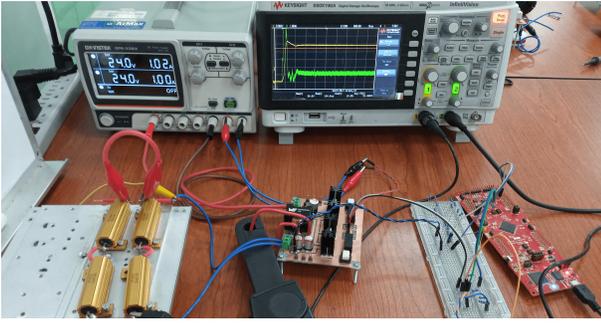


Fig. 5. Plataforma experimental de pruebas.

TABLA III
RESPUESTA AL ESCALON

Parámetro	Modo Reductor		Modo Elevador	
	FOPID	PID	FOPID	PID
T. Subida (s)	0.0002	0.0008	0.001	0.0032
T. Est. (s)	0.0006	0.0010	0.0012	0.0044
Sobreimpulso (%)	10.719	0.191	0.5056	-0.0426
Error en e.e. (%)	-0.1066	0.1296	-0.5016	0.1697
Vo inicial (V)	-0.1313	-0.1105	23.3216	23.3922
Vo final (V)	23.9744	24.0311	47.7592	48.0814
IL inicial (A)	0.0	-0.0143	0.2376	0.2319
IL final (A)	1.0862	1.0851	1.2096	1.1906
Vp (V)	26.5442	24.076999	48.0007	48.0609

modo reductor y modo elevador para ambos tipos de pruebas. Para el modo reductor, la respuesta al escalón, ilustrado en las Fig. 6a y Fig. 6b, indica que el tiempo de establecimiento con el controlador tipo FOPID es 34% menor en comparación con el PID convencional. Por otro lado, el error en estado estable presente con el controlador fraccionario es de 0.23% , siendo mayor al 0.03% del PID. Por su parte, la respuesta al escalón en modo elevador, ilustrado en Fig. 6e y Fig. 6f, indica que el tiempo de respuesta es 70% menor con el controlador tipo FOPID. Sin embargo, el error en estado estable continua siendo mayor para el sistema empleando esta técnica, llegando a ser de 0.5%.

En las pruebas de cambio de carga, el tiempo de respuesta del modo reductor, ilustrado en las Fig. 6c y Fig. 6d, tiene una variación del 0.12% en el voltaje de salida, en el FOPID la variación máxima es del 0.93%, mientras, con el PID es del 1.05%. Si bien, la diferencia es mínima, marca una tendencia que puede ser observada de mejor manera al analizar la respuesta del modo elevador.

Las respuesta del modo elevador, ilustrado en las Fig. 6g y Fig. 6h, muestra que las variaciones máximas de voltaje son de aproximadamente 0.43% para el sistema con FOPID, y del 0.83% con el PID. Las Tablas III y IV resumen los resultados experimentales para la respuesta al escalón y la respuesta al cambio de carga, respectivamente.

En conclusión, para ambos tipos de pruebas, se observó que el error en estado estable se mantuvo con un valor superior utilizando el controlador fraccionario, hasta 0.30% mayor con respecto al PID. No obstante, la velocidad de respuesta al escalón por parte del controlador fraccionario a comparación del controlador PID convencional es mejor hasta en un 58%.

TABLA IV
RESPUESTA AL CAMBIO DE CARGA. 50% AL 100%.

Parámetro	Modo Reductor		Modo Elevador	
	FOPID	PID	FOPID	PID
Error relativo (%)	-0.0547	-0.0163	-0.0924	-0.0516
Error en e.e. (%)	-0.3273	-0.0323	-0.4544	0.1508
Vo inicial (V)	23.9345	23.9961	47.8261	48.0972
Vo final (V)	23.9214	23.9922	47.7819	48.0724
IL inicial (A)	0.5287	0.5251	0.5416	0.5931
IL final (A)	1.0639	1.0574	1.0822	1.1367

V. DISCUSIÓN

En las pruebas realizadas se observa que el FOPID tiene una mejor respuesta al escalón, traduciéndose en tiempos de establecimiento menores. No obstante, el tiempo de establecimiento menor genera un sobre-impulso mayor en el modo reductor en comparación con el PID.

Para las pruebas de cambio de carga el controlador fraccionario mantiene una mejor respuesta, y reduce las variaciones de voltaje durante la transición a estado estable. Sin embargo, cuando existe una variación de voltaje a la entrada del convertidor el uso del controlador FOPID tiene una limitación, la cual es la presencia de un error en estado estable de magnitud superior al presentado por el controlador PID. Este comportamiento puede representar un problema en aplicaciones que requieren una alta precisión y donde un error en estado estable es indeseable, como en procesos industriales. Por su parte, en las pruebas de cambio de modo de operación el tiempo de transición y las variaciones de voltaje propias del cambio se vieron reducidas al emplear el controlador fraccionario.

Esta capacidad exhibida por el controlador tipo FOPID puede presentar una ventaja en sistemas tipo mecánico-eléctrico como un motor eléctrico, ya que la velocidad de respuesta puede ayudar a mejorar las transiciones de velocidad. No obstante, la aplicación satisfactoria de este tipo de controlador en estas áreas aún se encuentra en desarrollo [29].

VI. CONCLUSIONES

El control fraccionario aplicado a diversos entornos de la ingeniería ha ido ganando terreno y el método de aplicación presentado en este trabajo hace realizable pruebas experimentales en CEP. De igual forma, los parámetros extras en el controlador fraccionario dan más flexibilidad para ajustar las características de ganancia y fase del controlador, dando como resultado una respuesta más precisa.

Por otro lado, la implementación digital del controlador FOPID en comparación con un controlador PID, representa un ligero aumento en la cantidad de recursos utilizados. Sin embargo, la posibilidad de utilizar una técnica avanzada de control mediante este método puede ayudar a ampliar su rango de aplicación.

En resumen, el controlador fraccionario aplicado al CEP bidireccional presenta ventajas frente al controlador PID, especialmente en el cambio de carga con respuestas más rápidas y menor sobre-impulso. No obstante, los retos existentes de cara a la aplicación extendida de esta técnica de control aun

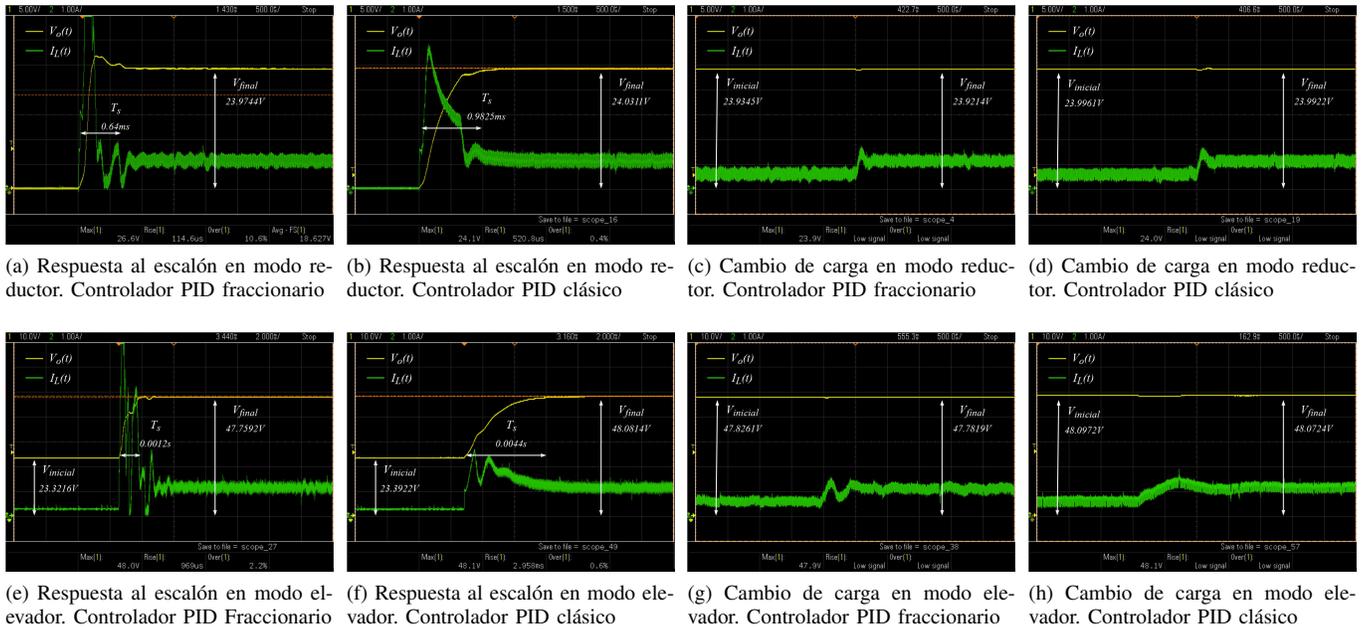


Fig. 6. Respuestas de los controladores.

se encuentra en estudio. Por lo tanto, es deseable llegar a una estandarización del proceso de diseño del controlador fraccionario, así como también, de encontrar maneras de aminorar las limitaciones existentes, como lo es un mayor error en estado estacionario.

AGRADECIMIENTOS

Los autores agradecen a IDEA GTO CONV/024/2022 y TecNM proyecto IT16A261.

REFERENCES

- [1] D. Ravi, B. Mallikarjuna Reddy, S. S.L., and P. Samuel, "Bidirectional dc to dc converters: An overview of various topologies, switching schemes and control techniques," *International Journal of Engineering & Technology*, vol. 7, p. 360, Sept 2018.
- [2] K. Tytelmaier, O. Husev, O. Veligorskiy, and R. Yershov, "A review of non-isolated bidirectional dc-dc converters for energy storage systems," in *Proc. II International Young Scientists Forum on Applied Physics and Engineering (YSF)*, pp. 22–28, 2016.
- [3] S. A. Gorji, H. G. Sahebi, M. Ektesabi, and A. B. Rad, "Topologies and control schemes of bidirectional dc-dc power converters: An overview," *IEEE Access*, vol. 7, pp. 117997–118019, 2019.
- [4] R. W. Erickson and D. Maksimović, "Controller design," in *Fundamentals of Power Electronics*, ch. 9, p. 331–375, Boston, MA: Springer US, 2001.
- [5] T. Habetler and R. Harley, "Power electronic converter and system control," *Proc. IEEE*, vol. 89, pp. 913–925, June 2001.
- [6] R. W. Erickson and D. Maksimović, "Current-programmed control," in *Fundamentals of Power Electronics*, ch. 18, p. 725–804, Boston, MA: Springer US, 2001.
- [7] R. M. Sudhan Rao, M. Asad, and A. K. Singha, "Analysis and design of a digital average current-mode controlled buck converter," in *Proc. IEEE Int. Conf. on Power Electron., Drives and Energy Syst. (PEDES)*, (Jaipur, India), pp. 1–4, Dec 2020.
- [8] S. A. Gorji, H. G. Sahebi, M. Ektesabi, and A. B. Rad, "Topologies and control schemes of bidirectional dc-dc power converters: An overview," *IEEE Access*, vol. 7, pp. 117997–118019, 2019.
- [9] T. G. Habetler and R. G. Harley, "Power electronic converter and system control," *Proc. IEEE*, vol. 89, no. 6, pp. 913–925, 2001.
- [10] M. Y. Bote-Vazquez, E. S. Estevez-Encarnacion, J. Ramirez-Hernandez, L. Hernandez-Gonzalez, and O. U. Juares-Sandoval, "Predictive current control design methodology for dc-dc basic topologies: Buck, boost and buck-boost converters," in *Proc. IEEE Int. Autumn Meeting on Power, Electron. and Comput. (ROPEC)*, vol. 5, (Ixtapa, México), pp. 1–6, Nov 2021.
- [11] Z. Leng and Q. Liu, "A simple model predictive control for buck converter operating in ccm," in *Proc. IEEE Int. Symp. on Predictive Control of Elect. Drives and Power Electron. (PRECEDE)*, (Pilsen, Czech Republic), pp. 19–24, Sept 2017.
- [12] P. Warriar and P. Shah, "Optimal fractional pid controller for buck converter using cohort intelligent algorithm," *Applied System Innovation*, vol. 4, no. 3, p. 50, 2021.
- [13] W. K. A. Abdulrazaq, A. M. Vural, *et al.*, "Fuzzy fractional-order pid control for pmsg based wind energy conversion system with sparse matrix converter topology," *International Transactions on Electrical Energy Systems*, vol. 2022, 2022.
- [14] N. Bajoria, P. Sahu, R. Nema, and S. Nema, "Overview of different control schemes used for controlling of dc-dc converters," in *Proc. Int. Conf. on Elect. Power and Energy Syst. (ICEPES)*, (Bhopal, India), pp. 75–82, Dec 2016.
- [15] C. Trujillo-Rodríguez, J. Sánchez-Choachí, and G. Baquero-Rozo, "Fractional order control for a bidirectional converter operating in a dc microgrid," *Informador Técnico*, vol. 84, p. 67–77, Dic 2019.
- [16] P. Warriar and P. Shah, "Fractional order control of power electronic converters in industrial drives and renewable energy systems: a review," *IEEE Access*, vol. 9, pp. 58982–59009, 2021.
- [17] H. Mollae, S. M. Ghamari, S. A. Saadat, and P. Wheeler, "A novel adaptive cascade controller design on a buck-boost dc-dc converter with a fractional-order pid voltage controller and a self-tuning regulator adaptive current controller," *IET Power Electronics*, vol. 14, no. 11, pp. 1920–1935, 2021.
- [18] K. Aseem and K. S. Selva, "Closed loop control of dc-dc converters using pid and fopid controllers," *International Journal of Power Electronics and Drive Systems*, vol. 11, no. 3, p. 1323, 2020.
- [19] S.-W. Seo and H. H. Choi, "Digital implementation of fractional order pid-type controller for boost dc-dc converter," *IEEE Access*, vol. 7, pp. 142652–142662, 2019.
- [20] A. A. Dastjerdi, B. M. Vinagre, Y. Chen, and S. H. HosseinNia, "Linear fractional order controllers; a survey in the frequency domain," *Annual Reviews in Control*, vol. 47, pp. 51–70, 2019.
- [21] A. Basu, S. Mohanty, and R. Sharma, "Designing of the pid and fopid controllers using conventional tuning techniques," in *Proc. Int. Conf. on*

Inventive Comput. Technol. (ICICT), vol. 2, (Coimbatore, India), pp. 1–6, Aug 2016.

- [22] S. Kapoor, M. Chaturvedi, and P. K. Juneja, “Design of fopid controller with various optimization algorithms for a sopdt model,” in *Proc. Int. Conf. on Emerg. Trends in Comput. and Commun. Technol. (ICETCCT)*, (Dehradun, India), pp. 1–4, Nov 2017.
- [23] R. El-Khazali, “Fractional-order $pid\mu$ controller design,” *Comput. Math. with Appl.*, vol. 66, no. 5, pp. 639–646, 2013. Fractional Differentiation and its Applications.
- [24] A.-G. Soriano-Sánchez, F.-J. Pérez-Pinal, and A. Espinosa-Calderón, “Optimization and its implementation impact of two-modes controller fractional approximation for buck converters,” *Micromachines*, vol. 13, no. 10, 2022.
- [25] J. Soto-Vega and A. G. S. Sánchez, “Experimental validation of voltage regulation in buck converters through fractional-order pid approximation,” *Int. J. Eng. Sci. Technol.*, vol. 3, p. 44–51, Apr 2021.
- [26] A. G. Soriano-Sánchez, M. A. Rodríguez-Licea, F. J. Pérez-Pinal, and J. A. Vázquez-López, “Fractional-order approximation and synthesis of a pid controller for a buck converter,” *Energies*, vol. 13, no. 3, 2020.
- [27] A. G. S. Sánchez, F. J. Pérez-Pinal, M. A. Rodríguez-Licea, and C. Posadas-Castillo, “Non-integer order approximation of a pid-type controller for boost converters,” *Energies*, vol. 14, no. 11, 2021.
- [28] A. G. S. Sánchez, J. Soto-Vega, E. Tlelo-Cuautle, and M. A. Rodríguez-Licea, “Fractional-order approximation of pid controller for buck–boost converters,” *Micromachines*, vol. 12, May 2021.
- [29] M. D. Patil, K. Vadirajacharya, and S. W. Khubalkar, “Design and tuning of digital fractional-order pid controller for permanent magnet dc motor,” *IETE Journal of Research*, vol. 69, no. 7, pp. 4349–4359, 2023.



Luis M. Martínez-Patiño (Student Member, IEEE) received the B.Sc. and the M.Sc. degree in electronics engineering with a specialization in power electronics from the National Technological Institute of Mexico at Celaya, Celaya, Mexico in 2021 and 2023, respectively. His research interests include power conversion, digital systems and control theory applied to power electronics.



Francisco J. Perez-Pinal (Senior Member, IEEE) received the M.Sc. degree in electrical engineering jointly from the University of Birmingham, Birmingham, U.K., and the University of Nottingham, Nottingham, U.K., in 2002, and the Ph.D. degree in electrical engineering from the Autonomous University of San Luis Potosí, San Luis Potosí, Mexico, in 2008. He is currently a Professor with the Department of Electronic Engineering, Instituto Tecnológico de Celaya, Celaya, Mexico. His research interests include power electronics, energy conversion systems, and transportation electrification.



Allan Giovanni Soriano-Sánchez received the degree in electronics and automation engineering from the Autonomous University of Nuevo Leon (UANL), in 2011, and the M.Sc. degree in electrical engineering with an orientation in automatic control and the Ph.D. degree in electrical engineering from the Faculty of Mechanical and Electrical Engineering, UANL, in 2013 and 2016, respectively. His research interests include chaos systems, nonlinear control, and power electronic converters.



ysis of materials.

Carina Zarate-Orduño received the M.Sc. degree in Engineering Sciences from Tecnológico Nacional de México en CELAYA (TECNM-ITC), Celaya, Mexico, in 2006 and the Ph.D(c) in Science in Engineering from the Technological Institute of Celaya, Celaya, Mexico, in 2023. She is currently a researcher at the equipment design and development department, Celaya Regional Center for Equipment Optimization and Development, Celaya, Mexico. Her research interests include energy conversion, optical properties of materials, and colorimetric anal-



searchers (SNI) of Mexico.

Alejandro I. Barranco-Gutiérrez (Member, IEEE) received the M.Sc. degree in Mechatronics from CICATA-IPN, Mexico, in 2002, and Meijo University, Japan, the B.Sc. degree in Telematics from the National Polytechnic Institute, UPIITA, Mexico, in 2003, and the Ph.D. degree in Advanced Technology from CICATA-IPN, in 2010. He has been a Professor at the Tecnológico Nacional de México in Celaya, Mexico, since 2014. His research interests include computer vision, fuzzy logic, and self-driving cars. He is a member of the National System of Re-



J. Gerardo Parada-Salado received the B.Sc. degree in communications and electronics engineering from the Instituto Politécnico Nacional (IPN), in 2015, and the M.Sc. degree in electronics from the Tecnológico Nacional de México en CELAYA (TECNM-ITC), in 2017. He is currently a Ph.D student at TECN-ITC. His research interests include power electronic converters, energy harvesting systems and automated power electronics testing.