




Design and Modeling of a High Current Ratio Converter for PV Applications

Iván Reyes-Portillo  *Student Member IEEE*, Jorge Morales-Saldaña  *Member IEEE*, Claudia Rivera-Romero  and Elvia Palacios-Hernández

Abstract—In photovoltaic systems, the use of DC/DC converter is necessary to provide wide transformation ranges on voltages and currents, as well as, the capacity to supply currents higher or lower than the supply current provided by the photovoltaic modules. Another aspect that converters must satisfy is associated with load consumption requirements such as high current levels for applications such as LED lighting, electric cars and battery banks. However, high currents lead to higher conduction losses. Other requirement in these systems is to assure that power processing by the converter be performed efficiently. This paper proposes the use of switched converter based on the Reduced Redundant Power Processing (R^2P^2) concept to satisfying high current levels and low voltages in a photovoltaic system, where the input provided by the photovoltaic panels is maintained continuous. Here, the design procedure converter is developed and the description of the operation modes during the switching process, as well as, the average model. The results obtained by simulation and experimental measurements are presented.

Index Terms—Power converter, PV systems, DC/DC, Power processing, R^2P^2 .

I. INTRODUCCIÓN

Actualmente el cambio climático y sus consecuencias ambientales son problemas que preocupan a los gobiernos mundiales [1]. En la última década, los sistemas de energías renovable se han desarrollado rápidamente, siendo una opción para solucionar las problemáticas ambientales, sin disminuir la producción energética [2]. Los sistemas aislados de la red son usados para aplicaciones portables o para áreas de difícil acceso a la red eléctrica como zonas rurales o agrícolas [3]. La generación de energía Fotovoltaica (FV) tiene gran relevancia como una fuente alternativa de generación energética por sus ventajas como: fácil implementación, larga vida útil, ausencia de contaminación ambiental, corto tiempo de instalación, gran movilidad, portabilidad de sus elementos y altos niveles de potencia para satisfacer las diferentes cargas [2], [4]. Los Sistemas Fotovoltaicos (SFV) se han reportado para diversas aplicaciones aisladas de las redes eléctricas como: carga de baterías, sistemas de bombeo de agua, vehículos eléctricos y sistemas de alimentación para satélites [4], [5]. Algunos aspectos necesarios que contribuyen a mejorar la eficiencia

de los SFV son: tener un bajo nivel de rizado en la corriente de entrada (para evitar el estrés térmico en las celdas FV), una alta eficiencia en el procesamiento de la energía y amplias relaciones de transformación del voltaje/corriente por versatilidad de las aplicaciones energéticas [6]. Algunos retos presentes en los SFV son: a) Las corrientes de fuga: Estas son ocasionadas por las capacitancias parásitas presentes en la unión entre celdas FV y son de alto riesgo para el personal de mantenimiento a los paneles [7], [8]. b) La demanda de corriente discontinua: Puede provocar estrés térmico en los paneles FV, reducir la eficiencia del sistema completo y la vida útil de las celdas FV [9], [10]. c) El sombreado parcial: Provoca que no sea utilizada la máxima potencia producida por el sistema. Además, deteriora los demás paneles puesto que al no producir la misma energía todas las celdas FV del panel éstas actúan como una impedancia y no como una fuente [11]–[13]. d) La radiación variable: Este problema se centra en la posición en la cual se coloque el panel fotovoltaico dependiendo del horario y la posición del sol [14]–[16]. Los SFV incorporan convertidores CD/CD para regular un bus de corriente directa siendo los voltajes estándar de 12/24/48 V y corrientes de hasta 10 A [17]. Las aplicaciones que requieren altos niveles de corriente son un gran reto desde el punto de vista de la eficiencia. Esto debido a que las pérdidas por conducción incrementan lo que afecta directamente la eficiencia. Algunas tendencias proponen convertidores reductores no aislados basadas en el convertidor reductor (Buck) convencional en donde se incorporan celdas conmutadas inductivas/capacitivas [18], resultando en la reducción de su densidad de potencia. Este trabajo propone una estructura típica de los SFV aislados de la red, incorporando un convertidor con Procesamiento Potencia Redundante Reducido (R^2P^2 por sus siglas en inglés). Con esta propuesta se busca alcanzar altas relación de transformación en corriente, mejorar la densidad de potencia y conseguir una alta eficiencia en comparación con las estructuras en cascadas. El resto del trabajo se organiza de la siguiente manera: En la sección II, se presenta el SFV basado en el convertidor R^2P^2 , el análisis de operación, el modelado del sistema, así como la relación de transformación del convertidor. En la sección III se presenta un análisis del procesamiento de potencia en cada etapa del SFV, a través del modelado de potencias por áreas. En la sección IV, se valida el diseño del convertidor a través de los resultados obtenidos en simulación y en un prototipo experimental. Por último, en la sección V se presentan comentarios finales.

Ivan Reyes-Portillo, Universidad Autónoma de San Luis Potosí, e-mail: A318057@alumnos.uaslp.mx

Jorge A. Morales-Saldaña, Universidad Autónoma de San Luis Potosí, e-mail: jmorales@uaslp.mx

Claudia Romero-Rivera, Universidad Autónoma de Zacatecas, e-mail: c.a.riveraromero@uaz.edu.mx

Elvia Palacios-Hernandez, Universidad Autónoma de San Luis Potosí, e-mail: epalacios@ciencias.uaslp.mx

Manuscript received December 31, 2022; revised January 01, 2023.

II. SFV PROPUESTO

Los convertidores básicos (Buck, Buck-Boost, Boost, Cúq, Sepic) son ampliamente usados para aplicaciones FV. Sin embargo, estos deben ser diseñados para operar con pequeños ciclos de trabajo, lo cual representa una limitante en la conmutación para los interruptores [21]. Una propuesta de solución para este inconveniente fue la configuración en cascada, la cual consiste en la conexión dos convertidores básicos en serie; que satisface los requerimientos de conversión de corriente/voltaje [22]. Esta configuración presenta simplicidad en su diseño, sin embargo la energía suministrada por la fuente de alimentación es procesada dos veces antes de alcanzar la carga, reduciendo así su eficiencia [19]–[21]. Las configuraciones de convertidores que utilizan el concepto R^2P^2 son formadas por la interconexión de un par de convertidores de CD/CD básicos en configuración no cascada, las cuales pueden obtener altas relaciones de transformación en corriente/voltaje similares a las obtenidas con las configuraciones en cascada [20]. El enfoque del concepto R^2P^2 es la reducción del procesamiento de potencia, transfiriendo directamente la potencia desde el puerto de entrada al puerto de carga mejorando de manera sustancial su eficiencia. Además se usa un elemento que almacena energía (búffer) el cual procesa la diferencia de energía entre los puertos de entrada y salida [19], [20]. Este trabajo propone implementar un SFV con un convertidor con alta relación de transformación en corriente, con demanda de corriente continua en los paneles FV y basado en el concepto R^2P^2 . En la Fig. 1 se presenta el SFV propuesto en este trabajo.

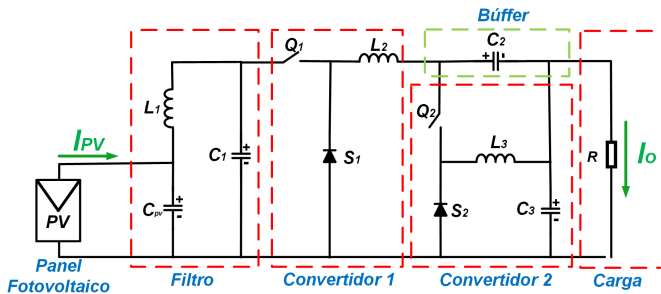


Fig. 1. Estructura del SFV propuesto.

El SFV presentado propone una estructura I-IIIB basada en el concepto R^2P^2 . La eficiencia total del sistema depende de la eficiencia individual de cada etapa [19]. Para el sistema se define la eficiencia del filtro como η_f y las eficiencias en los convertidores 1 y 2 como η_1 y η_2 respectivamente. La eficiencia total del SFV resulta en (1).

$$\eta_T = \eta_f \eta_1 \eta_2 + (1 - k) \eta_2 (1 - \eta_1) \quad (1)$$

Donde $k \in (0, 1)$ es la fracción de potencia procesada por el búffer hacia la carga de forma directa [19]. Es importante notar que el incremento en la eficiencia es desde un punto de vista teórico, ya que la eficiencia es afectada por mas factores, como la selección de componentes y el efecto de elementos parásitos en los dispositivos.

A. Análisis de los Paneles FV

Para iniciar el estudio, se analizó el modelo de los paneles FV en base a simulaciones considerando las especificaciones del Panel solar BP Apollo 980 que se presentan en la Tabla I. El SFV se diseñó con cuatro paneles FV en serie para obtener la potencia requerida por la carga.

TABLA I
PARÁMETROS DE PANEL SOLAR BP APOLLO 980.

Símbolo	Parámetro	Valor
PMP	Punto de Máxima Potencia	81.25 W
V_{oc}	Voltaje de circuito abierto	45.2 V
I_{SC}	Corriente de corto circuito	3 A
V_{MP}	Voltaje a potencia máxima	32.5 V
I_{MP}	Corriente a potencia máxima	2.5 A
η_{Pv}	Eficiencia del panel	18.6 %
T_P	Tolerancia de potencia	± 8.60 %
T_{cel}	Tipo de célula	Película CdTe

En base a los datos presentados en la Tabla I, el voltaje en el PMP es de aproximadamente 130 V y la corriente en el PMP de aproximadamente 2.5 A. Se diseñó el SFV considerando el escenario de mayor estrés energético.

B. Análisis en Estado Estacionario

El convertidor propuesto presenta dos modos de operación, el Modo de Conducción Continua (MCC) donde las corrientes de los inductores son positivas diferentes de cero y el Modo de Conducción Discontinua (MCD) donde la corriente de los inductores es cero en una fracción del periodo de conmutación. El sistema en MCC presenta dos estados de operación, el “Estado ON” que consiste en el encendido de los interruptores Q_1 y Q_2 , mientras que los diodos S_1 y S_2 no conducen corriente y el “Estado OFF” cuando se abren los interruptores Q_1 y Q_2 mientras que los diodos S_1 y S_2 conducen. El inductor L_1 y el capacitor C_1 actúan como filtro para asegurar la corriente continua en el panel FV, además ayuda a la mitigación de los efectos de la Interferencia Electromagnética (EMI) presente en el acoplamiento entre la etapa de control y la etapa de potencia [23], [24]. El capacitor C_{PV} es útil para el sensado del voltaje al usar técnicas de extracción del punto de máxima potencia. A través de un análisis de estado estacionario es posible determinar sus puntos de equilibrio del SFV. Este análisis solo es válido para el MCC y se consideró a los elementos ideales, es decir, no se consideraron elementos parásitos (resistencias, capacitancias e inductancias). En la Tabla II se describen los puntos de operación y el dimensionamiento de los inductores y capacitores en términos de la corriente del panel FV (I_{PV}), el ciclo de trabajo (D) y la carga (R). Es importante considerar el porcentaje de los rizados de voltaje (ΔV) y corriente (ΔI) de acuerdo a los requerimientos de la carga. Así como la frecuencia de corte f_c en el inductor L_1 del filtro, el cual se recomienda diseñar a una fracción de la frecuencia de conmutación.

TABLA II
PUNTOS DE OPERACIÓN Y DIMENSIONAMIENTOS DE
ELEMENTOS REACTIVOS.

<i>Puntos de operación</i>	<i>Elementos reactivos</i>
$V_{C_1} = \frac{I_{PV}R}{D^4}$	$C_1 = \frac{I_{PV}(1-D)}{\Delta V_{C_1} f_s}$
$V_{C_2} = \frac{I_{PV}R(1-D)}{D^3}$	$C_2 = \frac{I_{PV}(1-D)}{\Delta V_{C_2} D f_s}$
$V_{C_3} = \frac{I_{PV}R}{D^2}$	$C_3 = \frac{I_{PV}(1-D)}{\Delta V_{C_3} D f_s}$
$I_{L_1} = I_{PV}$	$L_1 = \frac{1}{C_1(2\pi f_c)^2}$
$I_{L_2} = \frac{I_{PV}}{D}$	$L_2 = \frac{I_{PV}R(1-D)}{\Delta I_{L_2} D^3 f_s}$
$I_{L_3} = \frac{I_{PV}}{D^2}$	$L_3 = \frac{I_{PV}R(1-D)}{\Delta I_{L_3} D^2 f_s}$

C. Modelado

El modelado del sistema se realizó usando la técnica de espacio de estados promediados. Los estados corresponden a las corrientes en los inductores y voltajes en los capacitores. La Fig. 2 muestra la red eléctrica correspondiente al estado ON.

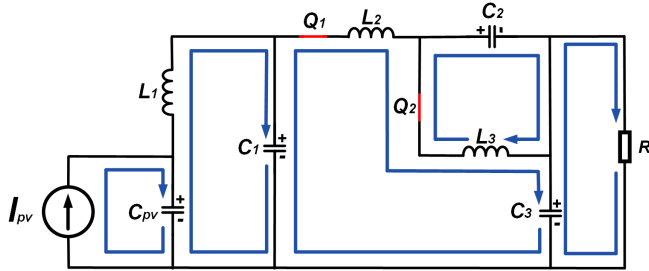


Fig. 2. Red eléctrica correspondiente al estado ON.

Las ecuaciones (2-8) describen el comportamiento del estado ON en un periodo de conmutación.

$$\frac{dI_{L_1}}{dt} = \frac{V_{C_{PV}}}{L_1} - \frac{V_{C_1}}{L_1} \quad (2)$$

$$\frac{dI_{L_2}}{dt} = \frac{V_{C_1}}{L_2} - \frac{V_{C_2}}{L_2} - \frac{V_{C_3}}{L_2} \quad (3)$$

$$\frac{dI_{L_3}}{dt} = \frac{V_{C_2}}{L_3} \quad (4)$$

$$\frac{dV_{C_{pv}}}{dt} = \frac{I_{pv}}{C_{pv}} - \frac{I_{L_1}}{C_{pv}} \quad (5)$$

$$\frac{dV_{C_1}}{dt} = \frac{I_{L_1}}{C_1} - \frac{I_{L_2}}{C_1} \quad (6)$$

$$\frac{dV_{C_2}}{dt} = \frac{I_{L_2}}{C_2} - \frac{I_{L_3}}{C_2} \quad (7)$$

$$\frac{dV_{C_3}}{dt} = \frac{I_{L_2}}{C_3} - \frac{V_{C_3}}{RC_3} \quad (8)$$

La Fig. 3 muestra la red eléctrica correspondiente al estado OFF en un periodo de conmutación. Las ecuaciones (9-15) describen el comportamiento del estado OFF.

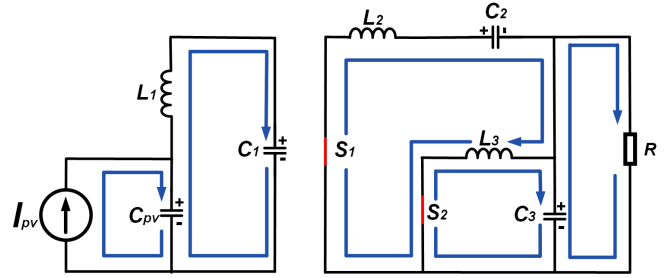


Fig. 3. Red eléctrica correspondiente al estado OFF.

$$\frac{dI_{L_1}}{dt} = \frac{V_{C_{PV}}}{L_1} - \frac{V_{C_1}}{L_1} \quad (9)$$

$$\frac{dI_{L_2}}{dt} = -\frac{V_{C_2}}{L_2} - \frac{V_{C_3}}{L_2} \quad (10)$$

$$\frac{dI_{L_3}}{dt} = -\frac{V_{C_3}}{L_3} \quad (11)$$

$$\frac{dV_{C_{pv}}}{dt} = \frac{I_{pv}}{C_{pv}} - \frac{I_{L_1}}{C_{pv}} \quad (12)$$

$$\frac{dV_{C_1}}{dt} = \frac{I_{L_1}}{C_1} \quad (13)$$

$$\frac{dV_{C_2}}{dt} = \frac{I_{L_2}}{C_2} \quad (14)$$

$$\frac{dV_{C_3}}{dt} = \frac{I_{L_2}}{C_3} + \frac{I_{L_3}}{C_3} - \frac{V_{C_3}}{RC_3} \quad (15)$$

Empleando las expresiones obtenidas en cada estado de operación, es posible obtener un modelo promedio durante un periodo de conmutación. El modelo promedio está dado por:

$$\frac{dI_{L_1}}{dt} = \frac{V_{C_{PV}}}{L_1} - \frac{V_{C_1}}{L_1} \quad (16)$$

$$\frac{dI_{L_2}}{dt} = \frac{DV_{C_1}}{L_2} - \frac{V_{C_2}}{L_2} - \frac{V_{C_3}}{L_2} \quad (17)$$

$$\frac{dI_{L_3}}{dt} = \frac{DV_{C_2}}{L_3} - \frac{(1-D)V_{C_3}}{L_3} \quad (18)$$

$$\frac{dV_{C_{pv}}}{dt} = \frac{I_{pv}}{C_{pv}} - \frac{I_{L_1}}{C_{pv}} \quad (19)$$

$$\frac{dV_{C_1}}{dt} = \frac{I_{L_1}}{C_1} - \frac{DI_{L_2}}{C_1} \quad (20)$$

$$\frac{dV_{C_2}}{dt} = \frac{I_{L_2}}{C_2} - \frac{DI_{L_3}}{C_2} \quad (21)$$

$$\frac{dV_{C_3}}{dt} = \frac{I_{L_2}}{C_3} + \frac{(1-D)I_{L_3}}{C_3} - \frac{V_{C_3}}{RC_3} \quad (22)$$

Empleando la ecuación (22) y considerando cero la corriente promedio en el capacitor por el equilibrio de Amperio-segundo se obtiene:

$$0 = I_{L_2} + (1-D)I_{L_3} - I_o \quad (23)$$

Sustituyendo la corriente promedio de los inductores I_{L_2} y I_{L_3} descritas en la Tabla II se obtiene:

$$I_o = \frac{I_{in}}{D} + \frac{I_{PV}}{D^2}(1-D) \quad (24)$$

Despejando la corriente del panel FV (I_{PV}) del convertidor resulta en:

$$\frac{I_o}{I_{PV}} = \frac{1}{D} + \frac{(1-D)}{D^2} \quad (25)$$

La ganancia del convertidor está dada por:

$$M = \frac{I_o}{I_{PV}} = \frac{1}{D^2} \quad (26)$$

Donde M es la relación de transformación o ganancia del convertidor en términos de corriente entrada-salida.

D. Validación del Modelo Promedio

Se diseñó el SFV con R^2P^2 considerando un voltaje en el PMP de 130 V y una corriente de 2.5 A de los paneles FV. En la Tabla III se listan los parámetros de diseño y de los dispositivos empleados para realizar el análisis de validación entre el modelo eléctrico y un modelo promediado. La validación del modelo se basa en la comparación de la respuesta del modelo conmutado y el modelo promediado. Esta comparación se apoya en el software MATLAB y PowerSim.

TABLA III
PARÁMETROS DE DISEÑO DEL SFV.

Símbolo	Parámetro	Valor
I_{PV}	Corriente de entrada	2.5 A
P_o	Potencia de salida	325 W
I_o	Corriente de salida	6.9 A
f_s	Frecuencia	50 kHz
L_1, L_2, L_3	Inductores	66 μ H, 1.35 mH, 1.12 mH
C_{PV}	Capacitores	1 μ F
C_1, C_2, C_3	Capacitores	10 μ F
D	Ciclo de trabajo	60 %
Q_1, Q_2	mosfet 's	C20N60CFD
S_1, S_2	Diodos	TO-220-L

La Fig. 4 presenta las formas de onda de voltaje en los capacitores del sistema obtenidas del modelo conmutado y modelo promedio en estado estable, considerando los parámetros de la Tabla III.

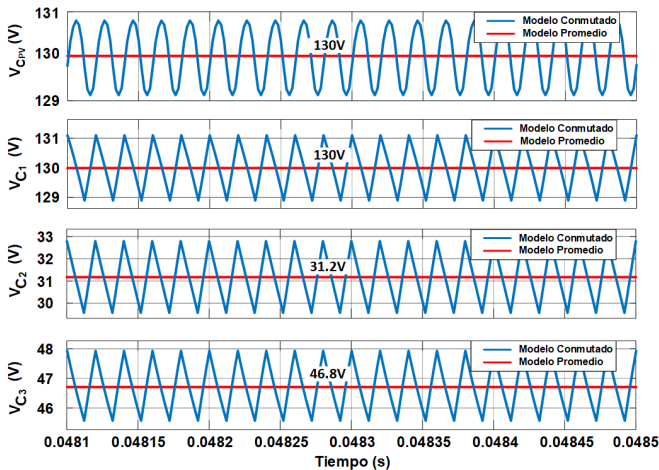


Fig. 4. Formas de onda de voltaje en los capacitores del sistema obtenidas del modelo conmutado y modelo promedio.

Las formas de onda y valores de voltaje en el modelo promedio en los capacitores C_{PV} y C_1 son iguales dado que no se están considerando las resistencias parásitas de esos capacitores. Sin embargo, las formas de onda del modelo conmutado presentan diferentes comportamiento por las funciones que cumplen dentro del sistema. El voltaje presente en el elemento C_2 representa el voltaje en el buffer, siendo el encargado de procesar una fracción de la potencia del convertidor 1 directamente a la carga. En el análisis, al no considerarse los elementos parásitos el voltaje en C_3 es igual al voltaje de salida presente en la carga. En la Fig. 5 se muestran las formas de onda de corriente en los inductores obtenidas a partir del modelo conmutado y el modelo promedio.

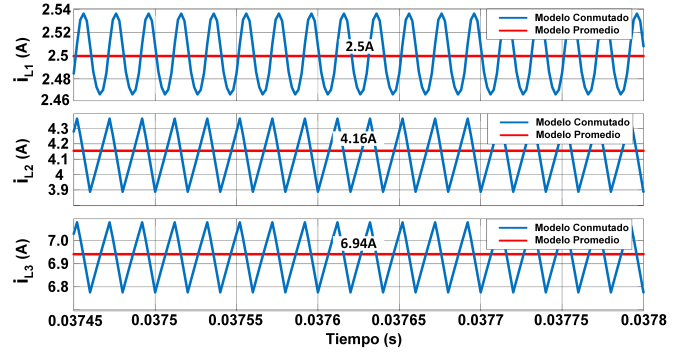


Fig. 5. Formas de onda de corriente en los inductores del sistema obtenidas del modelo conmutado y modelo promedio.

La corriente obtenida por el modelo promedio en el elemento L_1 es igual a la corriente del panel FV (I_{PV}). Este elemento tiene la función de mantener una demanda de corriente continua a los paneles FV. El valor de la corriente del inductor L_3 en el modelo promedio es igual a la corriente de salida (I_o). Sin embargo, experimentalmente los valores de corriente del inductor L_3 , presenta una variación del 1 % respecto a la corriente de salida (I_o) por efectos de las resistencias parásitas en los elementos capacitivos.

E. Comparación con Topologías para Aplicaciones de Alta Corriente.

En la Tabla IV se muestra la comparación entre topologías reportadas y el SFV propuesto. Esta comparación se basa en estructuras sin acoplamiento magnético, el número de capacitores, el número inductores, la relación de transformación de corriente en términos de ciclo de trabajo, el número de interruptores controlados (Q), el estrés en corriente de los transistores (Q) y la corriente continua en la entrada (I_{in}).

Para conseguir una alta relación de transformación en la conversión de corriente una de las opciones es disminuir el ciclo de trabajo (D) en los interruptores controlados. Los valores prácticos del ciclo de trabajo se encuentran establecido entre ($0.1 < D < 0.9$). En la Fig. 6 se muestra la comparación de las ganancias de los convertidores listados en la Tabla IV en función de D , donde se observa que el convertidor propuesto presenta una elevada relación de transformación o conversión en corriente al igual que la [27] y [31] con la ventaja de que la propuesta presenta corriente continua en la entrada del sistema.

TABLA IV
COMPARACIÓN DE CONVERTIDORES DE ALTA GANANCIA.

Convertidor	Propuesta	Ref [27]	Ref [28]	Ref [29]	[30]	Ref [31]
Capacitores	4	2	1	2	2	2
Inductores	3	2	1	2	2	2
Interruptores	2	2	1	2	1	2
M (I_o/I_{in})	$\frac{1}{D^2}$	$\frac{1}{D^2}$	$\frac{1}{D}$	$\frac{(1-D)^2}{D^2}$	$\frac{1-D}{D}$	$\frac{1}{D^2}$
Estrés (I_Q)	$Q_1 = \frac{ED^4}{R}$ $Q_2 = \frac{ED^3}{R}$	$Q_1 = \frac{ED^4}{R}$ $Q_2 = \frac{ED^3}{R}$	$Q = \frac{ED^2}{R}$ X	$Q_1 = \frac{ED^4}{R(1-D)^4}$ $Q_2 = \frac{ED^3}{R(1-D)^3}$	$Q = \frac{ED^3}{R(1-D)^2}$ X	$Q_1 = \frac{ED^4}{R}$ $Q_2 = \frac{ED^3}{R}$
(I_{in}) continua	Si	No	No	No	Si	No

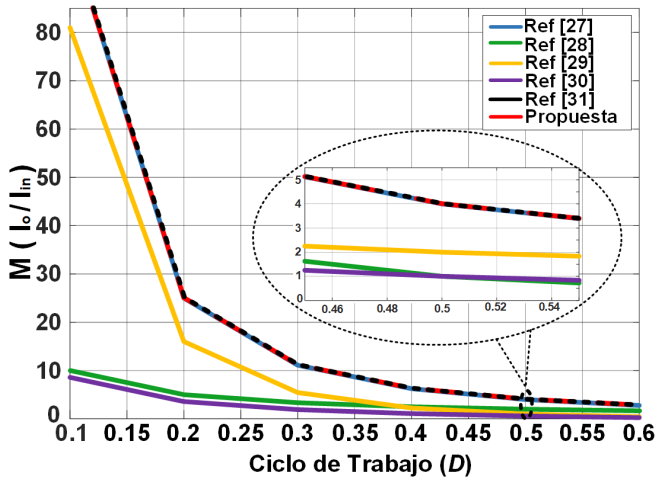


Fig. 6. Comparación gráfica de ganancia en corriente de los convertidores analizados en la Tabla IV.

III. PROCESAMIENTO DE POTENCIA

El análisis del procesamiento de potencia en el SFV es de gran relevancia para mostrar los beneficios de la estructura R^2P^2 propuesta en este trabajo. Para el análisis del procesamiento de potencia se empleó el "modelado de área Volt-Amper (V·A)" [25], [26], [32], para determinar el procesamiento de la potencia redundante en el SFV. Este método describe gráficamente las potencias promedio que se procesan en cada de etapa del sistema en estado estable. El método considera que la potencia de entrada y salida son aproximadas ($P_{in} \approx P_o$), es decir, no considera pérdidas por efectos parásitos. En la Fig. 7 se presenta las áreas relacionadas con la potencia de entrada y salida del SFV propuesto, usando los valores promedio de corriente y voltaje de entrada y salida del sistema. En este método se definen los siguientes conceptos: a) *Potencia Directa* (P_{dir}): Es la potencia que se transfiere de un puerto a otro sin el paso interno por un elemento de almacenamiento (capacitores e inductores). b) *Potencia*

Indirecta (P_{ind}): Es la potencia que es almacenada y entregada durante el proceso de transferencia en un convertidor. La potencia P_{ind} es procesada por los elementos reactivos es decir capacitores e inductores. c) *Potencia Diferencial* (P_{dif}): Es el límite inferior del procesamiento de potencia requerido para suministrar una potencia determinada a la salida. Esta se genera por la acción de los dispositivos de conmutación y es procesada por los elementos reactivos (inductores y capacitores). Dada la estructura del SFV mostrado en la Fig. 1 es posible analizar por separado cada etapa del procesamiento de potencia. En el filtro *CLC* los elementos C_{PV} y L_1 son los encargados de procesar la potencia directa del sistema. Sin embargo, por la cercanía del elemento C_1 con el interruptor, es el encargado de procesar la potencia diferencial del filtro.

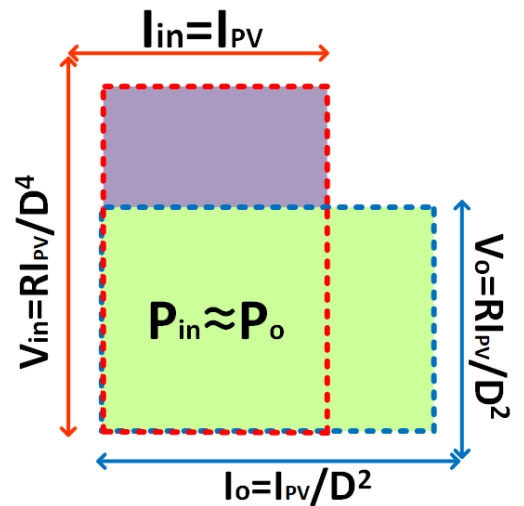


Fig. 7. Modelado del área VA de la potencia de entrada y salida del SFV propuesto.

La potencia P_{dif} en el capacitor C_1 está dado por:

$$P_{dif_{C_1}} = V_{C_1} \cdot I_{C_1}^+ \quad (27)$$

donde $I_{C_1}^+$ es la corriente promedio positivo presente en el capacitor C_1 en el periodo de conmutación que corresponde al "Estado OFF" del sistema. La ecuación (28) establece la corriente promedio positivo presente en el capacitor C_1 .

$$I_{C_1}^+ = I_{PV} \cdot (1 - D) \quad (28)$$

La potencia diferencial del capacitor C_1 está dada por:

$$P_{dif_{C_1}} = I_{PV}(1 - D) \cdot \frac{R \cdot I_{PV}}{D^4} = P_{in}(1 - D) \quad (29)$$

En el convertidor 1, el encargado de procesar la potencia diferencial es el inductor L_2 . La potencia P_{dif} en el inductor L_2 está dada por:

$$P_{dif_{L_2}} = V_{L_2}^+ \cdot I_{L_2} \quad (30)$$

donde $V_{L_2}^+$ es el voltaje promedio positivo presente en el inductor L_2 . El voltaje positivo de L_2 está presente en un lapso del periodo de conmutación corresponde al "Estado ON" del sistema. La ecuación (31) establece el voltaje promedio positivo presente en el inductor L_2 .

$$V_{L_2}^+ = V_{C_1} - V_{C_2} - V_{C_3} \quad (31)$$

Usando los voltajes promedios de los capacitores listados en la Tabla II, se obtiene:

$$V_{L_2}^+ = \frac{R \cdot I_{PV}}{D^4} \cdot (1 - D) \cdot D \quad (32)$$

La potencia diferencial que del inductor L_2 está dada por:

$$P_{dif_{L_2}} = \frac{R \cdot I_{PV}}{D^4} \cdot (1 - D) \cdot D \cdot \frac{I_{PV}}{D} = P_{in}(1 - D) \quad (33)$$

El filtro CLC y el convertidor 1, se encuentran en una estructura en cascada por lo cual la potencia diferencial procesada en ambas etapas son iguales. En la Fig 8 se presenta el procesamiento de potencia del filtro CLC y el convertidor 1.

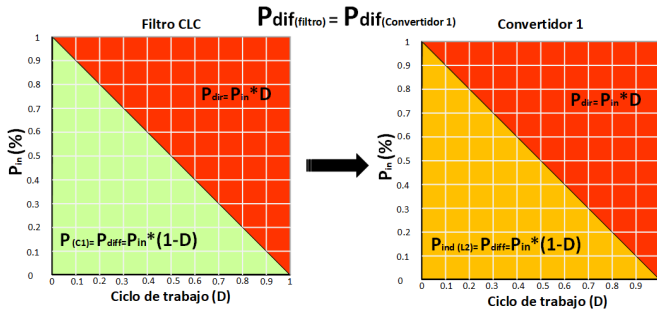


Fig. 8. Potencias directas y diferenciales procesadas por el filtro y el convertidor 1.

El convertidor 2 y el buffer se relaciona con la potencia de salida P_o dado que esta etapa alimenta directamente la carga (Fig. 1). La potencia diferencial es procesada por el buffer C_2 , el capacitor C_3 y el inductor L_3 . La potencia P_{dif} en el inductor L_3 está dada por:

$$P_{dif_{L_3}} = V_{L_3}^+ \cdot I_{L_3} \quad (34)$$

donde :

$$V_{L_3}^+ = V_{C_2} \cdot D = \frac{R \cdot I_{PV} \cdot (1 - D)}{D^3} \cdot D \quad (35)$$

La potencia $P_{dif_{L_3}}$ está definida por:

$$P_{dif_{L_2}} = \frac{R \cdot I_{PV} \cdot (1 - D)}{D^3} \cdot D \cdot \frac{I_{PV}}{D^2} = P_o(1 - D) \quad (36)$$

La potencia diferencial de los capacitores C_2 y C_3 está definida por:

$$P_{dif_{C_{2,3}}} = I_{C_{2,3}}^+ \cdot V_{C_{2,3}} \quad (37)$$

La corriente positiva de los capacitores se presenta en el "Estado OFF" del convertidor. Las corrientes positivas promedio en los capacitores están definidas por:

$$I_{C_{2,3}}^+ = I_{L_2} \cdot (1 - D) = \frac{I_{PV}}{D} \cdot (1 - D) \quad (38)$$

La potencia P_{dif} de los capacitores son determinados por 39 y 40.

$$P_{dif_{C_2}} = \frac{R \cdot I_{PV}}{D^3} \cdot (1 - D) \cdot \frac{I_{PV}}{D} \cdot (1 - D) = P_o(1 - D)^2 \quad (39)$$

$$P_{dif_{C_3}} = \frac{R \cdot I_{PV}}{D^3} \cdot \frac{I_{PV}}{D} \cdot (1 - D) = P_o(1 - D)D \quad (40)$$

La potencia P_{dif} de L_3 , está relacionada con la potencia P_{dif} de los capacitores por la operación del convertidor. En la ecuación (41) se presenta la relación de la potencia diferencial de los capacitores C_2 , C_3 y el inductor L_3 .

$$P_{dif_{L_3}} = P_{dif_{C_2}} + P_{dif_{C_3}} \quad (41)$$

En la Fig. 9 se presentan las potencias promedios procesadas por el convertidor 2, donde se observa la relación de la potencia diferencial de los elementos reactivos en esta etapa del sistema.

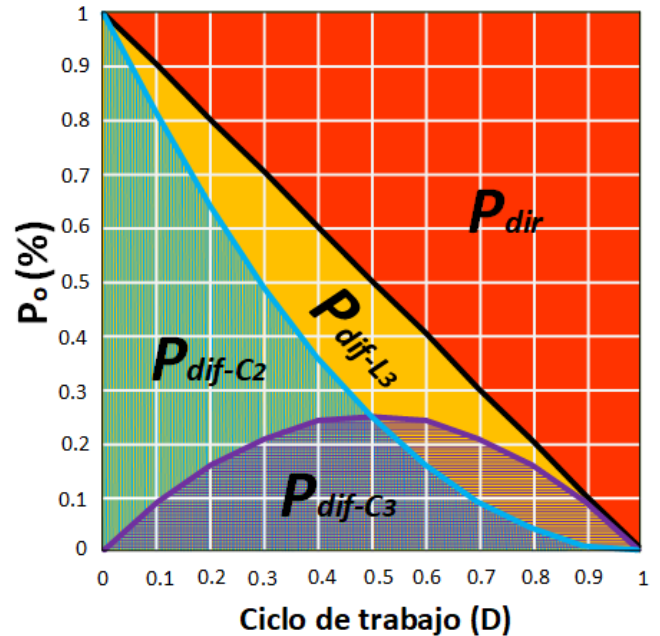


Fig. 9. Potencia promedio procesada por el convertidor 2 y el buffer.

La fracción de la potencia transferida por el Buffer C_2 está relacionada directamente con el factor k propuesto en la ecuación (1). El factor k se obtiene con la siguiente expresión:

$$k = \frac{P_{difC_2}}{P_o} = \frac{P_o(1-D)^2}{P_o} = (1-D)^2 \quad (42)$$

La Fig. 10 muestra el área sugerida de operación del convertidor y los valores del factor k , donde el convertidor tiene funcionalidad, para mantener equilibrado los valores de corriente en los semiconductores. Entre más pequeño sea el ciclo de trabajo la potencia que se transferirá por el buffer será mayor, pero los niveles de corriente pico en Q_1 y Q_2 también aumentarán.

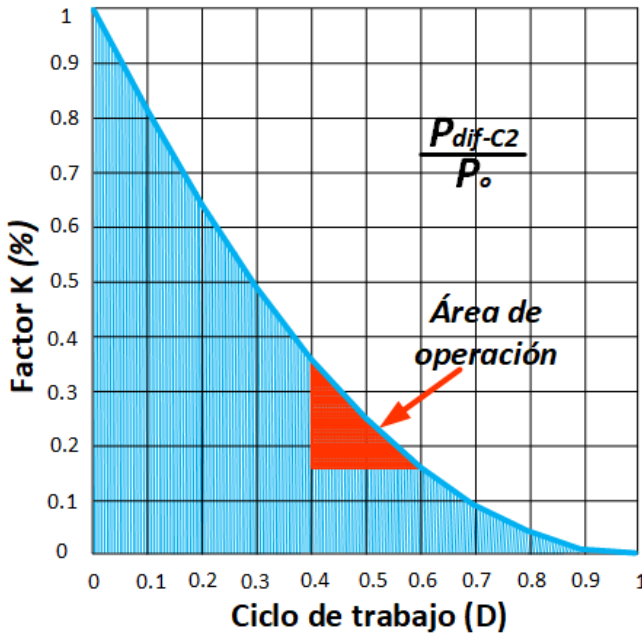


Fig. 10. Área del factor k recomendado para la operación del convertidor.

En [16] se presenta una estructura I-III B con R^2P^2 basado en un convertidor Buck y se menciona que es igual de eficiente que una estructura en cascada tradicional, por el hecho de obtener la misma relación de transformación. Sin embargo, con el modelado por áreas se demuestra que la estructura R^2P^2 presenta diferencias en el procesamiento de potencia que afectan favorablemente la eficiencia. Una de las ventajas de la estructura propuesta sobre la estructura en cascada es el menor estrés de voltaje presente el capacitor C_2 (buffer). En la Fig. 11 se muestran los voltaje en los capacitores C_2 en relación con el ciclo de trabajo y el voltaje en el PMP de 130 V.

La corriente y el voltaje promedio en los demás elementos (inductores, capacitores, diodos y transistores) presentan los mismos valores en ambas estructuras. Otra ventaja de la estructura propuesta es la menor potencia procesada en el capacitor C_2 a diferencia de la estructura en cascada en las mismas condiciones de operación. En la Fig. 12 se presenta la potencia procesada en los capacitores C_2 de la estructura R^2P^2 propuesta y la estructura en cascada.

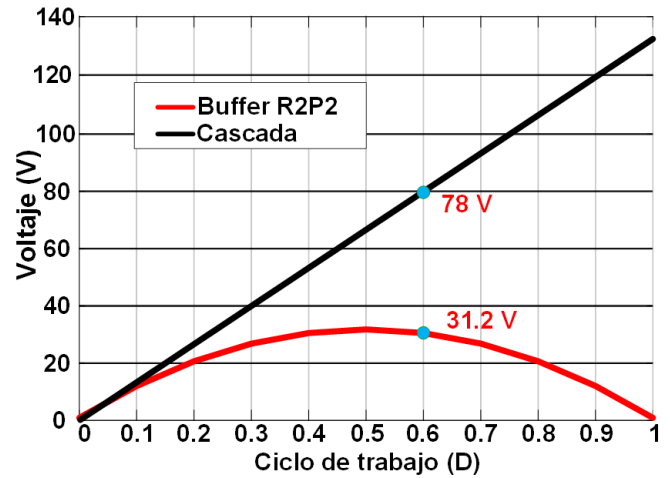


Fig. 11. Voltajes en los capacitores C_2 de la estructura propuesta y la estructura en cascada.

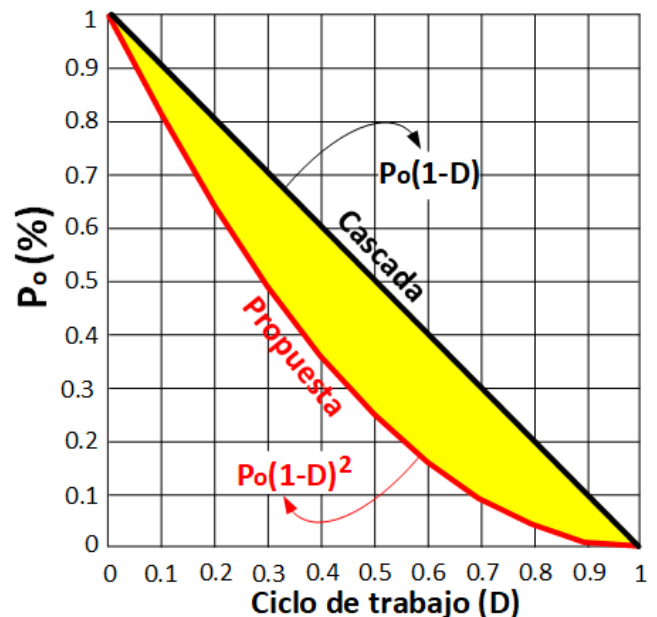


Fig. 12. Potencia promedio procesada en los capacitores C_2 : Propuesta (Rojo) y cascada (Negro).

Las ventajas que presenta la estructura R^2P^2 propuesta benefician directamente en aspectos de eficiencia y densidad de potencia en comparación con una estructura en cascada.

IV. RESULTADOS

Con la finalidad de validar los resultados obtenidos en simulación y realizar una comparativa de eficiencias contra otras estructuras propuestas en la literatura se construyeron dos prototipos funcionales del SFV con estructura R^2P^2 . La Fig. 13 muestran los prototipos funcionales construidos con filtros y sin filtro. Se diseñaron para operar en el PMP de 325 W y con los parámetros listados en la Tabla III.

Se diseñó el convertidor con un ciclo de trabajo de 0.6 para obtener una ganancia teórica de 2.77 veces la corriente de entrada. En la Fig. 14 se muestra los valores de corriente de

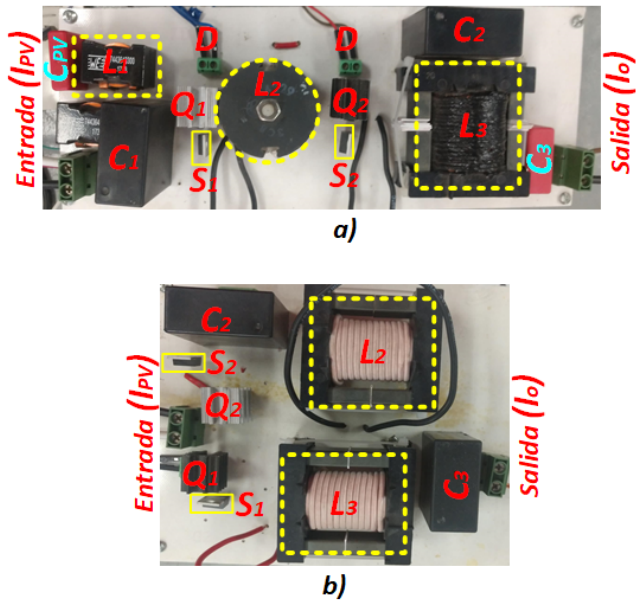


Fig. 13. Prototipos experimentales del SFV a) con filtro y b) sin filtro [27].

entrada/salida del Sistema FV y la ganancia obtenida de forma experimental.

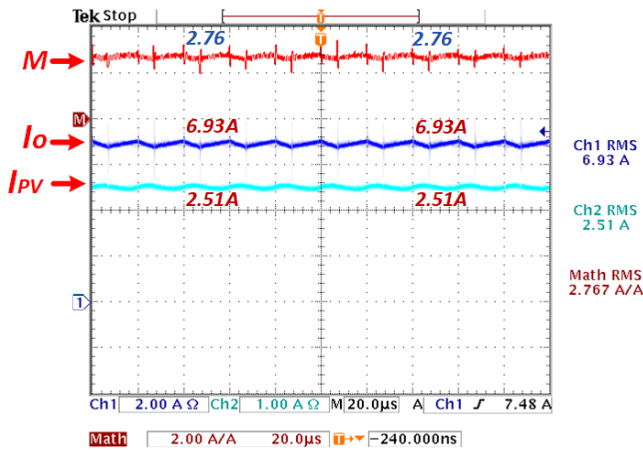


Fig. 14. Ganancia (M) experimental en relación de la corriente del panel (I_{PV}) y la corriente de salida (I_o).

La ganancia experimental obtenida en el SFV propuesto fue de 2.767 veces la corriente de entrada del SFV, donde la una variación entre lo teórico y experimental es del 1 % aproximadamente. Se obtuvieron las formas de onda de pruebas experimentales en cada variable, analizado en el modelo promedio para validar sus puntos de operación y comparar con el modelo conmutado de Powersim. La ventaja de la estructura propuesta para el SFV sobre la estructura reportada en [27], es la demanda de corriente continua a los paneles FV. En la Fig. 15 se presentan las formas de onda de corriente de entrada del convertidor propuesto en comparación con la del convertidor presentado en [27].

La Fig. 16 muestra la señal del ciclo de trabajo del convertidor y el voltaje de en C_{PV} . El capacitor C_{PV} presenta un

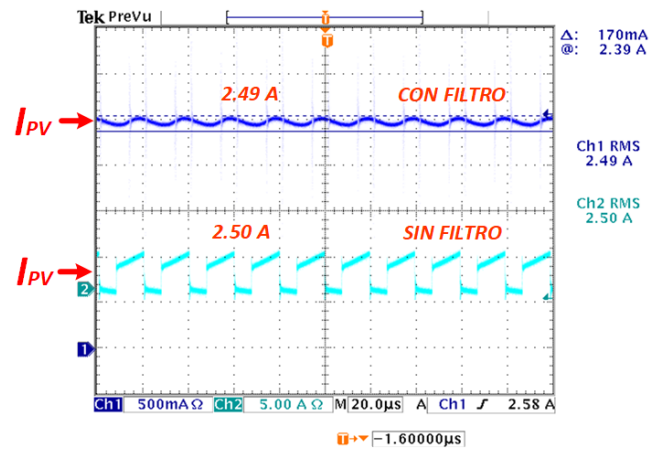


Fig. 15. Formas de onda de corrientes demandadas al panel FV (I_{PV}).

voltaje de 130 V y representa el voltaje aproximado del panel FV. El ciclo de trabajo se diseñó para operar en 60% con una frecuencia de 50 kHz.

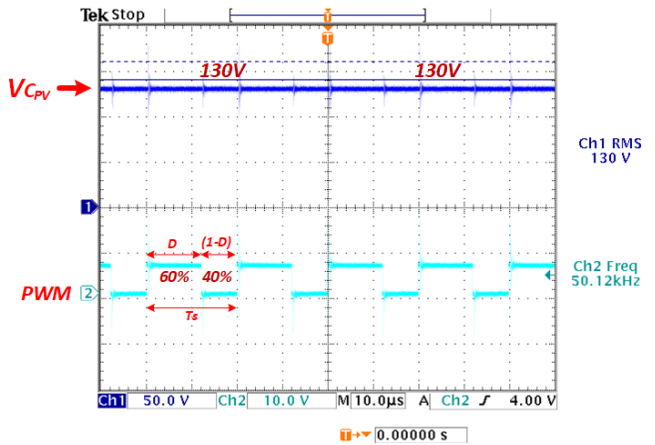


Fig. 16. Formas de onda del ciclo de trabajo (D) y el voltaje en el capacitor C_{PV} .

La Fig. 17 muestra el voltaje en el capacitor C_1 , el cual es un voltaje de 130 V. La Fig. 18 muestra el voltaje en

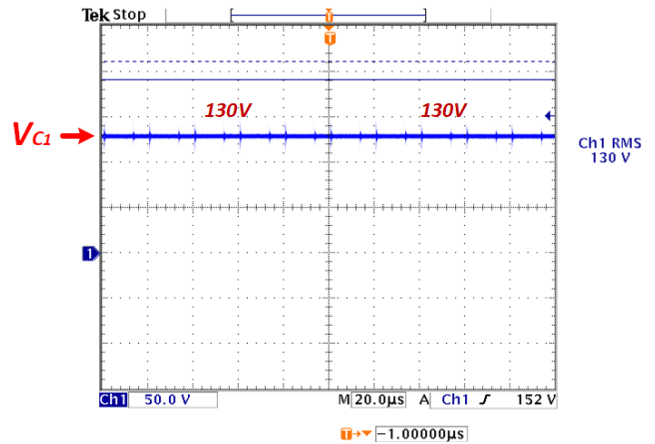


Fig. 17. Formas de onda del voltaje en el capacitor C_1 .

el capacitor C_2 . El voltaje en el capacitor C_2 es de 30.8 V,

este elemento cumple la función de buffer, es decir procesa una fracción de potencia del convertidor 1 directamente a la carga. La potencia teórica procesada por este elemento es de 52 W sin considerar pérdidas por elementos parásitos. De forma experimental calculado la potencia con (39) con los valores de corriente del inductor L_2 se obtiene:

$$P_{dif_{C_2}} = I_{L_2} \cdot (1 - D) \cdot V_{C_2} = 51W \quad (43)$$

El elemento buffer en el punto de operación del SFV cumple la función de proporcionar el 15.69 % de la potencia de salida a la carga.

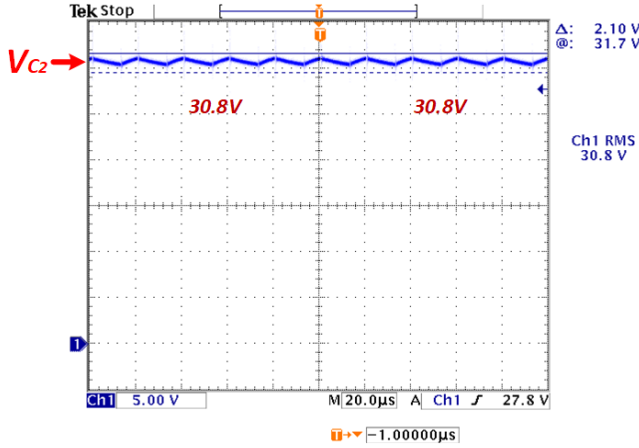


Fig. 18. Formas de onda del voltaje en el capacitor C_2 .

El voltaje de salida del SFV está representado por el voltaje del capacitor C_3 por su posición en paralelo con la carga. En la Fig. 19 se muestra la forma de onda del voltaje en C_3 de 47 V.

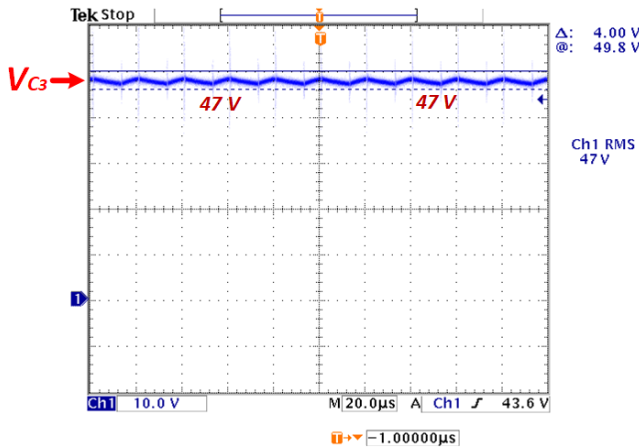


Fig. 19. Forma de onda del voltaje en el capacitor C_3 .

La Fig. 20 muestra la forma de onda de corriente en el inductor L_1 , esta corriente en el modelo promedio es igual a la corriente que puede proporcionar el panel FV. Sin embargo, experimentalmente se observan variaciones por el efecto de las resistencias parásitas presentes en los elementos capacitivos. La Fig. 21 muestra la forma de onda de corriente en el inductor L_2 . El inductor L_2 es el elemento encargado de procesar la potencia diferencial del convertidor 2. La potencia diferencial teórica procesada por este elemento es de 130 W

y experimentalmente es de 130.7 W, estas variaciones están relacionadas con las incertidumbres parámétricas presentes en el prototipo como resistencias y capacitancias parásitas.

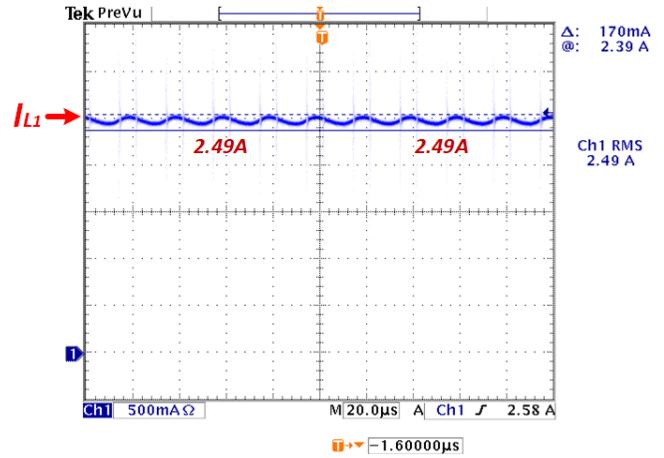


Fig. 20. Forma de onda de corriente en el inductor L_1 .

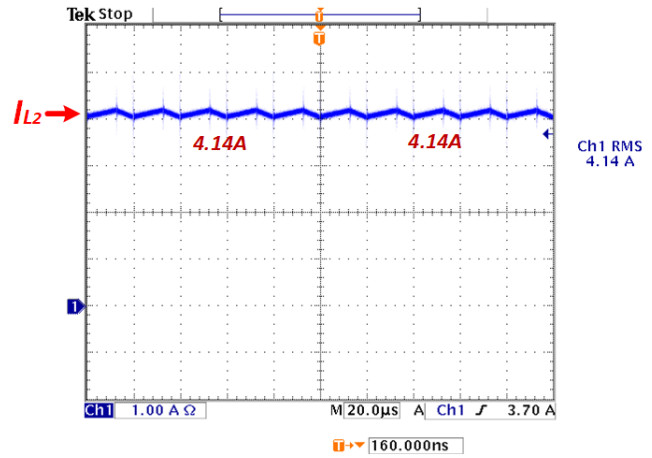


Fig. 21. Forma de onda de corriente en el inductor L_2 .

En la Fig. 22 se muestra la forma de onda de corriente en el inductor L_3 . La corriente promedio de este elemento es 6.94 A y experimentalmente es 6.89 A. Este parámetro en el modelo promedio es igual a la corriente de salida (I_o). Sin embargo, en la parte experimental existen variaciones por no considerar todos los elementos parásitos en el modelo.

A. Análisis de Eficiencia del SFV

La eficiencia del convertidor está ligada a diferentes condiciones, como los componentes del convertidor, la distribución de componentes y las resistencias parásitas de los dispositivos. En la Fig. 23 se muestran las gráficas de eficiencia del sistema FV en cada etapa y la eficiencia global calculada a partir de las eficiencias individuales y la eficiencia global obtenida de manera experimental con las potencias entrada/salida. Para el caso de la potencia nominal, el convertidor presentó una eficiencia de 93.45 % con la potencia entrada/salida.

La potencia calculada se obtiene a partir de (1) y con el valor de k obtenido en (42). Sustituyendo (42) en (1) se obtiene:

$$\eta_T = \eta_f \eta_1 \eta_2 + (1 - [1 - D]^2) \eta_2 (1 - \eta_1) \quad (44)$$

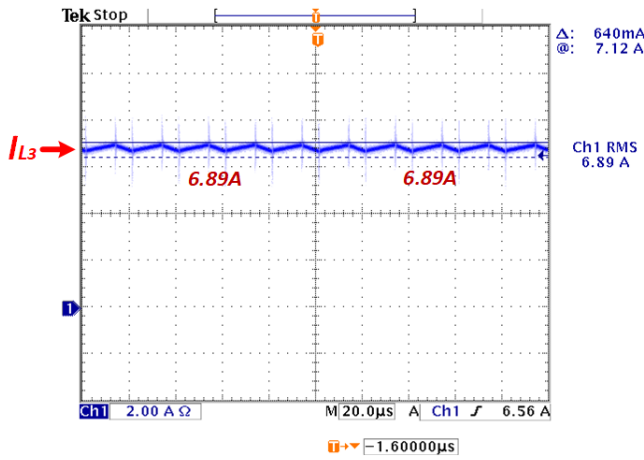


Fig. 22. Forma de onda de corriente en el inductor L_3 .

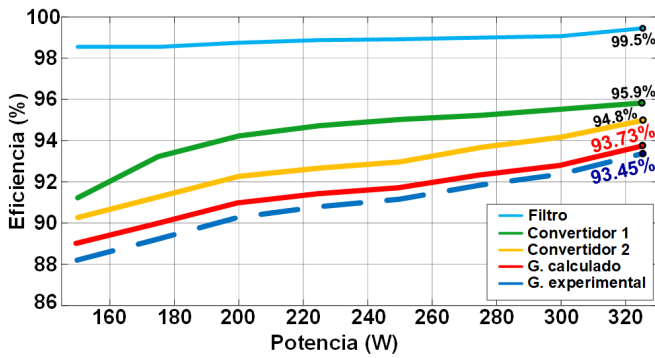


Fig. 23. Eficiencia global e individual de cada etapa del SFV.

Empleando los valores de eficiencia obtenidas de forma individual en cada etapa y sustituyendo en (44) se obtiene la eficiencia 93.73 %. La variación entre la eficiencia global calculada y la eficiencia global experimental es de 0.28 %. La pérdida total por conducción (P_{loss}) en los elementos electrónicos por resistencias parásitas son de 20.94 W. En la Tabla V se presenta el listado de las pérdidas en cada resistencia parásita consideradas en el SFV propuesto.

TABLA V

CÁLCULO DE PÉRDIDAS EN DE FORMA EXPERIMENTAL.

Resistencia parásita	Corriente RMS (A)	Pérdidas (W)	Pérdidas (%)
$R_{L1}=150\text{ m}\Omega$	2.49	0.930	4.5
$R_{L2}=190\text{ m}\Omega$	4.14	3.256	15.20
$R_{L3}=230\text{ m}\Omega$	6.89	10.92	51.5
$R_{C_{PV}}=15\text{ m}\Omega$	1.08	0.018	0.09
$R_{C1}=20\text{ m}\Omega$	2.06	0.085	0.41
$R_{C2}=20\text{ m}\Omega$	3.31	0.219	1.09
$R_{C3}=20\text{ m}\Omega$	3.25	0.211	1.04
$R_{Q1}=190\text{ m}\Omega$	2.5	1.187	5.85
$R_{Q2}=190\text{ m}\Omega$	4.17	3.303	16.30
$R_{S1}=90\text{ m}\Omega$	1.64	0.2420	1.06
$R_{S2}=90\text{ m}\Omega$	2.72	0.665	2.91
Pérdida total		20.935 W	100 %

La eficiencia global del SFV considerando las pérdidas totales por conducción esta dado por:

$$\eta_T = \frac{P_o}{P_o + P_{loss}} \cdot 100\% = 93.94\% \quad (45)$$

Los valores de eficiencia global calculados experimentalmente en el SFV por pérdidas, por eficiencia independiente en cada subsistema y potencia entrada/salida son resultados que presentan ligeras variaciones por incertidumbre parámétricas. En la Fig. 24 se muestra el porcentaje de pérdidas globales del SFV, siendo los inductores y los transistores, donde existe mayor pérdida de potencia.

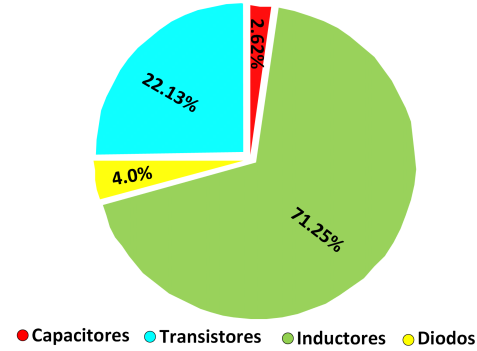


Fig. 24. Gráfica del porcentaje de pérdidas globales presentes en el SFV.

B. Comparativa de Eficiencias Experimentales

Para el análisis de eficiencias experimentales se consideraron las mismas condiciones de operación presentadas en la Tabla III. El análisis se realizó en la estructura propuesta, el convertidor reportado en [27] y se modificó el prototipo de la Fig 13 a) en estructura cascada presentada en [31] agregándole el filtro propuesto en este trabajo. La Fig. 25 muestra las gráficas de eficiencias experimentales obtenidas en los prototipos mínimos funcionales.

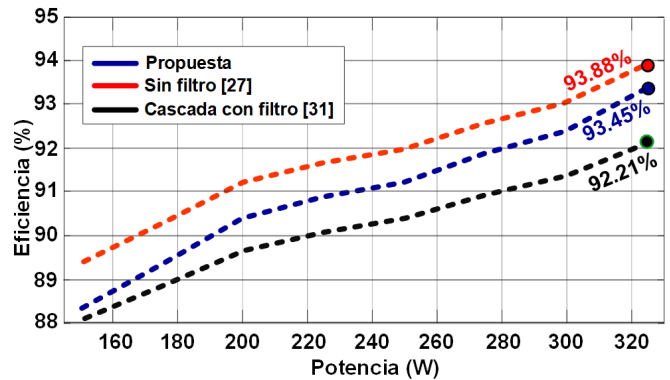


Fig. 25. Gráficas de eficiencias experimentales: Propuesta del SVF con R^2P^2 (Azul), convertidor con R^2P^2 sin filtro [27] (Rojo) y convertidor en cascada [31] con filtro (Negro).

La eficiencia del convertidor presentado en [27] operando en el PMP de es de 93.88 %, el de la estructura propuesta para el SVF es del 93.45 % y para el convertidor presentado en [31] con el filtro CLC es del 92.21 %. El convertidor propuesto en [27] presenta mayor eficiencia que la propuesta de este trabajo, esto se debe a que presenta menos de elementos reactivos en el sistema. Sin embargo el SFV presenta la ventaja de demandar una corriente continua a los paneles FV, lo que beneficia

alargando la vida útil del sistema. La diferencia de eficiencia entre el sistema propuesto y el presentado en [27] es del 0.45 %. Sin embargo, en la comparación de la estructura propuesta contra la estructura en cascada en las mismas condiciones (con filtro) de operación, es clara la ventaja en términos de eficiencia. El convertidor propuesto presenta una eficiencia mayor del 1.24 % que la estructura en cascada.

V. COMENTARIOS FINALES

Este artículo presentó el análisis de un SFV integrando un convertidor basado en el concepto R^2P^2 con alta relación de transformación en corriente. Se diseñó y construyó un prototipo experimental funcional del convertidor con una potencia nominal de 325 W, donde se llevaron a cabo pruebas de eficiencia y operación. Con los datos experimentales obtenidos se realizó la comparación con los resultados teóricos, validando su funcionamiento y su metodología de diseño. Además, se presentó un análisis de pérdidas por efectos de elementos parásitos en los dispositivos de conmutación y elementos reactivos. Este análisis se realizó bajo diferentes escenarios de potencia y se comparó la eficiencia usando las pérdidas de las resistencias parásitas y la eficiencia calculada por la relación de potencia entrada-salida. Se demostró de manera teórica y experimental la ventaja de la propuesta en comparación con la estructura en cascada. Este convertidor presenta características interesantes y favorables para aplicaciones de energías renovables como alta eficiencia, bajo estrés de voltaje en los semiconductores, alta densidad de potencia y corriente continua en la entrada. El proceso de diseño del esquema de control y regulación serán abordado en trabajos futuros.

AGRADECIMIENTOS

Los autores agradecemos al Consejo Nacional de Humanidades, Ciencias y Tecnologías (CONAHCyT).

REFERENCIAS

- [1] Sadoff, Claudia Winkelman, and Mike Muller. La gestión del agua, la seguridad hídrica y la adaptación al cambio climático: efectos anticipados y respuestas esenciales. Estocolmo: Global Water Partnership, 2010.
- [2] H. Fang, D. Fan, X. Jiang, S. Wang, H. Cheng and S. Zhang, "Optimal Planning of Integrated Energy System Considering Photovoltaic Integration," 2021 11th International Conference on Power and Energy Systems (ICPES), Shanghai, China, 2021.
- [3] P. Hake and R. T. Ugale, "Solar PV and Grid Interfaced BLDC Motor Drive System for Agricultural Pump Application," 2021 National Power Electronics Conference (NPEC), Bhubaneswar, India, 2021, pp. 1-6.
- [4] C. D. Rodríguez-Gallegos et al., "A Siting and Sizing Optimization Approach for PV-Battery-Diesel Hybrid Systems," in IEEE Transactions on Industry Applications, vol. 54, no. 3, pp. 2637-2645, May-June 2018.
- [5] R. Oļekšijs and O. Linkevičs, "Photovoltaic system application for industry self consumption needs," 2018 IEEE 59th International Scientific Conference on Power and Electrical Engineering of Riga Technical University (RTUCON), Riga, Latvia, 2018, pp. 1-6.
- [6] M. R. Al-Soeidat, H. Aljarajreh, H. A. Khawaldeh, D. D. -C. Lu and J. Zhu, "A Reconfigurable Three-Port DC-DC Converter for Integrated PV-Battery System," in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 8, no. 4, pp. 3423-3433, Dec. 2020.
- [7] J. Wang, Y. Xun, X. Liu and S. Yu, "An on-line extraction method for the parasitic capacitance of the photovoltaic panel," in CPSS Transactions on Power Electronics and Applications, vol. 4, no. 4, pp. 320-327, Dec. 2019.
- [8] W. Chen, X. Yang, W. Zhang and X. Song, "Leakage Current Calculation for PV Inverter System Based on a Parasitic Capacitor Model," in IEEE Transactions on Power Electronics, vol. 31, no. 12, pp. 8205-8217.
- [9] M. Eydi, S. H. Hosseini and R. Ghazi, "A New High Gain DC-DC Boost Converter with Continuous Input and Output Currents," 2019 10th International Power Electronics, Drive Systems and Technologies Conference (PEDSTC), Shiraz, Iran, 2019.
- [10] M. A. Chewale, V. B. Savakhande, R. A. Wanjari and P. R. Sonawane, "Grid-Tied PV Inverter Based on Interleaved Flyback Converter," 2018 International Conference on Control, Power, Communication and Computing Technologies (ICCPCT), Kannur, India, 2018, pp. 421-426.
- [11] S. Chinyoka, T. Ncube, M. Iroegbu and S. M. S. Alarefi, "Partial Shading Performance Evaluation of Bifacial PV Array Configurations," 2020 IEEE International Women in Engineering (WIE) Conference on Electrical and Computer Engineering (WIECON-ECE), Bhubaneswar, India, 2020, pp. 485-488.
- [12] W. Yin, Q. Tong, Y. Xu, Y. Zhang and Y. Zhou, "Partial Shading Impact on PV Array System and the Hard-Shading Location with BP Algorithm," 2019 7th International Conference on Smart Grid (icSmartGrid), Newcastle, NSW, Australia, 2019, pp. 21-26.
- [13] A. Tomar, S. Mishra and C. N. Bhende, "Techno-economical analysis for PV based water pumping system under partial shading/mismatching phenomena," 2016 IEEE 7th Power India International Conference (PI-ICON), Bikaner, India, 2016, pp. 1-6.
- [14] Y. Nigar, A. P. Agalgaonkar and P. Ciuflo, "Impact of variable solar PV generation on MV distribution systems," 2014 Australasian Universities Power Engineering Conference (AUPEC), Perth, WA, Australia, 2014, pp. 1-6.
- [15] R. L. dos Santos, J. S. Ferreira, G. E. Martins, K. C. A. de Souza and E. M. Sá, "Low Cost Educational Tool to Trace the Curves PV Modules," in IEEE Latin America Transactions, vol. 15, no. 8, pp. 1392-1399, 2017.
- [16] G. Spiazzi, "Reduced redundant power processing concept: A reexamination," 2016 IEEE 17th Workshop on Control and Modeling for Power Electronics (COMPEL), Trondheim, 2016, pp. 1-8.
- [17] A. Mallik, A. Khaligh, "A high step-down dual output nonisolated DC/DC converter with decoupled control," IEEE Trans. on Ind. Appl., vol. 54, no. 1, pp. 722-731, Feb. 2018.
- [18] B. Axelrod, Y. Berkovich, A. Ioinovici, "Switched capacitor/switched inductor structures for getting transformerless hybrid DC-DC PWM converters," IEEE Trans. on Circuits and Systems I: Regular Papers, vol. 55, no. 2, pp. 687-696, March. 2008.
- [19] Tse C.K., M. Chow and M. Cheung.: A Family of PFC voltage regulators with reduced redundant power processing. IEEE, Trans. on Power Electr. 16, 794-802, (2001).
- [20] C. G. Zogogianni, E. C. Tatakis and V. Porobic, "Investigation of a Non-isolated Reduced Redundant Power Processing DC/DC Converter for High-Power High Step-Up Applications," in IEEE Transactions on Power Electronics, vol. 34, no. 6, pp. 5229-5242, June 2019.
- [21] R. Loera-Palomo, J. A. Morales-Saldaña and E. Palacios-Hernández, "Quadratic step-down dc-dc converters based on reduced redundant power processing approach," in IET Power Electronics, vol. 6, no. 1,(2013), pp. 136-145.
- [22] Shen, H., Zhang, B., Qiu, D.: 'Hybrid Z-source boost DC-DC converters', IEEE Trans. Ind. Electron., 2017, 64, (1), pp. 310-319.
- [23] M. T. Tran, N. Miki, Y. Sun, Y. Kobori and H. Kobayashi, "EMI Reduction and Output Ripple Improvement of Switching DC-DC Converters," 14th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT), Qingdao, 2018, pp. 1-3.
- [24] H. A. Huynh, S. Joo and S. Kim, "An experimental study of EMI reduction of DC-DC converter with frequency hopping technique," 2016 IEEE Electrical Design of Advanced Packaging and Systems (EDAPS), Honolulu, HI, USA, 2016, pp. 107-109.
- [25] C. Li and J. A. Cobos, "Classification of Differential Power Processing Architectures Based on VA Area Modeling," in IEEE Journal of Emerging and Selected Topics in Power Electronics.
- [26] J. A. Cobos, R. Ramos, D. Serrano, J. Oliver, and P. Alou, "EnergyBuffered Single-phase inverter operating in the Fundamental Limit of Indirect Power," in 2018 IEEE Energy Conversion Congress and Exposition (ECCE), 2018.
- [27] I. A. Reyes-Portillo, J. A. Morales-Saldaña, S. R. Méndez-Elizondo, A. Hernández-Rodríguez, E. R. Palacios-Hernández and C. A. Rivera-Romero, "Analysis and Design of Buck Converter R2P2 with Interleaved Function," 2022 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), Ixtapa, Mexico, 2022, pp. 1-6.
- [28] H. Y. Kanaan and K. Al-Haddad, "Modeling and Simulation of DC-DC Power Converters in CCM and DCM Using the Switching Functions Approach: Application to the Buck and Cuk Converters," 2005 International Conference on Power Electronics and Drives Systems, 2005, pp. 468-473.

- [29] H. Gholizadeh, M. Salehi, Z. Rafiee, E. Afjei and M. Hamzeh, "A Transformer less Quadratic Buck-Boost Converter with Wide Range of Output Voltage and Low Switch Stresses," 2020 11th Power Electronics, Drive Systems, and Technologies Conference (PEDSTC), 2020, pp. 1-6,
- [30] Seguel, J.L.; Seleme, S.L., Jr.; Morais, L.M.F. Comparative Study of Buck-Boost, SEPIC, Cuk and Zeta DC-DC Converters Using Different MPPT Methods for Photovoltaic Applications. *Energies* 2022, 15, 7936.
- [31] Veerachary, Mummadi. "Modelling and analysis of cascade step-down converters." *IEE Proceedings-Electric Power Applications* 152.1 (2005): 41-50.
- [32] J. A. Cobos, "Differential Power - A fundamental limit of power conversion," in *IEEE Control and Modeling for Power Electronics (COMPEL)*, 2018, p. Tutorial.



Iván Alfonso Reyes Portillo received the degree of Electromechanical Engineer from the Instituto Tecnológico Superior de San Andrés Tuxtla, San Andrés Tuxtla, Veracruz, México in 2016 and the degree of Master of Science in Electronic Engineering from the Centro Nacional de Investigación Y Desarrollo Tecnológico, Cuernavaca, Morelos, México in 2019. He is currently a PhD student in Electrical Engineering at the Universidad Autónoma de San Luis Potosí, San Luis Potosí, México. His main areas of interest are DC/DC converters, converters with

redundant power processing, energy storage and renewable energies.



Jorge Alberto Morales Saldaña received the degree of Electrical Engineer and the degrees of Master and Ph.D. degrees in Electrical Engineering from the Universidad Autónoma de San Luis Potosí, San Luis Potosí, México, in 1995, 1997 and 1999, respectively. He currently works at the Faculty of Engineering of the same University as a Research Professor. His main areas of interest are the development of high-efficiency switching converters, DC/DC conversion systems, resonant converters, dynamic analysis of DC power systems, robust analysis, and control engineering applied to power electronic systems.



Claudia Angélica Rivera Romero a Computer Engineer graduated from the Universidad Autónoma de Zacatecas in 2006. She obtained her Master's degree in Electrical Engineering from the Universidad de Guanajuato in 2012. She obtained her PhD degree in Electrical Engineering from Universidad Autónoma de San Luis Potosí in 2021. She is currently a research professor at the Electrical Engineering Academic Unit of the Universidad Autónoma de Zacatecas, México. Her areas of interest are digital image processing, machine learning, instrumentation and

power electronics.



Elvia Ruth Palacios Hernández received the Engineering degree in communications and electronics from the Universidad de Guadalajara, Guadalajara, México, in 1994; the M.Sc. degree in electrical engineering from the Center for Research and Advanced Studies, Instituto Politécnico Nacional, Guadalajara, in 1999; and the Ph.D. degree in automatic systems from INSA Toulouse, France, in 2004. She has been a Research Professor with the Universidad Autónoma de San Luis Potosí, San Luis Potosí, México, since 2004. Her current research interests

include investigation of intelligent control, signal and image processing, and power electronics.