

Quasi-Y Source Network: A Design and Analysis Approach for a DC-DC Application

Rafael Santos, *Student Member, IEEE*, Flávio A. S. Gonçalves, *Member, IEEE*

Abstract—This paper presents a detailed design methodology for a DC-DC converter based on the recent Quasi-Y Source impedance network, which has interesting characteristics for applications related to renewable energy sources. Despite the advantages of this particular impedance network, there is a lack in the current literature, of details regarding the design of the diode and coupled inductors, and a description of its leakage inductance impact on the performance of the Quasi-Y-Source based converter. Therefore, this work presents design guidelines for the coupled inductors including core material choice criteria and optimization of windings combinations. Several analyses are conducted, through computational simulation, with respect to voltage stresses on the converter switches. The simulations results are compared with experimental implementation considering different voltage gain B operational scenarios. The obtained results shows that the proposed approach is useful to design: (a) Quasi-Y Source DC-DC converter components; (b) Evaluate the best coupled inductors configuration; (c) Implement closed loop controllers and snubbers circuits. A discussion evaluating the converter characteristics is made, exploring possible solutions to problems related to real operation scenarios.

Index Terms—Impedance Network. Quasi-Y. DC-DC converter. Renewable energy.

I. INTRODUÇÃO

As fontes de energias renováveis (FER), sejam baseadas em uma matriz eólica ou solar, apresentam grandes desafios operacionais, devidos em grande parte a variações do fluxo de energia ao longo do tempo, ocasionados por mudanças nas características dos ventos ou da radiação solar [1]. Além disso, a viabilidade e a eficiência das FER está intimamente relacionada com as tecnologias de eletrônica de potência empregadas. De fato, tal como indicado na Fig. 1, diversas aplicações com energia solar ou com turbinas eólicas utilizam, necessariamente, conversores de potência para permitir a integração com as redes de energia, tais como CC-CC, CC-CA e CA-CC [2].

No caso dos conversores CC-CC, deseja-se topologias que permitam corrente de entrada contínua e ampla faixa de ganho de tensão [3], mantendo um índice de rendimento satisfatório durante o processo de conversão de energia. Idealmente, os conversores elevadores (*boost*) de tensão poderiam alcançar altos valores de ganho, porém a presença de resistências

This study was financed in part by the Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Finance Code 001 and São Paulo Research Foundation (FAPESP) grants #2016/08645-9 and #2018/24331-0

R. Santos is with the Group of Automation and Integrated Systems, São Paulo State University (UNESP), Sorocaba, Brazil (e-mail: rafael.santos1994@unesp.br)

F. A. S. Gonçalves is with the Group of Automation and Integrated Systems, São Paulo State University (UNESP), Sorocaba, Brazil (e-mail: flavio.as.goncalves@unesp.br)

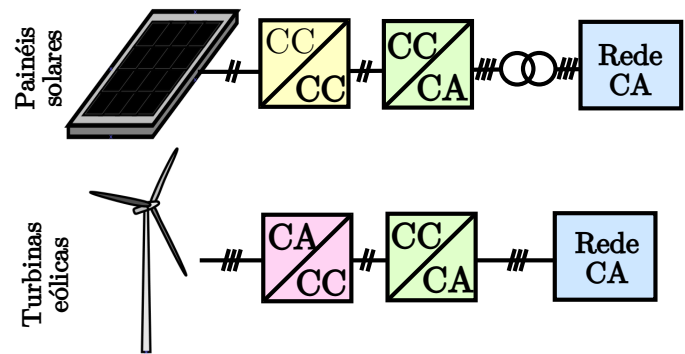


Fig. 1. Diagrama de blocos simplificado mostrando a integração de conversores de potência com FER.

série equivalentes e outras perdas associadas aos componentes, apresentam-se como fatores limitantes. Assim, diversas técnicas foram propostas para permitir a obtenção de ganhos mais elevados, contornando a limitação do conversor *boost* clássico. Segundo [4], tais técnicas podem ser baseadas no uso de capacitores ou indutores chaveados, multiplicadores de tensão, acoplamentos magnéticos, multiestágios e multiníveis. Cada uma das técnicas propostas tem seus próprios méritos e deméritos dependendo da aplicação, em termos de custo, complexidade, densidade de potência, confiabilidade e eficiência.

Nesse contexto, desenvolvido por [5] para superar limitações típicas dos conversores CC-CA, o inversor fonte-Z inaugurou um novo ramo de estudos na área de eletrônica de potência, levando ao desenvolvimento de outras topologias de conversores baseados na aplicação de redes de impedância [6]. Os conversores que empregam redes de impedância apresentam um meio flexível de conversão de energia, possibilitando a obtenção de ganhos de tensão elevados, e que podem operar como conversores CC-CC.

A introdução de elementos magneticamente acoplados na rede de impedância propiciou a obtenção de maiores valores de ganho de tensão. Tais conversores operam por meio da contribuição das relações de transformação dos indutores acoplados no processo de elevação de tensão. Este aspecto resulta em menores tempos de condução requeridos nos interruptores, com conseqüente redução nas perdas de condução. Além disso, os conversores com redes de impedância que fazem uso de elementos magneticamente acoplados possuem algumas características interessantes, tais como reduzidos números de dispositivos, maior densidade de energia e menor custo [7]. Dentre as diversas topologias desenvolvidas, tem-se o fonte- Γ [8], fonte-T [9], fonte-trans-Z [10], fonte-TZ [11], fonte-

LCCT-Z [12] e família de conversores baseados nas redes fonte-Y [13]. Os conversores baseados nas redes fonte-Y são considerados mais versáteis e possibilitam a obtenção de ganhos de tensão elevados. Todavia, a topologia fonte-Y apresenta condução descontínua no estágio de entrada e problemas relacionados com a possibilidade da saturação do núcleo que compõe o arranjo de indutores acoplados. O conversor CC-CC *Quasi*-fonte-Y (QSYCC), proposto por [14] e ilustrado na Fig. 2-(a), apresenta soluções para os problemas citados, mantendo as vantagens do conversor fonte-Y tradicional.

Apesar das vantagens do conversor QSYCC, os trabalhos desenvolvidos por [14]–[22] não apresentam maiores informações a respeito da determinação matemática dos esforços de tensão nos diodo D_1 e D_2 e no interruptor S , e não trazem detalhes a respeito de considerações básicas para escolha e modelagem do núcleo que compõe o arranjo de indutores acoplados, afim de se obter o maior número de possibilidades de aplicação. Nos casos em que se tem testes práticos, os trabalhos não trazem muitas informações a respeito da divergência do comportamento das formas de onda e limitações dos modelos matemáticos empregados.

Neste contexto, este artigo apresenta análises do QSYCC voltadas para a exploração dos importantes aspectos elencados anteriormente. Especificamente, são apresentados modelos matemáticos, equações de ganho estático e de estresse em interruptores e diodos, em conjunto com simulações computacionais utilizando a plataforma *MATLAB/Simscap*e. Por fim, por meio de um protótipo de pequena escala, validar-se o modelo apresentado.

Assim, as principais contribuições desse artigo são:

- Proposta de projeto e análise para o QSYCC, com detalhamento a respeito da especificação dos componentes do conversor na plataforma *MATLAB/Simulink*.
- Análise detalhada e comparativa a respeito dos esforços de tensão nos dispositivos semicondutores no QSYCC.
- Diretrizes para a determinação do núcleo do arranjo de indutores acoplados, levando em consideração aspectos como geometria e permeabilidade magnética relativa. Além disso, determinaram-se configurações de bobinas que permitem maiores possibilidades de aplicação para um mesmo arranjo de indutores acoplados.
- Discussão a respeito das limitações associadas com as não idealidades do conversor real e as limitações de um modelo computacional para determinação de comportamentos dinâmicos difíceis de modelar, elencando possíveis soluções para os problemas encontrados no conversor prático.

O presente trabalho está desenvolvido da seguinte maneira: Na seção II apresenta-se as fundamentações do QSYCC, incluindo etapas de funcionamento. Na seção III apresenta-se a metodologia de projeto para o QSYCC. Na seção IV apresenta-se uma proposta de modelo computacional para análise do conversor, incluindo resultados de simulação. Na seção V apresentam-se resultados experimentais e uma discussão confrontando o modelo computacional e resultados

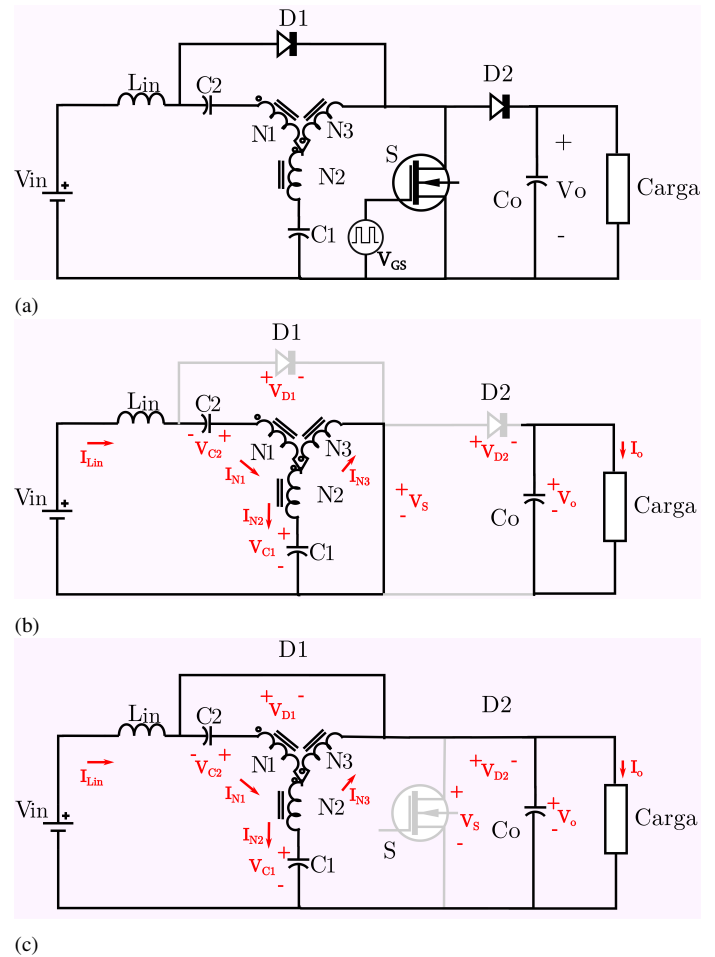


Fig. 2. Circuitos equivalentes para QSYCC: a) Conversor QSYCC, b) modo *shoot-through*, c) modo *non-shoot-through*.

práticos é efetuada. As conclusões do método empregado são apresentadas na seção VI.

II. O CONVERSOR CC-CC *Quasi*-FONTE-Y

Como se pode observar na Fig. 2-(a), o QSYCC é composto por três indutores acoplados magneticamente em um núcleo, com relação de transformação $N_1:N_2:N_3$ e um interruptor S , que pode ser um MOSFET ou IGBT. Além disso, dois diodos D_1 e D_2 , o indutor de entrada L_{in} , responsável pela manutenção de corrente contínua no estágio de entrada, e os capacitores C_1 e C_2 , responsáveis por reduzir a saturação do núcleo do arranjo de indutores acoplados, terminam de formar o circuito do conversor. Nos conversores que utilizam redes de impedância, há dois modos básicos de operação: (a) *Shoot-through*: caracterizado pelo armazenamento de energia na rede de impedância; (b) *Non-shoot-through*: caracterizado pela transferência da energia armazenada na rede para a carga conectada ao conversor. Tais estados de operação, para o conversor QSYCC, estão indicados em Fig.2-(b) e Fig.2-(c), respectivamente. Durante o estado de *shoot-through*, definido no intervalo $D_{st}T$, em que D_{st} é a razão cíclica de *shoot-through* e T é o período de chaveamento, o interruptor S conduz, enquanto os diodos D_1 e D_2 permanecem bloqueados. Nesse intervalo, C_o fornece energia para carga, enquanto C_1

e V_{in} fornecem energia para o arranjo de indutores acoplados. Quanto maior o período de *shoot-through*, maiores serão os ganhos de tensão do conversor e estresse de tensão nos semicondutores. Analogamente, durante o estado de *non-shoot-through*, definido pelo intervalo $(1 - D_{st})T$, S é bloqueado, enquanto D_1 e D_2 conduzem. Nesse intervalo, V_{in} fornece energia para carga e carrega os capacitores C_1 e C_o .

III. METODOLOGIA DE PROJETO

A. Equações Características do QSYCC

As principais equações que regem o comportamento do QSYCC ideal são brevemente discutidas nessa seção. O fator δ , definido por (1), indica a proporcionalidade entre as espiras do arranjo de indutores acoplados. A tensão CC disponibilizada à carga (V_o) pode ser calculada por (4), considerando que o fator de ganho da rede de impedância é definido por B . As tensões dos capacitores C_1 e C_2 , definidas por (2) e (3), são obtidas levando em consideração o balanço de carga nos capacitores e Volts.s nos indutores, durante os estados de *shoot-through* e *non-shoot-through*. Afim de garantir o modo de condução contínuo, o valor mínimo de L_{in} é determinado por (5). A correlação entre os capacitores C_1 e C_2 é determinada por (6). Por fim, o valor mínimo de C_o para manter a tensão de saída com um *ripple* de ΔV_o é dado por (7) e a determinação de resistência de carga é definida por (8), em que P é a potência processada pelo conversor.

$$\delta = \frac{N_1 + N_2}{N_2 - N_3} \quad (1)$$

$$V_{C1} = \frac{V_{in}(1 - D_{st})}{1 - D_{st}\delta} \quad (2)$$

$$V_{C2} = \frac{V_{in}D_{st}(\delta - 1)}{1 - D_{st}\delta} \quad (3)$$

$$V_o = BV_{in} = \frac{1}{1 - \delta D_{st}} V_{in} \quad (4)$$

$$L_{in-min} = \frac{\delta V_o(1 - D_{st})D_{st}}{2f_s I_{in}} \quad (5)$$

$$C_1 = (\delta - 1)C_2 \quad (6)$$

$$C_{o-min} = \frac{D_{st}}{R_{carga} f_s \Delta V_o} \quad (7)$$

$$R_{carga} = \frac{V_o^2}{P} \quad (8)$$

B. Indutores Acoplados

Os indutores acoplados, ao contrário do transformador, que idealmente não armazena energia em seu núcleo ferromagnético, mas a transfere totalmente em um mesmo ciclo de operação, devem armazenar energia na forma de campo magnético em seu núcleo. Tal propriedade é obtida por meio da inserção de um entreferro (*air-gap*) no corpo do material ferromagnético. A energia armazenada no arranjo de indutores acoplados é definida por (9), em que B_c e B_g são a densidade de fluxo magnético no núcleo e *air-gap*, respectivamente. Os parâmetros A_c e A_g são as áreas de seção do núcleo e *air-gap* (que pode ser distribuído ou não), l_c e l_g são o caminho magnético médio do núcleo e *air-gap* e μ é a

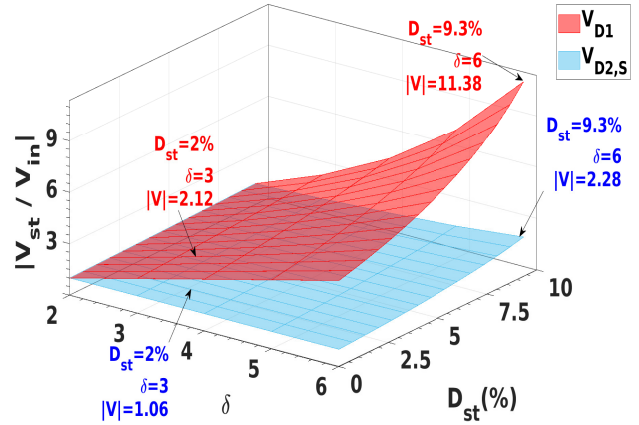


Fig. 3. Esforços de tensão normalizados em função de V_{in} para D_1 , D_2 e S , em que $V_{st} = V_{D1}, V_{D2}, V_S$.

permeabilidade magnético do núcleo, definida por $\mu = \mu_r \cdot \mu_o$, em que μ_r e μ_o são a permeabilidade magnética relativa e permeabilidade magnética do vácuo, respectivamente. Nesse sentido, para haver armazenamento de energia, μ_r deve ser baixo (por exemplo, $\mu_r < 500$ H/m) [23].

Desprezando os efeitos associados com indutâncias de dispersão, os indutores acoplados podem ser modelados considerando-se apenas a indutância de magnetização L_m , determinada por (10). A escolha de uma geometria toroidal é desejável, uma vez que atenua os efeitos de dispersão de fluxo, fator importante para o projeto de conversores que utilizam indutores acoplados [24].

$$W = \frac{B_c^2 A_c l_c}{2\mu} + \frac{B_g^2 A_g l_g}{2\mu_o} \quad (9)$$

$$L_m = \frac{N_1^2 \mu A_c}{l_c} \quad (10)$$

C. Análise dos Esforços de Tensão em D_1, D_2 e S

Aplicando a LKT durante o período de *shoot-through*, e utilizando-se as relações (2) e (3) obtém-se (11). A partir de (11), obtém-se, em módulo, a máxima tensão de bloqueio V_{D1} por meio de (12). Durante o período de *shoot-through*, a tensão de bloqueio $V_{D2} = V_o$. Quando S está bloqueado, $V_S = V_o$. Sendo assim, as máximas tensões de bloqueio V_S e V_{D2} , em módulo, são determinados por (13). Logo, os esforços de tensão em D_1, D_2 e S são diretamente proporcionais ao fator δ e D_{st} . A Fig. 3 apresenta gráficos de superfície 3D que demonstram como os esforços de tensão V_{D1}, V_{D2} e V_S se relacionam com os fatores δ e D_{st} . Nota-se que o diodo D_1 está sujeito a esforços de tensão muito maiores que V_{D2} e V_S , podendo ser considerado um esforço de tensão crítico na operação do QSYCC. Além disso para um fator δ fixo, os esforços de tensão em D_1, D_2 e S crescem rapidamente com o aumento de D_{st} . O mesmo não ocorre para os casos em que somente δ aumenta com D_{st} fixo.

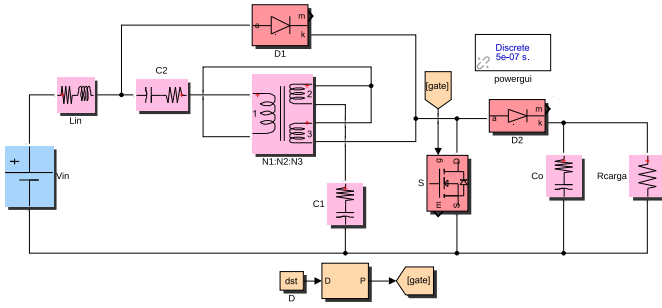


Fig. 4. Modelo *MATLAB/Simulink* utilizado durante as simulações.

$$V_{Lin-st} = V_{in} \frac{\delta(1 - D_{st})}{1 - D_{st}\delta} \quad (11)$$

$$|V_{D1}| = |V_{in} - V_{Lin-st}| = \left| \frac{V_{in}(1 - \delta)}{1 - \delta D_{st}} \right| \quad (12)$$

$$|V_S| = |V_{D2}| = |V_o| = \left| \frac{V_{in}}{1 - \delta D_{st}} \right| \quad (13)$$

D. Configuração de $N_1:N_2:N_3$ para Múltiplos δ

A Tabela I apresenta a relação existente entre as diferentes combinações das espiras $N_1:N_2:N_3$, os respectivos fatores δ e o máximo D_{st} permitido para cada configuração, definida por $\frac{1}{\delta}$. Como se pode observar, algumas configurações de espiras permitem a obtenção de diferentes valores δ para um mesmo arranjo de indutores acoplados. Esse é o caso por exemplo para a combinação 1:3:5. Efetuando-se uma análise combinatória, considerando o número de configurações possíveis para o arranjo de indutores acoplados definido por $3!$, determinou-se que a configuração 1:3:5 pode ser utilizada para se obter os fatores δ : 2, 3 e 4. Enquanto a configuração 5:7:8, permite a determinação de δ : 5, 7.5 e 13, para um mesmo arranjo de indutores acoplados. É importante ressaltar que as configurações de espiras que envolvem valores maiores para $N_1:N_2:N_3$ aumentam as indutâncias associadas com os indutores acoplados, e podem interferir negativamente na performance do conversor QSYCC [25].

IV. RESULTADOS DE SIMULAÇÃO

A. Condições Operacionais

Com o objetivo de demonstrar a operação do QSYCC, foram considerados dois casos de operação. No caso 1, considerou-se a obtenção de $B = 2$ para uma carga com $P = 100$ W e $V_{in} = 50$ V. No caso 2, considerou-se a obtenção de $B = 5$ para uma carga com $P = 140$ W e $V_{in} = 35$ V. Considerando (1)-(8), os componentes e parâmetros operacionais do conversor QSYCC foram determinados, e aplicados para obtenção dos modelos computacionais.

B. Considerações de Simulação

As simulações do QSYCC foram conduzidas no ambiente *MATLAB/Simulink*, utilizando o pacote *Simscape PowerSystems*. A Fig. 4 apresenta o modelo *Simulink* detalhado, com

TABELA I
RELAÇÃO ENTRE δ , D_{st} E DIFERENTES CONFIGURAÇÕES DE $N_1:N_2:N_3$.

δ	D_{st-max}	$N_1:N_2:N_3$
2	0.50	1:3:1, 1:5:2, 2:4:1
3	0.33	1:5:3, 2:4:2, 3:3:1
4	0.25	1:3:2, 2:2:1, 5:3:1
5	0.20	3:2:1, 5:5:3, 6:4:2
6	0.17	4:2:1, 3:3:2, 2:4:5

TABELA II
PARÂMETROS DE SIMULAÇÃO UTILIZADOS.

Termo	Configuração
<i>solver</i>	<i>Fixed Step Discrete</i>
Passo de simulação	$5 \cdot 10^{-7}$
Tempo de simulação	0,50 s
Frequência de chaveamento	24 kHz
V_{in}	caso 1: 50 V, caso 2: 35V
L_{in}	3,4 mH - 0,22 Ω
C_1, C_2, C_o	680, 340, 470 μF - 1 m Ω
R_{carga}	caso 1: 100 Ω , caso 2: 218,75 Ω
R_S, R_{D1}, R_{D2}	10 m Ω
D_{st}	caso 1: 16,78 %, caso 2: 26,80% Nominal power: 140 W Frequency: 24 kHz Winding 1: 525 V, 0,21 Ω Winding 2: 525 V, 0,10 Ω Winding 3: 175 V, 0,03 Ω Magnetization resistance: 100 m Ω , Magnetization inductance: 3,154 mH

os blocos utilizados durante as simulações. A Tabela II apresenta as configurações adotadas, com as devidas modificações exigidas para os casos 1 e 2. Quando não indicado, utilizaram-se os mesmos parâmetros em ambos cenários. A configuração dos blocos relativos a L_{in}, C_1, C_2 e C_o indicam os valores de indutância e capacitância, com as respectivas resistências série equivalentes adotadas. Os diodos D_1, D_2 e o MOSFET S foram modelados contabilizando apenas a resistência série equivalente (R_{D1}, R_{D2} e R_S), desprezando valores de tensão em condução e indutância série equivalente. A geração dos pulsos para S é definida por meio do bloco *PWM Generator (DC-DC)*, com o parâmetro *Switching frequency* definido em 24 kHz e *Duty-Cycle* definido por D_{st} . A proporção de espiras utilizada nos indutores acoplados foi de $N_1:N_2:N_3 = 100:100:33$, resultando em $\delta = 2.985$. Tal proporção é modelada por meio das tensões 525 V, 525 V e 175 V, proporcionais ao arranjo de espiras, configuradas no bloco *Linear Transformer*, no campo *Winding parameters*. Tais tensões podem ser determinadas por meio da relação $N_1V_o : N_2V_o : N_3V_o$ e o parâmetro *Nominal Power* = P , por exemplo. O capacitor C_o foi determinado considerando um fator de ondulação mínimo de $\Delta V_o = 1\%$.

C. Análise de Resultados de Simulação

Nas Fig. 5-(a) e Fig. 5-(b) apresentam-se os resultados de simulação para os casos 1 e 2, respectivamente, considerando

TABELA III
VALORES TEÓRICOS vs. RESULTADOS DE SIMULAÇÃO PARA OS CASOS 1 E 2.

Caso 1 (B=2)			
Termo	Teórico	Simulação	Diferença
\bar{V}_o, \bar{I}_o	100 V, 1 A	97,3 V, 0,97 A	1,50 %, 3,00%
V_{in}, \bar{I}_{in}	50 V, 2 A	50 V, 1,953 A	0 %, 2,35 %
V_{C1}	83,22 V	82,10 V	1,35 %
V_{C2}	33,22 V	32,50 V	2,17 %
$ V_{D2}, V_S $	100 V	97,3 V	2,70 %
$ V_{D1} $	198 V	193,6 V	2,22 %
η	100 %	96,65 %	3,35 %

Caso 2 (B=5)			
Termo	Teórico	Simulação	Diferença
\bar{V}_o, \bar{I}_o	175 V, 0,8 A	171,8 V, 0,79 A	1,83 %, 1,25 %
V_{in}, \bar{I}_{in}	35 V, 4 A	35 V, 4,182 A	0 %, 4,55 %
V_{C1}	128,10 V	126,1 V	1,56 %
V_{C2}	93,10 V	92,10 V	1,07 %
V_{D2}, V_S	175 V	171,7 V	1,89 %
$ V_{D1} $	347,38 V	338,70 V	2,50 %
η	100 %	92,73 %	7,27 %

os comportamentos no estágio de entrada e saída do conversor. A Tabela III apresenta o contraste entre os valores esperados pelas equações (1)-(8) e os resultados de simulação, para os casos 1 e 2. Nota-se que os modelos matemático e computacional apresentam resultados aderentes entre si, confirmando a validade das expressões matemáticas simplificadas adotadas. Pode-se observar, comparando-se os casos 1 e 2, a diferença da magnitude dos esforços de tensão V_{D1} , V_{D2} , V_S e do rendimento η . Apesar de V_{in} ter diminuído de 50 V para 35 V, o aumento de B de 2 para 5, proporcionou maiores esforços de condução nos semicondutores, confirmando as conclusões decorrentes da discussão abordada na seção III-D e incrementou as perdas nas resistências série equivalentes, diminuindo η . Ressalta-se que as equações de projeto empregadas desprezam os efeitos das perdas relacionadas com as resistências série equivalentes, sendo natural a obtenção de um ganho estático e rendimento η menores que os valores teóricos encontrados. Contudo, a possibilidade do emprego de equações de projeto simplificadas é um aspecto a ser ponderado, indicando a importância da contabilização de tais efeitos no projeto.

V. RESULTADOS EXPERIMENTAIS

A. Considerações sobre Ensaios Experimentais

Para a realização dos ensaios experimentais, o conversor foi montado considerando os mesmos valores empregados na Tabela II, para os casos 1 e 2. O indutor L_{in} utiliza um núcleo toroidal, com diâmetro externo de 90 mm, diâmetro interno de 33 mm e altura de 49 mm, constituído do material *sendust* S26, com $\mu_r=26$ H/m e 218 espiras. Os capacitores C_1 , C_2 e C_o foram empregados considerando o modelo A511EJ681M450F. O arranjo dos indutores acoplados empregou um núcleo feito

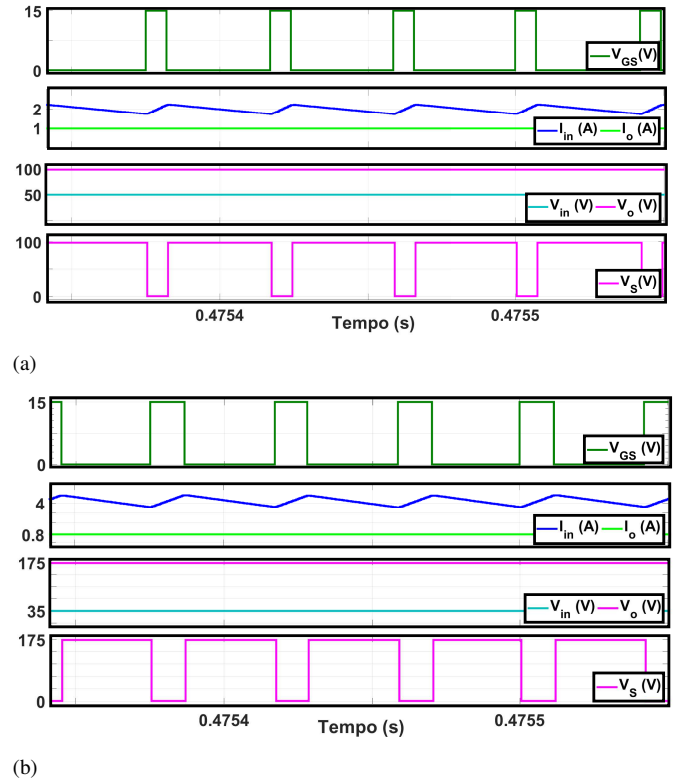


Fig. 5. Formas de onda para V_{GS} , I_{in} , I_o , V_{in} , V_o , V_S obtidas por simulação: a) caso 1 b) caso 2.

do material *sendust* S60, com $\mu_r=60$ H/m. O núcleo possui geometria toroidal, com 86 mm de diâmetro externo e 40 mm de diâmetro interno, e uma altura de 36 mm. A relação de espiras é definida por $N_1:N_2:N_3=100:100:33$. O projeto dos indutores acoplados não considerou o emprego de técnicas construtivas específicas para redução da indutância de dispersão, afim de avaliar o impacto desse parâmetro nas características operacionais do conversor.

Empregaram-se os interruptores semicondutores de potência de silício IRG4PH50UD, 15ETH06 e STW47NM60 como D_1 , D_2 e S , respectivamente, com arrefecimento não-forçado empregando dissipadores de alumínio. A carga resistiva utilizada no teste prático foi de 96,33 Ω para o caso 1 e 211 Ω para o caso 2, devido as possibilidades de configuração do banco de cargas utilizado. Para a implementação da técnica PWM utilizou-se o DSP TMS320F28335 e o CI TC4429 para realização do disparo de STW47NM60.

B. Análise dos Resultados Experimentais

As Fig. 6-(a) e Fig. 6-(b) apresentam as formas de onda do estágio de entrada e saída do conversor QSYCC, obtidas com os ensaios experimentais realizados para os casos 1 e 2, respectivamente. Como se pode observar, a envoltória das curvas obtidas nos ensaios práticos é semelhante aos resultados de simulação. Para os dois casos avaliados, nota-se o modo de condução contínua para I_{in} e a presença dos períodos de condução em *shoot-through* e *non-shoot-through*.

Para o caso 1, a corrente I_{in} apresenta um valor médio de 1,97 A, e nas simulações empregadas obteve-se 1,95 A.

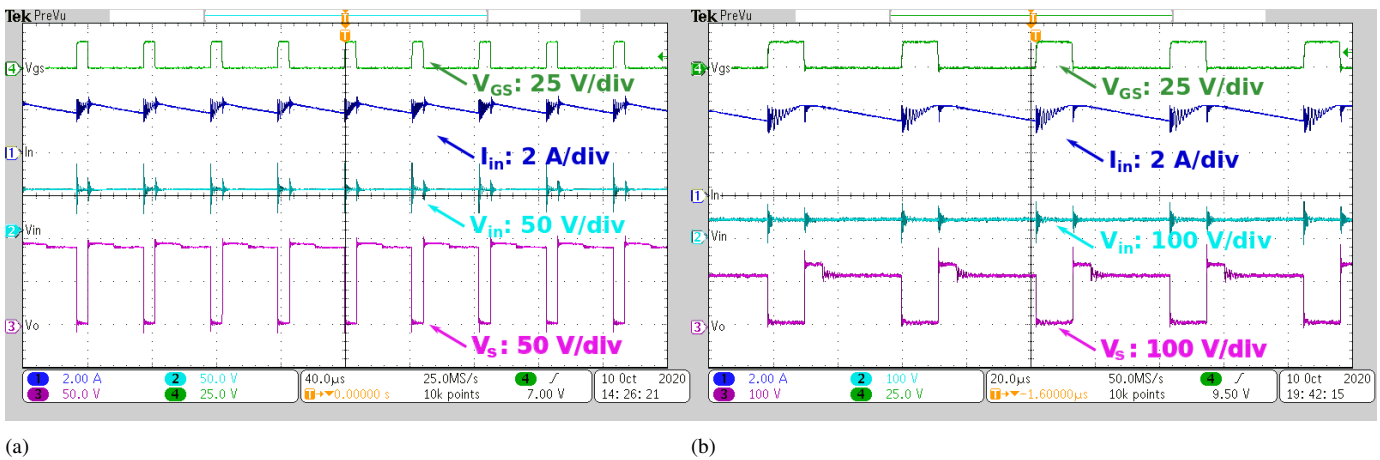


Fig. 6. Resultados experimentais, com formas de onda para V_{GS} , I_{in} , V_{in} , V_S : a) caso 1, b) caso 2.

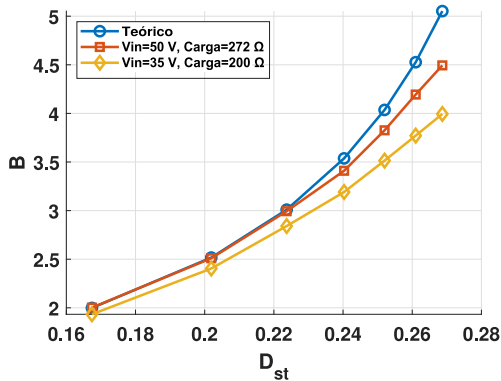


Fig. 7. Curvas estáticas $B(D_{st})$ contrastando valores teóricos e experimentais.

Durante o trecho inicial do período de *shoot-through*, V_o possui um pico de cerca de 96 V, seguido de uma estabilização próxima a 91 V. No entanto, os valores obtidos são razoáveis e próximos a 97,3 V, tal como obtido durante as simulações.

Para o caso 2, a corrente I_{in} apresenta um valor médio de 3,79 A, frente a 4,18 A obtido durante a simulação. Durante o trecho inicial do período de *shoot-through*, V_o possui um pico de cerca de 150 V, seguido de uma estabilização próxima a 115 V, frente ao valor de 171,7 V obtidos durante a simulação.

Observa-se que o valor referente ao trecho inicial, ou seja, $V_o = 96\text{ V}$ para caso 1, e $V_o = 150\text{ V}$ para caso 2, é o que será efetivamente disponibilizado à carga, graças a atuação de C_o . Considerando-se outros cenários de operação, a Fig.7 apresenta a curva estática $B(D_{st})$ levantada experimentalmente considerando $V_{in} = 35\text{ V}$ e carga de 200 Ω e $V_{in} = 50\text{ V}$ e carga de 272 Ω , em contraste aos valores de $B(D_{st})$ calculados por meio de (4). Pode-se observar que a curva associada com $V_{in} = 50\text{ V}$ se aproxima mais do comportamento ideal, quando comparado com a curva associada a $V_{in} = 35\text{ V}$.

Em todos os casos analisados, observa-se que as formas de onda V_{in} e I_{in} foram afetadas pelas transições entre os estados de operação, apresentando oscilações de alta frequência. As discrepâncias observadas são ocasionadas por diversos fatores, entre os quais destacam-se: (a) Presença de indutâncias de dispersão nos indutores acoplados e L_{in} ; (b) Presença de

capacitâncias equivalentes em D_1 , D_2 e S ; (c) Presença de resistências e indutâncias equivalente série nas trilhas da PCI utilizada, no encapsulamento dos interruptores utilizados e nos capacitores C_1 e C_2 [26], [27]. Tal como se pode inferir a partir da Fig.7, o incremento de V_{in} de 35 V para 50 V, diminui a magnitude das correntes do conversor, reduzindo as perdas em condução e a energia armazenada na indutância de dispersão, o que faz com os valores de ganho B obtidos sejam mais próximos ao comportamento ideal.

No caso particular das indutâncias de dispersão do arranjo de indutores acoplados, tais não-idealidades fazem o conversor QSYCC operar em modos de operação indesejáveis, promovendo a redução da eficiência η , V_o e I_o , para valores de B mais elevados [25]. Tomando as limitações da determinação analítica das indutâncias de dispersão [28] e a consequente complexidade da inclusão de tal característica no modelo computacional, possíveis soluções para tratar tais dificuldades encontram-se em: (a) Um projeto mais elaborado e otimizado dos indutores acoplados, com arranjos bifilares por exemplo, afim de diminuir a indutância de dispersão; (b) Controle dos valores de D_{st} para compensar as perdas do ganho de tensão, por meio da utilização de compensadores em malha fechada, como se pode observar em [29]; (c) Projeto de circuitos *snubbers*, para atenuar os efeitos de ressonância associados a indutância de dispersão, resistência série equivalente e capacitâncias intrínsecas dos dispositivos semicondutores.

Considerando os aspectos ratificados pelos resultados experimentais, pode-se concluir que o modelo simplificado desenvolvido se mostra útil: (a) Como base para o dimensionamento da rede de impedância *Quasi-Fonte-Y* e estimativa dos esforços de tensão nos semicondutores; (b) Como fundamento para o projeto de circuitos *snubbers* e compensadores em malha fechada que irão auxiliar a mitigar os efeitos indesejáveis de operação do conversor; (c) Para avaliação das características desejáveis para o arranjo dos indutores acoplados, incluindo diferentes combinações de espiras, geometria e materiais com diferentes permeabilidades magnéticas; (d) Como estrutura para a inclusão de outros elementos que possam modelar as não idealidades observadas na operação real.

VI. CONCLUSÕES

Esse artigo introduziu uma proposta de projeto, simulação e análise, ratificada por simulações computacionais e ensaios experimentais, para um conversor CC-CC baseado em rede de impedância *Quasi-Fonte-Y*. Tal topologia revela características promissoras por conta dos ganhos de tensão elevados, com reduzidos períodos de *shoot-through*. Os resultados experimentais, considerando diferentes cenários de operação, sugerem que a utilização de ganhos de tensão menores, utilização de tensões de alimentação V_{in} maiores, ou um projeto mais rigoroso do conversor, principalmente quanto ao dimensionamento do arranjo de indutores acoplados e os semicondutores D_1, D_2 e S , reduzem os efeitos das não idealidades associadas na operação do QSYCC. Assim, verifica-se uma maior semelhança entre o modelo computacional utilizado e o comportamento real do conversor.

REFERÊNCIAS

- [1] C. Viviescas, L. Lima, F. A. Diuana, E. Vasquez, C. Ludovique, G. N. Silva, V. Huback, L. Magalar, A. Szklo, A. F. Lucena *et al.*, "Contribution of variable renewable energy to increase energy security in latin america: Complementarity and climate change impacts on wind and solar resources," *Renewable and sustainable energy reviews*, vol. 113, p. 109232, 2019.
- [2] B. K. Bose, "Power electronics, smart grid, and renewable energy systems," *Proceedings of the IEEE*, vol. 105, no. 11, pp. 2011–2018, 2017.
- [3] F. Blaabjerg, R. Teodorescu, Z. Chen, and M. Liserre, "Power converters and control of renewable energy systems," in *Proc. 6th Int. Conf. Power Electron*, vol. 1, 2004, pp. 1–20.
- [4] M. Forouzesh, Y. P. Siwakoti, S. A. Gorji, F. Blaabjerg, and B. Lehman, "Step-up dc-dc converters: a comprehensive review of voltage-boosting techniques, topologies, and applications," *IEEE transactions on power electronics*, vol. 32, no. 12, pp. 9143–9178, 2017.
- [5] F. Z. Peng, "Z-source inverters," *Wiley Encyclopedia of Electrical and Electronics Engineering*, pp. 1–11, 1999.
- [6] Y. P. Siwakoti, F. Z. Peng, F. Blaabjerg, P. C. Loh, and G. E. Town, "Impedance-source networks for electric power conversion part i: A topological review," *IEEE Transactions on power electronics*, vol. 30, no. 2, pp. 699–716, 2014.
- [7] P. C. Loh and F. Blaabjerg, "Magnetically coupled impedance-source inverters," *IEEE Transactions on Industry Applications*, vol. 49, no. 5, pp. 2177–2187, 2013.
- [8] P. C. Loh, D. Li, and F. Blaabjerg, " γ -z-source inverters," *IEEE transactions on Power Electronics*, vol. 28, no. 11, pp. 4880–4884, 2013.
- [9] R. Strzelecki, M. Adamowicz, N. Strzelecka, and W. Bury, "New type t-source inverter," in *2009 Compatibility and Power Electronics*. IEEE, 2009, pp. 191–195.
- [10] W. Qian, F. Z. Peng, and H. Cha, "Trans-z-source inverters," *IEEE transactions on power electronics*, vol. 26, no. 12, pp. 3453–3463, 2011.
- [11] M.-K. Nguyen, Y.-C. Lim, and Y.-G. Kim, "Tz-source inverters," *IEEE Transactions on Industrial Electronics*, vol. 60, no. 12, pp. 5686–5695, 2012.
- [12] M. Adamowicz, "Lcct-z-source inverters," in *2011 10th International Conference on Environment and Electrical Engineering*. IEEE, 2011, pp. 1–6.
- [13] Y. P. Siwakoti, P. C. Loh, F. Blaabjerg, and G. Town, "Y-source impedance network," in *2014 IEEE Applied Power Electronics Conference and Exposition-APEC 2014*. IEEE, 2014, pp. 3362–3366.
- [14] Y. P. Siwakoti, F. Blaabjerg, and P. C. Loh, "Quasi-y-source boost dc-dc converter," *IEEE Transactions on Power Electronics*, vol. 30, no. 12, pp. 6514–6519, 2015.
- [15] O. Abdelaal, M. A. Ismeil, and M. Orabi, "Model predicitive control of quasi y-source inverter," in *2019 21st International Middle East Power Systems Conference (MEPCON)*. IEEE, 2019, pp. 478–483.
- [16] M. M. Haji-Esmaili and E. Babaei, "Quasi-y source based buck-boost dc-dc converter," in *IECON 2017-43rd Annual Conference of the IEEE Industrial Electronics Society*. IEEE, 2017, pp. 8033–8038.
- [17] L. Palma, "Quasi-y-source and quasi-z-source dc-dc converter comparison for pv applications," in *2020 International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM)*. IEEE, 2020, pp. 727–732.
- [18] E. Shehata, J. Thomas, A. Brisha, and M. Wageh, "Design and analysis of a quasi y-source impedance network dc-dc converter," in *2017 Nineteenth International Middle East Power Systems Conference (MEPCON)*. IEEE, 2017, pp. 235–241.
- [19] E. Shehata, "Predictive control of a new configuration of bidirectional quasi y-source inverter fed ipmsm for electric vehicle applications," in *2017 Nineteenth International Middle East Power Systems Conference (MEPCON)*. IEEE, 2017, pp. 287–292.
- [20] P. B. Borkar and A. Chowdhury, "Analysis of quasi y source inverter with maximum boost control technique," in *2017 National Power Electronics Conference (NPEC)*. IEEE, 2017, pp. 19–24.
- [21] X. Fang, X. Ding, S. Zhong, and Y. Tian, "Improved quasi-y-source dc-dc converter for renewable energy," *CPSS Transactions on Power Electronics and Applications*, vol. 4, no. 2, pp. 163–170, 2019.
- [22] H. Liu, Y. Li, K. Liu, P. C. Loh, W. Wang, D. Xu, and F. Blaabjerg, "Extended quasi-y-source inverter with suppressed inrush and leakage effects," *IET Power Electronics*, vol. 12, no. 4, pp. 719–728, 2018.
- [23] R. W. Erickson and D. Maksimovic, *Fundamentals of power electronics*. Springer Science & Business Media, 2007.
- [24] L. R. Diana, "Practical magnetic design: Inductors and coupled inductors," in *Power Supply Design Seminar. Texas Instruments*, 2012.
- [25] Y. P. Siwakoti, P. C. Loh, F. Blaabjerg, and G. E. Town, "Effects of leakage inductances on magnetically coupled y-source network," *IEEE Transactions on Power Electronics*, vol. 29, no. 11, pp. 5662–5666, 2014.
- [26] N. Semiconductors, "An11160-designing rc snubbers," *Application note, Rev*, vol. 1, no. 04, 2012.
- [27] C. Mößlacher and L. Görgens, "Simple design techniques for optimizing efficiency and overvoltage spike of synchronous rectification in dc to dc converters," in *Proc. PCIM*, 2010.
- [28] R. Doebbelin and A. Lindemann, "Leakage inductance determination for transformers with interleaving of windings," *PIERS Online*, vol. 6, no. 6, pp. 527–531, 2010.
- [29] S. Ahmadzadeh, G. A. Markadeh, and F. Blaabjerg, "Voltage regulation of the y-source boost dc-dc converter considering effects of leakage inductances based on cascaded sliding-mode control," *IET Power Electronics*, vol. 10, no. 11, pp. 1333–1343, 2017.



Rafael dos Santos é engenheiro de Controle e Automação (UNESP-ICTS 2019) e mestre em Engenharia Elétrica (UNESP - ICTS 2018-2020). Entre 2015-2016 completou sua graduação-sanduíche no *Limerick Institute of Technology* (2015-2016) pelo CsF-CAPEs. Entre 2017-2019, Atuou no departamento de Engenharia de Aplicação no setor de *Power Control Business da Rockwell Automation*, desenvolvendo projetos eletromecânicos de CCMs e drives de potência. Atualmente, desenvolve pesquisas em topologias de inversores baseadas em redes de impedância no programa de pós-graduação em engenharia elétrica pela UNESP-ICTS. Seus interesses de pesquisa incluem: eletrônica de potência, redes de impedância, técnicas de controle para conversores de potência, mobilidade elétrica, sistemas de acionamento de motores e sistemas de controle monovariável e multivariável. Rafael dos Santos é membro das seguintes sociedades: PELS-IEEE, TEC-IEEE e SOBRAEP.



Flávio A. S. Gonçalves possui graduação em Engenharia Elétrica pela Universidade Estadual Paulista Júlio de Mesquita Filho - UNESP (1998), mestrado (2001), doutorado (2005) e pós-doutorado (2008) em Engenharia Elétrica com especialização na área de Eletrônica de Potência pela UNESP. De 2005 a 2008 foi pesquisador associado e de 2008 a 2010 foi professor doutor no Departamento de Engenharia Elétrica da Faculdade de Engenharia de Ilha Solteira (UNESP-FEIS). Desde 2010 é professor doutor da UNESP no Instituto de Ciência e Tecnologia de

Sorocaba. Em 2011 foi Professor Visitante na Università degli Studi di Padova, Itália. Tem experiência no desenvolvimento de projetos tecnológicos com ênfase em Eletrônica Industrial, atuando principalmente nos seguintes temas: Qualidade do processamento eletrônico da energia elétrica; Análise, projeto e implementação de conversores estáticos (CC-CC, CC-CA, CA-CC e CA-CA); Técnica de Paralelismo de conversores; Controle e Acionamentos Eletrônicos de Máquinas Elétricas. Dr. Gonçalves é membro do IEEE e da SOBRAEP.