

Open Transistors Fault-Tolerant Schemes of Three-Phase Dual Active Bridge DC-DC Converters

J. E. Ochoa-Sosa, R. O. Núñez, G. G. Oggier, *Member, IEEE*, and G. O. García, *Senior Member, IEEE*

Abstract— This work proposes fault-tolerant schemes for open-transistor faults applied to three-phase dual active bridge converters (TPDABC), using different transformers: wye-wye, delta-delta, delta-wye and wye-delta. The proposal consists of operating the TPDABC as a single-phase dual active bridge converter, modifying the modulation strategy. This strategy avoids the need for additional components, which allows the converter to continue operating after an event of open transistor failure. The expressions of the average power when the converter operates in the fault-tolerant modes are determined. The maximum power that can be transferred using the transformer delta-wye or wye-delta is larger than the power obtained for wye-wye and delta-delta connections. Simulation results allow the proposed schemes to be validated.

Index Terms—Bidirectional DC-DC Converter, Converter Failures, Fault Tolerance, Three-Phase Dual Active Bridges Converter, Three-Phase Transformers

I. INTRODUCCIÓN

La demanda de energía eléctrica en los últimos años se ha incrementado significativamente, inclusive en lugares remotos, en los cuales no se tiene acceso a la red eléctrica convencional. Esta situación ha originado un importante desarrollo de microrredes eléctricas con una alta penetración de energías renovables en todo el mundo [1]-[3].

Los diferentes elementos que componen una microrred, como paneles solares, celdas de combustible, generadores eólicos, sistemas de almacenamiento de energía como baterías y supercapacitores, entre otros, pueden interconectarse a través de convertidores electrónicos de potencia (CEP), los cuales permiten convertir y gestionar los flujos de energía de manera eficiente y con alto rendimiento [4]. Sin embargo, utilizar CEP desafía la fiabilidad de estos sistemas, debido a que los convertidores están sujetos a diversos factores de estrés, de origen eléctrico y/o térmico, los cuales pueden conducir a una

degradación temprana de alguno de sus componentes y, por lo tanto, reducir su vida útil [5].

Estos inconvenientes han originado diferentes estudios para determinar los componentes que son más propensos a fallar, para luego trabajar en posibles soluciones. Por ejemplo, en [5], se presenta una encuesta realizada a diferentes usuarios de CEP, cuyo objetivo es determinar los componentes con más probabilidad de fallas. Se concluyó que los semiconductores de potencia, los capacitores de filtro y los circuitos de activación de los semiconductores, son los componentes más críticos de un CEP. Por lo tanto, la fiabilidad de un sistema que utiliza CEP depende, entre otros factores, de la probabilidad de falla en estos componentes.

Los semiconductores de potencia pueden presentar fallas de cortocircuito (FCC) y fallas de circuito abierto (FCA) [6]. Las FCC son las más difíciles de manejar [7], debido a que una vez que se establecen, los eventos siguientes evolucionan relativamente rápido. Por ello, los convertidores suelen protegerse mediante un apagado inmediato. Por el contrario, una FCA puede originarse por la desconexión de la señal de activación del dispositivo o por fallas del módulo de potencia, causadas, por ejemplo, por ciclos térmicos extremos [7]-[10].

A diferencia de las FCC, las FCA no siempre activan las protecciones de sobrecorriente y, en muchos casos, no representan una amenaza seria para el resto de los componentes del convertidor. La transferencia de potencia hacia la carga puede mantenerse, aunque la calidad de energía puede verse afectada (mayor ondulación, mayores pérdidas de conversión, etc.). Por otro lado, si estas fallas permanecen sin detectarse durante largos períodos de tiempo, pueden producirse daños adicionales en el convertidor y, en casos extremos, provocar su destrucción [7]-[10]. Para solucionar estos inconvenientes, se han adoptado diferentes técnicas que permiten aumentar la fiabilidad de los CEP en los cuales se propone sobredimensionar algunos componentes y/o desarrollar convertidores tolerantes a fallas (CTF) [11].

En la bibliografía existen propuestas de algoritmos de detección y diagnóstico de fallas que permiten localizar un dispositivo con falla en un tiempo relativamente corto [12], [13]. Por otro lado, la implementación de esquemas tolerantes a fallas son soluciones que permiten continuar con la transferencia de potencia hacia la carga, con niveles de calidad aceptables. Estos esquemas pueden basarse en redundancia, que consiste en utilizar componentes o circuitos adicionales a la topología original, o realizar una reconfiguración del convertidor, aplicando una estrategia de modulación

Este trabajo fue financiado por la Secretaría de Ciencia y Técnica de la Universidad Nacional de Río Cuarto (SeCyT, UNRC), la Agencia Nacional de Promoción Científica y Tecnológica (FONCyT), Secretaría de Investigación de la Universidad Nacional de Rafaela y la Red MEIHAPER CYTED.

J. E. Ochoa Sosa, Instituto de Investigaciones en Tecnologías Energéticas y Materiales Avanzados (IITEMA), UNRC, CONICET, Córdoba, Argentina (e-mail: j.e.ochoa.sosa@ing.unrc.edu.ar).

R. O. Núñez, Universidad Nacional de Rafaela (UNRaf), CIT Rafaela/CONICET. Santa Fe, Argentina (e-mail: ruben.nunez@unraf.edu.ar)

G. Oggier, IITEMA, UNRC, CONICET, Córdoba, Argentina (e-mail: goggier@ieeee.org).

G. García, IITEMA, UNRC, CONICET, Córdoba, Argentina (e-mail: g.garcia@ieeee.org)

adecuada [11]. Esta última posee la ventaja de no requerir *hardware* adicional, pero presenta la desventaja de que la máxima potencia que puede transferirse puede verse disminuida [11], [12].

En [14] y [15] se proponen y analizan dos esquemas tolerantes a falla implementados en el convertidor CC-CC con puente duales activos trifásico (CPDA3) [16]-[19], los que permiten que el mismo pueda seguir funcionando luego de un evento de falla de circuito abierto de transistor (FCAT). En [14] se analiza el funcionamiento del CPDA3 cuando utiliza un transformador trifásico con conexión en estrella-estrella y se desactivan los transistores de una fase, producto de acciones de las protecciones por sobrecorriente, subtensión o sobretensión en los circuitos de activación (*gate drivers*) de los transistores. Luego de la ocurrencia de la falla, se mantiene aplicando la estrategia de modulación de los transistores y el convertidor comienza a funcionar en un modo tolerante a falla (MTF). Por otro lado, en [15] se propone un MTF para un CPDA3, cuando se utiliza un transformador trifásico con conexión estrella-triángulo. A diferencia del trabajo anterior, en este se desconecta la fase que posee la FCAT, con el objetivo de eliminar la interacción de los diodos de rueda libre. Con esto es posible caracterizar el funcionamiento en los regímenes transitorio y permanente del convertidor, para diferentes condiciones de relación de conversión entre tensiones y de potencia transferida. La apertura de la fase, proporciona una mayor capacidad de transferencia de potencia y una corriente de circulación reducida, en comparación con la propuesta realizada en [14].

La contribución de este artículo radica en una propuesta de un MTF de circuito abierto de transistor aplicado a CPDA3 con la posibilidad de utilizar cuatro transformadores: estrella-estrella (YY), triángulo-triángulo ($\Delta\Delta$), triángulo-estrella (ΔY) y estrella-triángulo ($Y\Delta$), a partir de los cuales se definen las siguientes configuraciones: CPDA3YY, CPDA3 $\Delta\Delta$, CPDA3 ΔY y CPDA3 $Y\Delta$, respectivamente. Los funcionamientos en MTF consisten en modificar las secuencias de activación de los transistores del CPDA3 con el objetivo de que una vez detectado un evento de FCAT, funcione como un convertidor CC-CC con Puentes Duales Activos monofásico (CPDA). A diferencia de los trabajos [14] y [15] la aplicación de las secuencias propuestas para cada configuración permite aislar la fase que presenta la falla sin necesidad de componentes adicionales y de esta manera se evita la conmutación de los diodos de rueda libre de la fase que presenta la falla, logrando que el comportamiento del convertidor quede determinado para todas las condiciones de relación de conversión de tensiones y potencia transferida posterior a la falla. A partir del análisis presentado se determina que las configuraciones CPDA3 ΔY y CPDA3 $Y\Delta$ se consigue una mayor transferencia de potencia en MTF, frente a las demás opciones.

El trabajo se estructura de la siguiente manera, luego de la Introducción, en la Sección II, se describe el principio de funcionamiento del CPDA3. En la Sección III se presentan los esquemas propuestos para su funcionamiento en modo tolerante

a FCAT y se determinan las expresiones de la potencia de salida, luego de la ocurrencia de una falla, para cada una de las configuraciones estudiadas. Estas expresiones son analizadas y comparadas con el objetivo de determinar la configuración que quede menos afectada, en términos de transferencia de potencia, luego de un evento de FCAT. En la Sección IV se muestran resultados de simulación que validan los esquemas propuestos y las expresiones analíticas de potencia de salida determinadas. Finalmente, en la Sección V, se presentan las conclusiones obtenidas.

II. DESCRIPCIÓN DE LA TOPOLOGÍA DEL CPDA3

En la Fig. 1 se muestra el circuito simplificado del CPDA3, el cual funciona como interfaz entre dos fuentes de tensiones de CC, V_1 y V_2 , consideradas constantes en este trabajo. El convertidor se compone de dos puentes trifásicos B_1 y B_2 , los cuales se encuentran aislados galvánicamente mediante un transformador trifásico de alta frecuencia. Los dispositivos semiconductores de los puentes están compuestos de un transistor, T_{xy} , y un diodo en antiparalelo, D_{xy} . Los subíndices $x=1, 2$ e $y=1, 2, \dots, 6$ hacen referencia al puente y a la llave, respectivamente. La estrategia de modulación aplicada en los puentes se realiza mediante una señal de frecuencia constante y ciclo de trabajo del 50%. La transferencia de potencia se logra mediante el desplazamiento de fase (ϕ) entre las tensiones aplicadas a bornes de las bobinas, de una misma fase, del transformador.

Si se refieren todas las variables y parámetros a uno de los lados del transformador y se consideran que las inductancias de magnetización poseen valores suficientemente elevados, puede representarse a cada transformador de manera simplificada por un circuito equivalente, formado por una única inductancia de dispersión por fase: L_{YY} , $L_{\Delta\Delta}$, $L_{\Delta Y}$ y $L_{Y\Delta}$, en función del transformador utilizado. Se definen la relación de transformación y de conversión entre tensiones como n y $d=V_2n/V_1$, respectivamente.

A partir de [16], [17] y [18] se concluye que el funcionamiento del CPDA3 queda establecido para dos diferentes intervalos en función ϕ . En las configuraciones CPDA3YY, CPDA3 $\Delta\Delta$ y CPDA3 $Y\Delta$ los intervalos se corresponden con $0 \leq \phi \leq \pi/3$ y $\pi/3 \leq \phi \leq 2\pi/3$; mientras que para el caso del CPDA3 ΔY se corresponden con $-\pi/3 \leq \phi \leq 0$ y $0 \leq \phi \leq \pi/3$.

Para que cada uno de los transformadores pueda transferir la misma potencia máxima, es necesario tener en cuenta las relaciones de inductancias equivalentes [16], las cuales se reescriben en la siguiente ecuación:

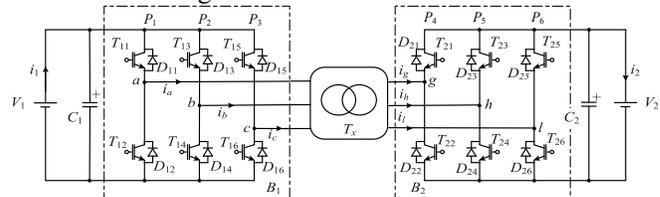


Fig. 1. Convertidor con Puentes Duales Activos Trifásicos (CPDA3).

TABLA I

SECUENCIA DE ACTIVACIÓN PROPUESTA DE LOS TRANSISTORES DEL CPDA3YY Y CPDA3ΔΔ, CUANDO FUNCIONA EN MODO TOLERANTE A FALLA DE CIRCUITO ABIERTO DE TRANSISTOR.

Transistor	T_{11}	T_{12}	T_{13}	T_{14}	T_{15}	T_{16}	T_{21}	T_{22}	T_{23}	T_{24}	T_{25}	T_{26}
Estados	0 a $0.5T_s$	0	1	0	0	1	0	0	1	0	0	1
	$0.5T_s$ a T_s	0	0	1	1	0	0	0	0	1	1	0

1: Encendido 0: Apagado T_s : Periodo de conmutación

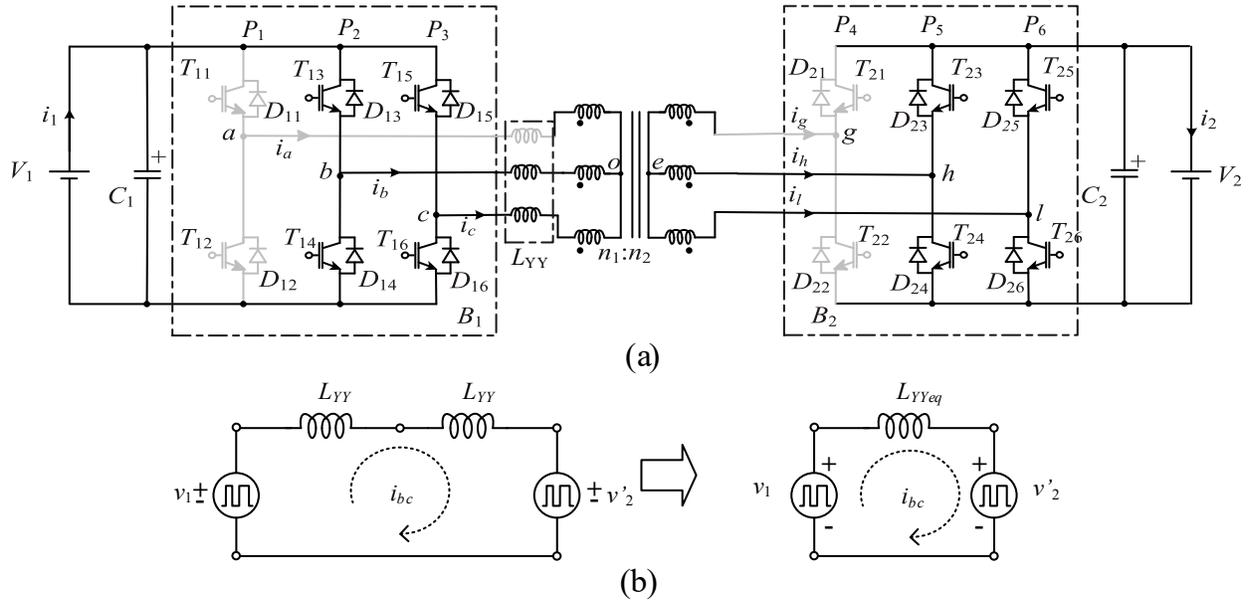


Fig. 2. CPDA3YY luego de una FCA del transistor T_{11} (CPDAYY). (a) Circuito equivalente. (b) Reducido.

$$L_{YY} = \frac{L_{AA}}{3} = \frac{L_{\Delta Y}}{\sqrt{3}} = \frac{L_{Y\Delta}}{\sqrt{3}} \quad (1)$$

III. ESQUEMAS PROPUESTOS PARA EL FUNCIONAMIENTO EN MODO TOLERANTE A FCAT

En esta Sección, se proponen diferentes esquemas para que el CPDA3 funcione en modo tolerante a FCAT. Estos esquemas se basan en la modificación de la secuencia de activación de los transistores en función del transformador utilizado.

Los esquemas propuestos requieren de la aplicación de un algoritmo de detección y diagnóstico de fallas. En este trabajo, se utiliza el algoritmo presentado en [19] y [20], el cual se basa en evaluar el signo de los valores medios de las corrientes de fases, medidas luego de la ocurrencia de una FCAT.

Al reconfigurar el CPDA3 para que funcione como un CPDA, la potencia que puede transmitirse resulta del esquema tolerante a FCAT propuesto para cada configuración.

A. CPDA3YY

La implementación del esquema tolerante a FCAT consiste en desactivar el transistor complementario al que posee la falla; esto permite que la corriente de esta fase y la del lado opuesto del transformador sean nulas, por lo que, se propone desactivar también los transistores correspondientes a ese lado del transformador. Posteriormente, se propone cambiar la

secuencia de activación de los transistores correspondientes a las fases que no presentan falla, para que el convertidor pueda funcionar como un CPDA.

En la Fig. 2a se muestra el circuito equivalente resultante, cuando se aplica la estrategia propuesta, luego de la ocurrencia de una FCA del transistor T_{11} .

En la Tabla I se presenta la secuencia propuesta para aplicarse a los semiconductores de potencia. En esta Tabla, el estado encendido y apagado de los semiconductores son definidas como 1 y 0, respectivamente. Las señales de activación de los transistores T_{13} y T_{15} se encuentran desfasadas 180° entre sí, al igual que las señales de los transistores T_{23} y T_{25} ; mientras que las señales de los transistores inferiores son complementarias a estos, según corresponda. Por otro lado, el desfase entre las señales de activación de los semiconductores de B_2 respecto a los de B_1 corresponde al ángulo ϕ , el cual es función de la potencia que se requiere transferir.

El circuito equivalente mostrado en la Fig. 2b se obtiene de referenciar las inductancias de dispersión y tensiones hacia el lado del transformador donde se produce la falla. A partir de este se obtiene la inductancia de dispersión equivalente, el cual interviene en la transferencia de potencia cuando el convertidor funciona en modo tolerante a falla.

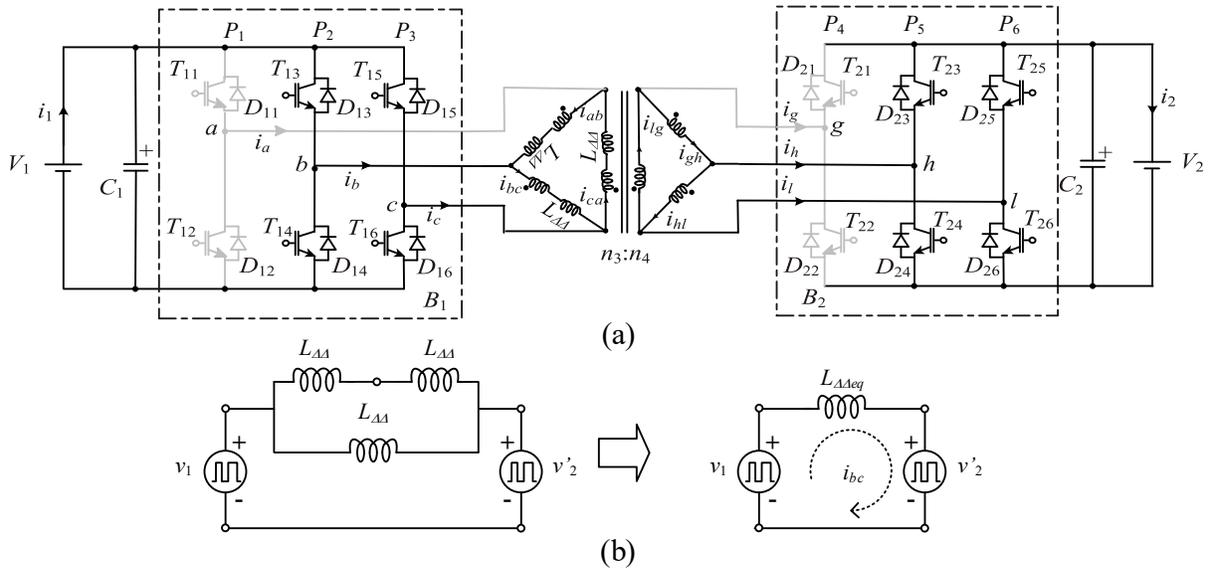


Fig. 3. CPDA3ΔΔ luego de una FCA del transistor T_{11} (CPDAΔΔ). (a) Circuito equivalente. (b) Reducido.

En a Fig. 2b puede apreciarse que dos de las tres inductancias de dispersión participan en la transferencia de potencia, las cuales se encuentran en serie debido a la conexión del transformador. Por lo tanto, la inductancia equivalente es:

$$L_{YYeq} = 2 L_{YY}. \quad (2)$$

Por lo tanto, la expresión de la potencia de salida es la siguiente:

$$P_{YY} = \frac{V_1^2}{\pi \omega L_{YYeq}} d\phi(\pi - \phi), \quad (3)$$

donde $\omega = 2\pi f_s$ y f_s representan la frecuencia angular y de conmutación, respectivamente.

B. CPDA3ΔΔ

De manera similar a la configuración anterior, la implementación del esquema tolerante a FCAT de un CPDA3ΔΔ, consiste en modificar la secuencia de activación de los transistores de potencia. Para ello se propone desactivar el transistor complementario al que presenta la falla y también los transistores de la misma fase del lado opuesto del transformador. Posteriormente, se modifica la secuencia de activación de los transistores correspondientes para que el CPDA3 funcione como un CPDA. La secuencia propuesta y el circuito equivalente se muestran en la Tabla I y en la Fig. 3, respectivamente.

La potencia que puede transferir este convertidor cuando funciona en MTF de circuito abierto de transistor, se reduce, esto se debe a que la inductancia dispersión equivalente con la que funciona el convertidor es diferente, como puede deducirse de la Fig. 3b, siendo su expresión la siguiente:

$$L_{\Delta\Delta eq} = \frac{2}{3} L_{\Delta\Delta}.$$

La expresión de la potencia de salida para esta configuración es:

$$P_{\Delta\Delta} = \frac{V_1^2}{\pi \omega L_{\Delta\Delta eq}} d\phi(\pi - \phi). \quad (4)$$

C. CPDA3ΔY

En el caso de ocurrencia de una FCAT en esta configuración, se propone desactivar el transistor complementario de la pierna que contiene la falla. Como en este caso, se tiene diferentes conexiones entre ambos lados del transformador, se propone la secuencia de activación presentada en la Tabla II, en la cual se tiene en cuenta una FCA en T_{11} . La secuencia evita la conmutación de los diodos de rueda libre de la fase con falla dejándola aislada del funcionamiento en MTF. Esta secuencia consiste en aplicar las señales de activación de los transistores superiores del Puente B_1 desfasados 180° entre sí. Sin embargo, en el caso del puente B_2 se propone aplicar las mismas señales a los transistores de las piernas P_4 y P_6 , mientras que las señales aplicadas a los de la pierna P_5 posean un desfase de 180° respecto a estas. En la Fig. 4a se muestra el circuito resultante.

La potencia que puede transferir el CPDA3ΔY luego de la reconfiguración, se ve reducida debido a la modificación de la inductancia equivalente cuya expresión se muestra en la (6), obtenida del circuito de la Fig. 4b.

$$L_{\Delta Y eq} = \frac{3}{2} L_{\Delta Y}. \quad (5)$$

En consecuencia, la expresión de la potencia media de salida es:

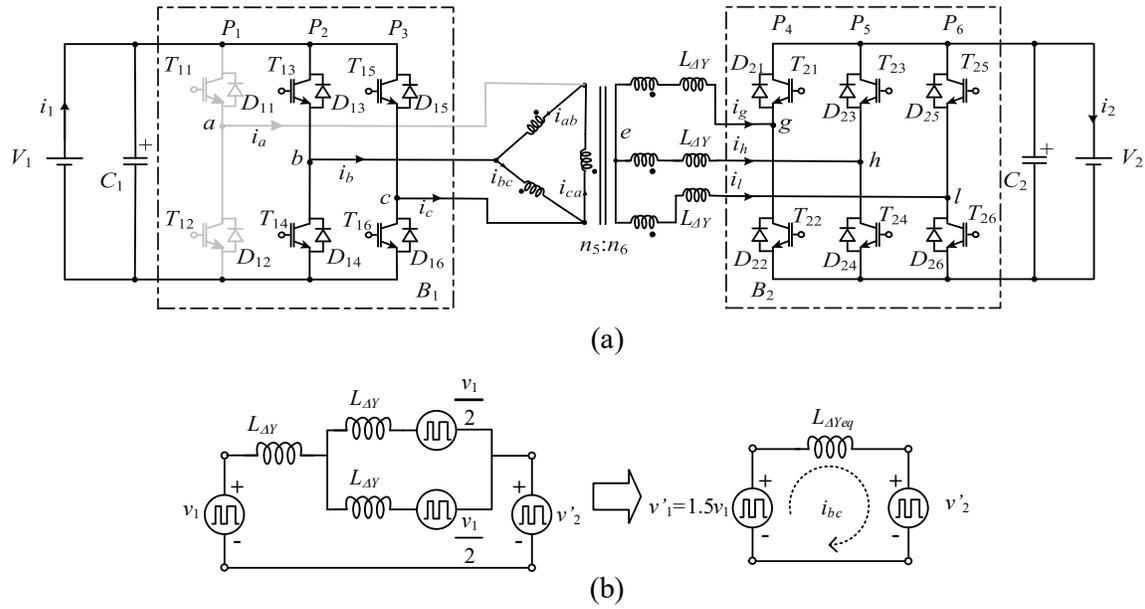


Fig. 4. CPDA3ΔY luego de una FCA del transistor T_{11} (CPDAΔY). (a) Circuito equivalente. (b) Reducido.

TABLA II

SECUENCIA DE ACTIVACIÓN PROPUESTA DE LOS TRANSISTORES DEL CPDA3ΔY, CUANDO FUNCIONA EN UN MODO TOLERANTE A FALLA DE CIRCUITO ABIERTO DE TRANSISTOR.

Transistor	T_{11}	T_{12}	T_{13}	T_{14}	T_{15}	T_{16}	T_{21}	T_{22}	T_{23}	T_{24}	T_{25}	T_{26}	
Estados	0 a $0.5T_s$	0	0	1	0	0	1	1	0	0	1	1	0
	$0.5T_s$ a T_s	0	0	0	1	1	0	0	1	1	0	0	1

1: Encendido 0: Apagado T_s : Periodo de conmutación

$$P_{\Delta Y} = \frac{V_1^2}{\pi \omega L_{\Delta Y eq}} d\phi(\pi - \phi). \quad (6)$$

En la expresión de potencia (7) debe tenerse en cuenta que la tensión V_1 , luego de resolver el circuito equivalente está dado por la siguiente igualdad, $V_1 = v'_1 + 0.5v_1 = 1.5v'_1$. Esto implica que, a diferencia de las demás configuraciones, cuando el CPDA3ΔY funciona MTF se produce una modificación en la relación de conversión entre tensiones, cuya expresión es:

$$d = \frac{2}{3} \frac{V_2 n}{V_1}. \quad (7)$$

D. CPDA3YΔ

De manera similar al caso anterior, se propone desactivar el transistor complementario de la pierna que contiene la falla (B_{11}). Además, se propone utilizar una secuencia diferente a los transistores que no poseen falla del puente B_2 . La secuencia de activación propuesta es la que se presenta en la Tabla III, en la cual se considera una FCA en T_{11} . La misma consiste en aplicar las señales de activación de los transistores superiores de B_1 con un desfase de 180° entre sí. Para el caso de las señales de activación del puente B_2 se propone aplicar las mismas señales de activación a las piernas P_4 y P_5 , mientras que las señales aplicadas a la pierna P_6 deben estar defesadas 180° respecto a estas. Con esta secuencia de activación se evita la conmutación de los diodos de rueda libre de la fase con falla, permitiendo de esta forma aislar esta fase del funcionamiento del convertidor.

En la Fig. 5 se muestra el circuito resultante al aplicar la secuencia indicada en la Tabla III.

La potencia que puede transferir el CPDA3YΔ se ve reducida debido a la reconfiguración.

La inductancia de dispersión equivalente en funcionamiento en MTF es deducida de la Fig. 5b, posee la siguiente expresión:

$$L_{Y\Delta eq} = \frac{L_{Y\Delta}}{2}. \quad (8)$$

Por consiguiente, la expresión de la potencia media de salida es igual a:

$$P_{Y\Delta} = \frac{V_1^2}{\pi \omega L_{Y\Delta eq}} d\phi(\pi - \phi). \quad (9)$$

En esta última expresión debe tenerse en cuenta que la tensión V_1 , luego de resolver el circuito equivalente de la Fig. 5b, resulta en $V_1 = 0.5v'_1$. A partir de esto, se deduce que cuando el CPDA3YΔ funciona en modo tolerante a FCAT también se produce una modificación en la relación de conversión entre tensiones, cuya expresión es la siguiente:

$$d = 2n \frac{V_2}{V_1}. \quad (10)$$

Puede demostrarse que las secuencias de activación propuestas para las configuraciones estudiadas en este trabajo pueden implementarse a cualquier transistor que presente una FCA, independientemente del sentido de la transferencia de potencia.

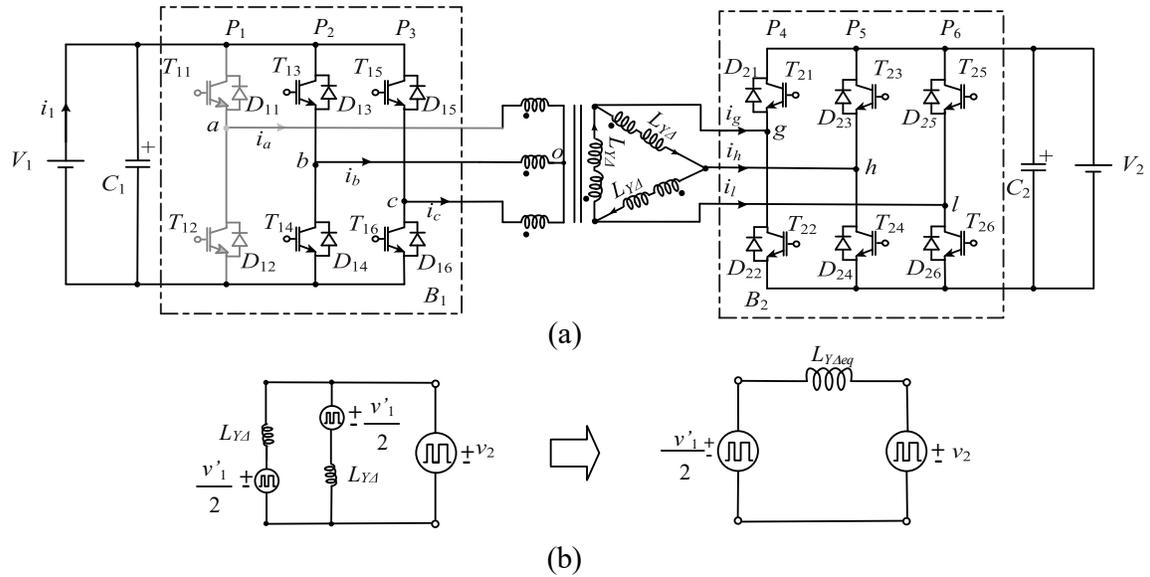


Fig. 5. CPDA3YΔ luego de una FCA del transistor T_{11} (CPDAYΔ). (a) Circuito equivalente. (b) Reducido.

TABLA III

SECUENCIA DE ACTIVACIÓN PROPUESTA DE LOS TRANSISTORES DEL CPDA3YΔ, CUANDO FUNCIONA EN UN MODO TOLERANTE A FALLA DE CIRCUITO ABIERTO DE TRANSISTOR.

Transistor	T_{11}	T_{12}	T_{13}	T_{14}	T_{15}	T_{16}	T_{21}	T_{22}	T_{23}	T_{24}	T_{25}	T_{26}	
Estados	0 a $0.5T_s$	0	0	1	0	0	1	1	0	1	0	0	1
	$0.5T_s$ a T_s	0	0	0	1	1	0	0	1	0	1	1	0

1: Encendido 0: Apagado T_s : Periodo de conmutación

TABLA IV

COMPARACIÓN ENTRE LAS CONFIGURACIONES DEL CPDA3 FUNCIONANDO COMO UN CPDA, LUEGO DE UNA FCAT.

Conexión	Desfase	CPDA3	Desfase	CPDA
CPDA3YY	$0 \leq \phi \leq \frac{\pi}{3}$	$P_{3YY} = \frac{V_1^2}{\omega L_{YY}} d \phi \left(\frac{2}{3} - \frac{\phi}{2\pi} \right)$	$n = \frac{n_1}{n_2}$	$P_{YY} = \frac{V_1^2}{\pi \omega L_{YYeq}} d \phi (\pi - \phi)$
	$\frac{\pi}{3} \leq \phi \leq \frac{2\pi}{3}$	$P_{3YY} = \frac{V_1^2}{\omega L_{YY}} d \left(\phi - \frac{\phi^2}{\pi} - \frac{\pi}{18} \right)$	$d = \frac{V_2 n}{V_1}$	Reducción de potencia 35%
CPDA3ΔΔ	$0 \leq \phi \leq \frac{\pi}{3}$	$P_{3ΔΔ} = \frac{V_1^2}{\omega L_{ΔΔ}} d \phi \left(2 - \frac{3\phi}{2\pi} \right)$	$n = \frac{n_3}{n_4}$	$P_{ΔΔ} = \frac{V_1^2}{\pi \omega L_{ΔΔeq}} d \phi (\pi - \phi)$
	$\frac{\pi}{3} \leq \phi \leq \frac{2\pi}{3}$	$P_{3ΔΔ} = \frac{V_1^2}{\omega L_{ΔΔ}} d \left(3\phi - \frac{3\phi^2}{\pi} - \frac{\pi}{6} \right)$	$d = \frac{V_2 n}{V_1}$	Reducción de potencia 35%
CPDA3ΔY	$-\frac{\pi}{3} \leq \phi \leq 0$	$P_{3ΔY} = \frac{V_1^2}{\omega L_{ΔY}} d \left(\phi + \frac{\pi}{6} \right)$	$n = \frac{n_5}{n_6}$	$P_{ΔY} = \frac{V_1^2}{\pi \omega L_{ΔYeq}} d \phi (\pi - \phi)$
	$0 \leq \phi \leq \frac{\pi}{3}$	$P_{3ΔY} = \frac{V_1^2}{\omega L_{ΔY}} d \left(\phi - \frac{3\phi^2}{2\pi} + \frac{\pi}{6} \right)$	$d = \frac{V_2 n}{V_1}$	Reducción de potencia ≈24%
CPDA3YΔ	$0 \leq \phi \leq \frac{\pi}{3}$	$P_{3YΔ} = \frac{V_1^2}{\omega L_{YΔ}} d \left(\phi - \frac{\pi}{6} \right)$	$n = \frac{n_7}{n_8}$	$P_{YΔ} = \frac{V_1^2}{\pi \omega L_{YΔeq}} d \phi (\pi - \phi)$
	$\frac{\pi}{3} \leq \phi \leq \frac{2\pi}{3}$	$P_{3YΔ} = \frac{V_1^2}{\omega L_{YΔ}} d \left(-2\phi + \frac{3\phi^2}{2\pi} - \frac{\pi}{6} \right)$	$d = \frac{V_2 n}{V_1}$	Reducción de potencia ≈24%

$V_1 = v'_1 + 0.5v'_1$
 $V_1 = 0.5v'_1$

E. Comparación de las Potencias Medias de Transferencia en Funcionamiento Normal y con Falla

A continuación, se evalúan las potencias medias antes y después de un evento de FCAT, para cada una de las configuraciones analizadas; cuando la transferencia de potencia se realiza desde V_1 hacia V_2 .

En la Tabla V se resumen los parámetros más importantes del convertidor.

TABLA V

PARÁMETROS MÁS IMPORTANTES DEL CPDA3

Parámetros	Valor
$L_{YY}, L_{\Delta\Delta}, L_{\Delta Y}$ (μH)	8.02; 24.06; 13.89
V_1, V_2 (V)	600, 100
n, d	6, 1
f_s (kHz)	20

En la Fig. 6 se grafican las potencias transferidas en función de ϕ , las cuales se encuentran normalizadas mediante los siguientes valores bases:

$$V_b = V_1, I_b = \frac{V_1}{\omega L_{YY}}, P_b = \frac{V_1^2}{\omega L_{YY}}. \quad (11)$$

Todas las potencias son representadas para los desfases comprendidos en el rango: $0 \leq \phi \leq 2\pi/3$. Como puede observarse en la Fig. 6 a y b, la potencia máxima del CPDA3YY y del CPDA3 $\Delta\Delta$ cuando funcionan en modo tolerante a FCAT se ven disminuidas en un mismo porcentaje, $\cong 35\%$, respecto a la potencia máxima transferida en funcionamiento normal. Mientras que la potencia que pueden transferir el CPDA3 ΔY y el CPDA3Y Δ , mostradas en las Figs. 6c y 6d, en las mismas condiciones de funcionamiento se ven reducidas en $\cong 24\%$. A partir de estos resultados, puede concluirse que las configuraciones CPDA3 ΔY y CPDA3Y Δ son las que permiten transferir mayor potencia cuando funcionan en modo tolerante a FCAT. Además, puede observarse en la Fig. 6, que la potencia máxima de un CPDA3 funcionando como un CPDA, ocurre para ϕ igual a 90° , como era de esperarse [18].

En la Tabla IV se resumen las ecuaciones de potencia media antes y después de una FCAT, para los cuatros configuraciones analizadas.

IV. RESULTADOS DE SIMULACIÓN

En esta Sección se presentan los resultados de simulación que permiten validar el funcionamiento de los esquemas tolerantes a FCAT propuestos y las expresiones de potencia media determinadas para cada una de las configuraciones estudiadas, luego de un evento de falla. El programa utilizado para obtener los resultados es PSim® [21] y los parámetros del convertidor simulado son los presentados en la Tabla V.

A. CPDAYY

En la Fig. 7 se muestran las formas de ondas del CPDA3YY en funcionamiento normal hasta los 105 ms, en ese instante se

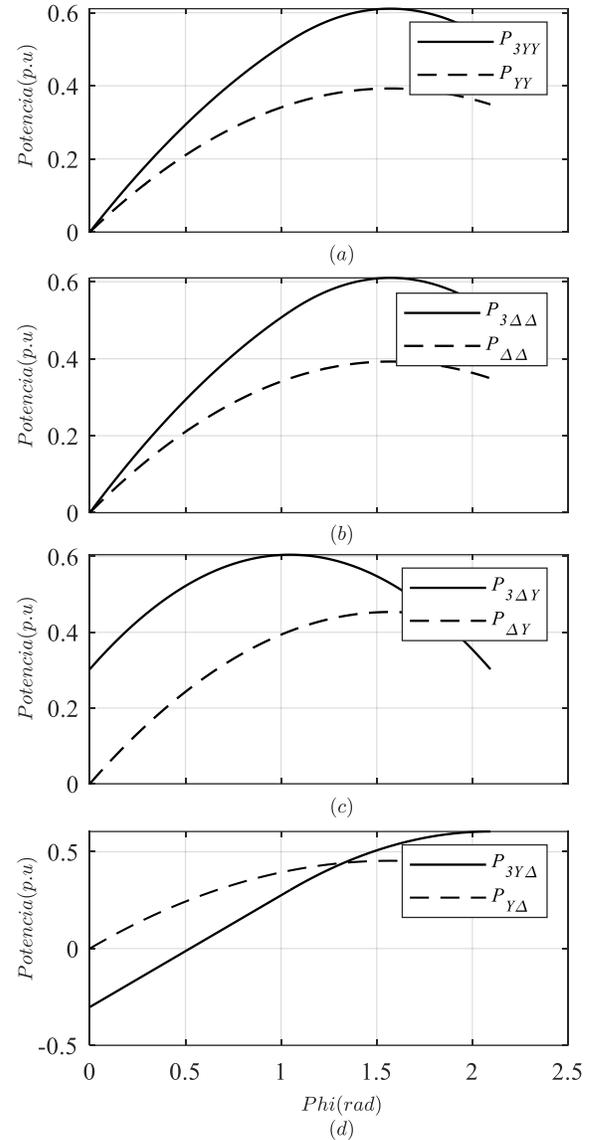


Fig. 6. Potencia transferida en función de ϕ de las configuraciones CPDA3YY, CPDA3 $\Delta\Delta$, CPDA3 ΔY y CPDA3Y Δ , en funcionamiento normal (trazo continuo) y con falla (trazo discontinuo).

produce una FCA del transistor T_{11} ; en consecuencia, el convertidor entra a funcionar en modo tolerante a FCAT.

En la Fig. 7a se presentan las formas de ondas de las corrientes de entrada y salida de ambos puentes (i_1, i_2). En la Fig. 7b se muestran las tensiones de línea aplicadas en ambos lados del transformador (v_{bc}, v_{hl}), las cuales tienen un desfase $\phi=41^\circ$ en funcionamiento normal; luego de la ocurrencia de la falla se incrementa a $\phi=90^\circ$, esto permite mantener el valor de la potencia transferida. En la Fig. 7c se muestran las formas de ondas de las corrientes de fase i_a, i_b e i_c , en esta figura puede observarse que la i_a se anula cuando el convertidor funciona en MTF. Finalmente, en la Fig. 7d se muestra la potencia media de transferencia antes y después de la falla.

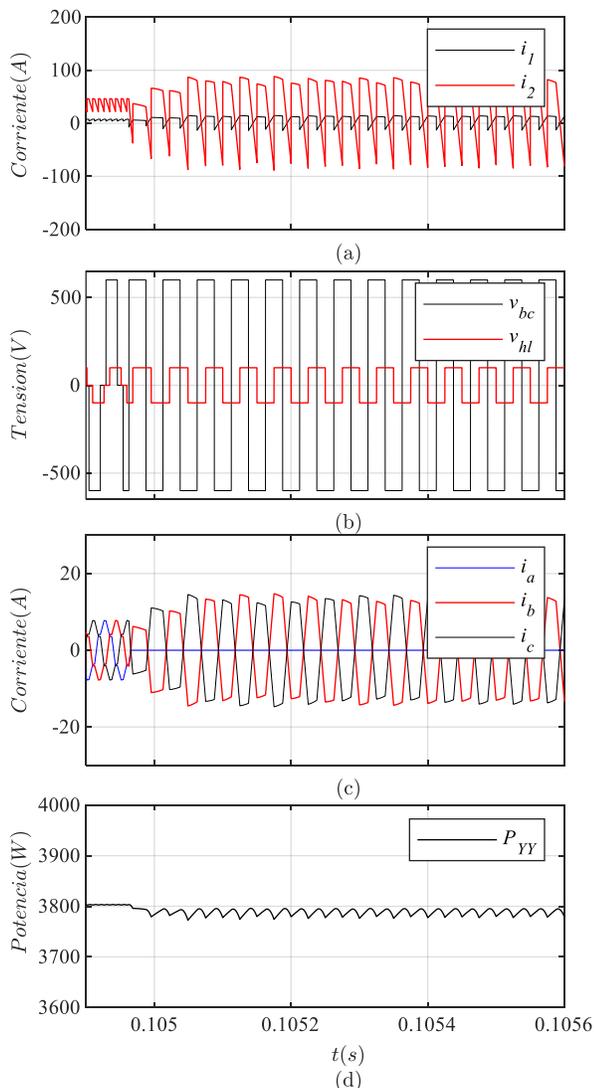


Fig. 7. Formas de ondas del CPDA3YY en funcionamiento normal y con FCA en el transistor T_{11} , a partir de los 105 ms.

B. CPDA3AA

En la Fig. 8 se presentan las formas de ondas del CPDA3AA en funcionamiento normal hasta los 105 ms, en este instante el convertidor entra a funcionar en modo tolerante a FCAT, debido a la falla del transistor T_{11} .

En la Fig. 8a se muestran las formas de ondas de las corrientes de entrada y salida de ambos puentes (i_1, i_2). En la Fig. 8b se muestran las tensiones de línea aplicadas a ambos lados del transformador (v_{bc}, v_{hl}), con un desfase $\phi=41^\circ$ en funcionamiento normal y un incremento del desfase a $\phi=90^\circ$ en funcionamiento en MTF. En la Fig. 8c se muestran las corrientes i_a, i_b e i_c , de manera similar al caso anterior la i_a se hace nula debido al funcionamiento en MTF. En la Fig. 8d se muestra la evolución de la potencia media de transferencia antes y después de la falla.

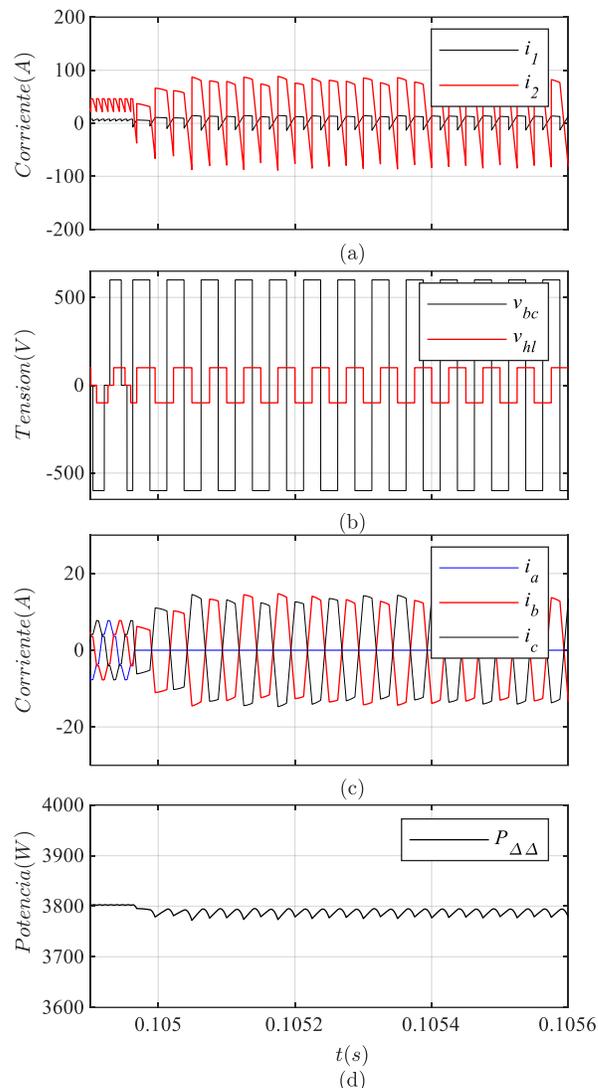


Fig. 8. Formas de ondas del CPDA3AA en funcionamiento normal y con FCA en el transistor T_{11} , a partir de los 105 ms.

C. CPDA3AY

En la Fig. 9 se muestran las formas de ondas del CPDA3AY, de manera similar a los casos anteriores, el funcionamiento del convertidor es normal hasta los 105 ms, instante en el cual el convertidor comienza a funcionar en MTF, debido a la falla del transistor T_{11} . En la Fig. 9a se muestran las corrientes de entrada y salida de los puentes (i_1, i_2), la Fig. 9b se muestran las tensiones de línea (v_{bc}, v_{hl}), con un desfase $\phi=18^\circ$ en funcionamiento normal y un incremento a $\phi=90^\circ$ en MTF. En la Fig. 9c se muestran las corrientes i_a, i_b e i_c , de manera similar a los casos anteriores, la i_a se hace nula debido a la reconfiguración del convertidor. Finalmente, en la Fig. 9d se muestra la evolución de la potencia transferida.

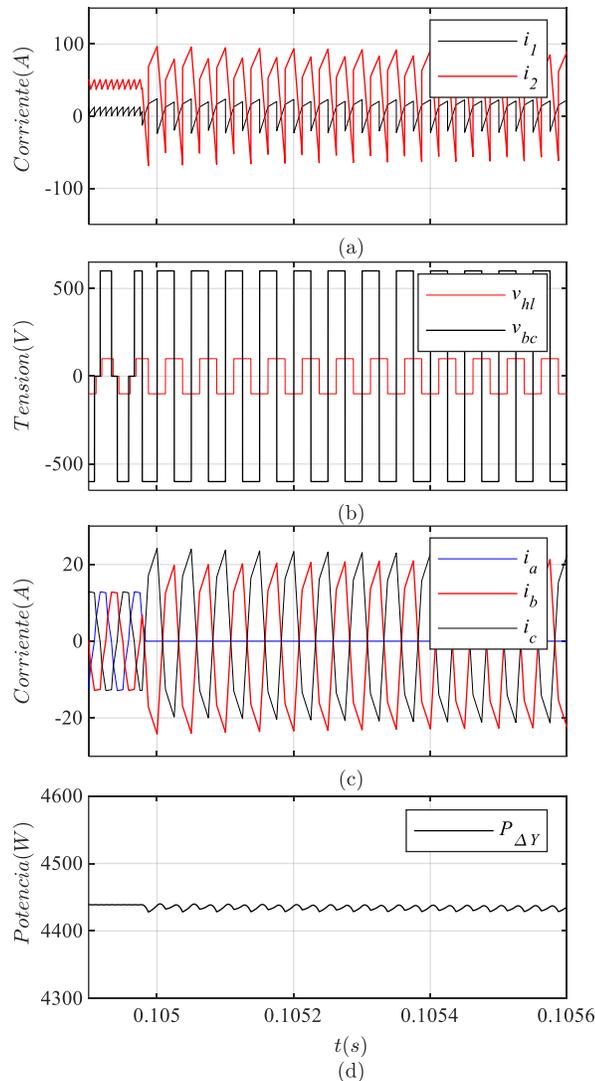


Fig. 9. Formas de ondas del CPDA3ΔY en funcionamiento normal y con FCA en el transistor T_{11} , a partir de los 105 ms.

D. CPDA3YΔ

En la Fig. 10 se muestran las formas de ondas del CPDA3YΔ, en funcionamiento normal hasta los 105 ms, instante en el cual el convertidor comienza a funcionar en MTF debido a la falla en T_{11} .

En la Fig. 10a se muestran las corrientes de entrada y de salida de ambos puentes. La Fig. 10b muestra las tensiones de línea (v_{bc} , v_{hl}), con un desfase $\phi=78^\circ$ en funcionamiento normal y un incremento a $\phi=90^\circ$ en MTF. En la Fig. 10c se muestran las corrientes i_a , i_b e i_c . Finalmente, en la Fig. 10d se muestra la potencia transferida.

A partir de los resultados obtenidos, puede concluirse que el CPDA3 puede funcionar en MTF para todas las configuraciones estudiadas. Además, se verificaron las expresiones analíticas de las potencias obtenidas.

Pudo verificarse que las potencias medias de transferencia de las configuraciones CPDA3YY y CPDA3ΔΔ, cuando estos funcionan en modo tolerante a FCAT propuesto es la misma,

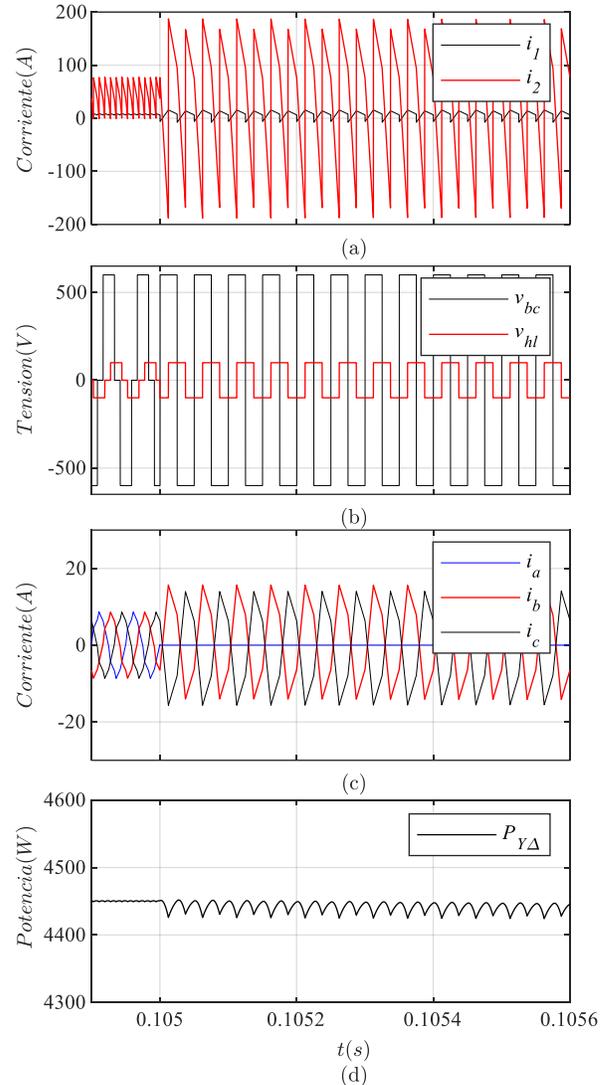


Fig. 10. Formas de ondas del CPDA3YΔ en funcionamiento normal y con FCA en el transistor T_{11} , a partir de los 105 ms.

con una reducción igual al 35% de la potencia máxima del convertidor en funcionamiento normal. Sin embargo, con el funcionamiento en MTF de las configuraciones CPDA3ΔY y CPDA3YΔ se tiene una reducción de la potencia máxima de transferencia igual a 24,64%, respecto a la potencia máxima en funcionamiento normal.

Los esquemas para el funcionamiento en MTF propuestos no presentan problemas de sobretensión ni de sobrecorriente, debido a que nunca se interrumpe la circulación de corriente a través de las inductancias parásitas o de dispersión, ni se cierran mallas de baja impedancia que posean fuentes de tensión o capacitores con energía almacenada.

V. CONCLUSIONES

Se propusieron esquemas tolerantes a Fallas de Circuito Abierto de Transistor (FCAT) para implementarlos en un Convertidor con Puentes Duales Activos Trifásicos (CPDA3), cuando el mismo utiliza cuatro transformadores distintos, cada uno con una conexión diferente: YY, ΔΔ, ΔY y ΔY; a partir de

los cuales se definieron las siguientes configuraciones CPDA3YY, CPDA3ΔΔ, CPDA3ΔY y CPDA3YΔ.

El funcionamiento en modos tolerantes a fallas propuestos se basa en hacer funcionar al CPDA3 como un Convertidor con Puentes Duales Activos monofásico (CPDA). La implementación de estos permite que el convertidor continúe funcionando luego de producirse una FCAT, en cualquiera de los transistores del convertidor, evitando la necesidad del uso de componentes o circuitos adicionales.

Se describió la propuesta de secuencia de activación de los transistores, para las configuraciones antes mencionadas y se determinaron las expresiones de la potencia media que puede transferirse luego del evento de falla. Los esquemas y los resultados analíticos fueron validados mediante simulaciones.

A partir del estudio realizado se determinó que la potencia máxima que puede transferirse en modo tolerante a FCAT es mayor en las configuraciones CPDA3ΔY y CPDA3YΔ, en relación a las demás configuraciones.

Además, se determinó que la relación de conversión entre tensiones (d) en el modo de funcionamiento tolerante a FCAT de estas configuraciones se ven modificadas, lo cual es relevante a la hora de diseñar el transformador a utilizarse en el CPDA3. En el caso del CPDA3YΔ, el valor de d resulta en un valor mayor cuando funciona en MTF y en el caso del CPDA3ΔY es menor, mientras que en las configuraciones en CPDA3YY y CPDA3ΔΔ se mantienen constantes.

REFERENCIAS

- [1] S. Monesha, S. G. Kumar and M. Rivera, "Methodologies of Energy Management and Control in Microgrid", *IEEE Latin America Transactions*, vol. 16, no. 9, pp. 2345-2353, Sept. 2018.
- [2] T. E. D. C. Huayllas, D. S. Ramos and R. L. V. Arnez, "Microgrid Systems: Main Incentive Policies and Performance Constraints Evaluation for their Integration to the Network", *IEEE Latin America Transactions*, vol. 12, no. 6, pp. 1078-1085, Sept. 2014.
- [3] D. Kumar, F. Zare and A. Ghosh, "DC Microgrid Technology: System Architectures, AC Grid Interfaces, Grounding Schemes, Power Quality, Communication Networks, Applications, and Standardizations Aspects", *IEEE Access*, vol. 5, pp. 12230-12256, Jun. 2017.
- [4] S. M. Sharkh, M. A. Abu-Sara, G. I. Orfanoudakis and B. Hussain, "Introduction", in *Power Electronic Converters for Microgrids*, 1st ed., Singapore: Wiley-IEEE Press, 2014, ch. 1, sec. 1, pp.1-12.
- [5] J. Falck, C. Felgemacher, A. Rojko, M. Liserre and P. Zacharias, "Reliability of Power Electronic Systems: An Industry Perspective", *IEEE Industrial Electronics Magazine*, vol. 12, no. 2, pp. 24-35, Jun. 2018.
- [6] K. Rothenhagen and F. W. Fuchs, "Performance of diagnosis methods for IGBT open circuit faults in three phase voltage source inverters for AC variable speed drives", in *European Conference on Power Electronics and Applications*, Dresden, Germany, 2005, pp. 1-10.
- [7] U. Choi, F. Blaabjerg and K. Lee, "Reliability Improvement of a T-Type Three-Level Inverter With Fault-Tolerant Control Strategy", *IEEE Trans. Power Electron.*, vol. 30, no. 5, pp. 2660-2673, May. 2015.
- [8] U. Choi, F. Blaabjerg and K. Lee, "Study and Handling Methods of Power IGBT Module Failures in Power Electronic Converter Systems", *IEEE Trans. Power Electron.*, vol. 30, no. 5, pp. 2517-2533, Dec. 2015.
- [9] F. Wu, J. Zhao, Y. Liu, D. Zhou and H. Luo, "Primary Source Inductive Energy Analysis Based Real-Time Multiple Open-Circuit Fault Diagnosis in Two-Level Three-Phase PWM Boost Rectifier", *IEEE Trans. Power Electron.*, vol. 33, no. 4, pp. 3411-3423, May. 2018.
- [10] U. Choi, K. Lee and F. Blaabjerg, "Diagnosis and Tolerant Strategy of an Open-Switch Fault for T-Type Three-Level Inverter Systems", *IEEE*

Trans. Ind. Appl., vol. 50, no. 1, pp. 495-508, Jun. 2014.

- [11] L. F. Costa and M. Liserre, "Failure Analysis of the dc-dc Converter: A Comprehensive Survey of Faults and Solutions for Improving Reliability", *IEEE Power Electronics Magazine*, vol. 5, no. 4, pp. 42-51, Dec. 2018.
- [12] F. Bento and A. J. M. Cardoso, "A comprehensive survey on fault diagnosis and fault tolerance of DC-DC converters", *Chinese Journal of Electrical Engineering*, vol. 4, no. 3, pp. 1-12, Sept. 2018.
- [13] U. Choi, F. Blaabjerg and K. Lee, "Study and Handling Methods of Power IGBT Module Failures in Power Electronic Converter Systems", *IEEE Trans. Power Electron.*, vol. 30, no. 5, pp. 2517-2533, Dec. 2015.
- [14] S. Haghbin, F. Blaabjerg and A. S. Bahman, "Frozen leg operation of a three-phase dual active bridge converter", *IEEE Trans. Power Electron.*, vol. 34, no. 5, pp. 4239-4248, Aug. 2019.
- [15] M. Berger, I. Kocar, H. Fortin-Blanchette and C. Lavertu, "Open-Phase Fault-Tolerant Operation of the Three-Phase Dual Active Bridge Converter", *IEEE Trans. Power Electron.*, vol. 35, no. 4, pp. 3651-3662, Aug. 2020.
- [16] R. O. Núñez, G. G. Oggier, F. Botterón and G. O. García, "A comparative study of Three-Phase Dual Active Bridge Converters for renewable energy applications", *Sustainable Energy Technologies and Assessments*, vol. 23, pp. 1-10, Oct. 2017.
- [17] R. O. Núñez, G. G. Oggier, F. Botterón and G. O. Garcia, "Analysis of the Transformer Influence on a Three-Phase Dual Active Bridge DC-DC Converter", *IEEE Latin America Transactions*, vol. 14, no. 7, pp. 3048-3055, Oct. 2016.
- [18] R. W. A. A. De Doncker, D. M. Divan and M. H. Kheraluwala, "A three-phase soft-switched high-power-density DC/DC converter for high-power applications", *IEEE Trans. Ind. Appl.*, vol. 27, no. 1, pp. 63-73, Jan.-Feb. 1991.
- [19] J. E. Ochoa-Sosa, R. O. Núñez, G. G. Oggier and G. O. García, "Análisis de Fallas de Circuito Abierto de Transistor en Convertidores CC-CC con Puentes Duales Activos Trifásicos para Aplicaciones en Microrredes", in *II Simposio Iberoamericano en Microrredes Inteligentes con Integración de Energías Renovables (MEIHAPER) - SiMIER*, Foz do Iguacu, Paraná, Brasil, 2018, pp. 1-6.
- [20] A. Davoodi, D. Sadeghpour, M. Kashif, S. A. Albahrani, S. M. Atarodi and M. Zolghadri, "A Novel Transistor Open-Circuit Fault Localization Scheme for Three-Phase Dual Active Bridge", in *2018 Australasian Universities Power Engineering Conference (AUPEC)*, Auckland, New Zealand, 2018, pp. 1-6.
- [21] PowerSim Power Electronics Software, PSIM (V 9.04). <http://www.powersimtech.com/0>



Jonathan Emmanuel Ochoa Sosa was born in San Francisco del Monte de Oro, San Luis, Argentina, in October 1988. He received the degree of Electronic Engineer (2017) from the Universidad Nacional de San Luis (UNSL), San Luis, Argentina. Since 2017 he is a member of the National Council of Scientific and Technical Research (CONICET) and is pursuing a Doctorate in Engineering Sciences at the the National University of Río Cuarto (UNRC). Cordoba Argentina. He has been a member of the Applied Electronics Group (GEA) since 2017. His research interests include power electronics, microgrids, detection, diagnosis and fault tolerance of electronic power converters.



Rubén Orlando Núñez was born in Libertad, Misiones, Argentina, in 1980. He received the Electronics Engineer degree in 2011 from the National University of Misiones, Misiones, Argentina. Obtained the degrees of Doctor of Engineering Sciences at the UNRC, Río Cuarto, Córdoba, Argentina. He is a researcher in the Department of Technologies and Innovation for Development of the National University of Rafaela. His areas of interest include power electronics, electric machines, and renewable energy conversion.



Germán Gustavo Oggier (M'10) was born in Río Ceballos, Córdoba, Argentina. He received the Electr. Eng. degree and the M.Sc. degree in electrical engineering from the UNRC, Argentina, in 2003 and 2006, respectively, and the Doctor degree in control systems from the Universidad Nacional del Sur, Buenos Aires, Argentina, in 2009. He is currently a Professor in the GEA, UNRC, and a researcher of CONICET, Buenos Aires, Argentina. His current research interests include power electronics, electric vehicles, and renewable energy conversion.



Guillermo Oscar García (M'86–S'90–M'95–SM'01) was born in Río Cuarto, Argentina, in 1954. He received the electrical and electronics engineering degree from the Universidad Nacional de Córdoba, Córdoba, Argentina, in 1981 and the M.Sc. and Dr. degrees in electrical engineering from the Universidade Federal do Rio de Janeiro, Rio de Janeiro, Brazil, in 1990 and 1994, respectively. Since 1994, he has been with UNRC, where he is currently the Director of GEA, and a Researcher of CONICET, Buenos Aires, Argentina. His research interests include power electronics, electric vehicles, and renewable energy conversion.