

# Development of A Small-Signal Model for the DC-DC Buck Converter Based on the Three-State Switching Cell

A. Gomes, W. Maciel, E. Vicente, P. Vicente, A. Morais, F. Tofoli, and F. Silva

**Abstract**—This paper presents the small-signal modeling of a dc-dc buck converter based on the three-state switching cell (3SSC) using the PWM (pulse width modulation) switch model, which is a far simple approach if compared with other similar techniques e.g. average state-space modeling. The ac model is properly derived, which allows obtaining relevant transfer functions involving several variables. It is also shown that the Bode diagrams corresponding to the mathematical expressions obtained in the theoretical analysis are properly verified by simulation, being able to represent both operating conditions of the 3SSC i.e. nonoverlapping mode and overlapping mode. Finally, some results regarding the converter operation in voltage mode control are presented and discussed.

**Index Terms**—Buck converter, Dc-dc converter modeling, PWM switch mode, Three-state switching cell.

## I. INTRODUÇÃO

OS conversores CC-CC clássicos não isolados, isto é, *buck*, *boost*, *buck-boost*, *Ćuk*, SEPIC (*single-ended primary inductance converter* – conversor com uma única indutância primária) e Zeta são amplamente empregados em diversas aplicações [1-4]. Entretanto, essas topologias apresentam limitações no que tange à operação em altas potências, principalmente porque a potência da carga é processada por um único elemento semiconductor em cada etapa de funcionamento. Dessa forma, os conversores baseados na célula de comutação de três estados (*three-state switching cell* – 3SSC) foram propostos em [5] como uma alternativa interessante, principalmente considerando a redução das dimensões de elementos magnéticos que operam em uma frequência correspondente ao dobro da frequência de comutação, além de possuírem menores esforços de corrente nos elementos semicondutores.

O conversor CC-CC *buck* 3SSC foi amplamente analisado em [6], sendo que essa topologia foi devidamente comparada com o conversor *buck* clássico, atribuindo-se à mesma as seguintes vantagens: a corrente de entrada não é descontínua; a ondulação de corrente no indutor, a corrente que circula através dos interruptores e a indutância crítica são menores que na estrutura clássica; há redução do tamanho, peso e volume dos elementos magnéticos.

Além disso, o conversor *buck* 3SSC operando em modo de condução contínua (MCC) foi analisado em [7], sendo que foi estabelecida uma comparação entre os modos de não sobreposição ( $D < 0,5$ ) e sobreposição ( $D > 0,5$ ), os quais dependem da razão cíclica  $D$  aplicada aos interruptores. Efetivamente, demonstrou-se que a análise matemática é distinta para cada modo de operação, sendo que o roteiro de projeto para uma mesma topologia não é o mesmo para as duas condições supracitadas.

A modelagem de conversores CC-CC é um tópico amplamente conhecido na literatura, principalmente considerando a aplicação da técnica de espaços de estados médio para a obtenção de funções de transferência que permitem o controle em malha fechada [8]. Porém, o uso dessa estratégia requer uma quantidade considerável de manipulações matemáticas [9]. Por exemplo, nos conversores *Ćuk*, SEPIC e Zeta, que são sistemas de quarta ordem, isso leva à inversão de matrizes  $4 \times 4$ , sendo que a análise nesse caso pode se tornar complexa caso sejam considerados diversos elementos parasitas [10].

O conversor CC-CC *boost* 3SSC foi analisado em [11] em termos de sua modelagem de pequenos sinais. Nesse caso, foi empregada a técnica de espaço de estados médio, constatando-se que as funções de transferência obtidas são exatamente idênticas àquelas válidas para o conversor *boost* clássico. Verificou-se ainda que essa topologia comporta-se como um sistema de fase não mínima devido à existência de um zero no semiplano direito do eixo complexo quando se analisa a função de transferência que relaciona a tensão de saída e a razão cíclica. Assim, espera-se que as mesmas características supracitadas sejam válidas para os demais conversores, isto é, *buck-boost*, *Ćuk*, SEPIC e Zeta [11].

Por sua vez, o modelo do interruptor PWM (*pulse width modulation* – modulação por largura de pulso) proposto por Vorpérian consiste em uma abordagem mais simples e direta do ponto de vista de circuitos elétricos, semelhante àquela utilizada na modelagem de amplificadores de pequenos sinais

A. C. Gomes, Universidade Federal de Uberlândia, Uberlândia, Minas Gerais, Brasil, [acgomes@uesc.br](mailto:acgomes@uesc.br).

W. H. Maciel, Universidade Federal de São João del-Rei, São João del-Rei, Minas Gerais, Brasil, [whmaciel@yahoo.com.br](mailto:whmaciel@yahoo.com.br).

E. M. Vicente, Universidade Federal de São João del-Rei, São João del-Rei, Minas Gerais, Brasil, [eduardomoreira@ufsj.edu.br](mailto:eduardomoreira@ufsj.edu.br).

P. S. Vicente, Universidade Federal de São João del-Rei, São João del-Rei, Minas Gerais, Brasil, [paulasantos@ufsj.edu.br](mailto:paulasantos@ufsj.edu.br).

A. S. Morais, Universidade Federal de Uberlândia, Uberlândia, Minas Gerais, Brasil, [aniel@ufu.br](mailto:aniel@ufu.br).

F. L. Tofoli, Universidade Federal de São João del-Rei, São João del-Rei, Minas Gerais, Brasil, [fernandolessa@ufsj.edu.br](mailto:fernandolessa@ufsj.edu.br).

F. V. R. Silva, Universidade Federal de Uberlândia, Uberlândia, Minas Gerais, Brasil, [fabiovince@ufu.br](mailto:fabiovince@ufu.br).

utilizando transistores bipolares [12]. Esta técnica foi amplamente aplicada aos conversores CC-CC clássicos, mas pode ser estendida a outras estruturas com maior número de semicondutores, como é o caso das topologias baseadas na 3SSC [13, 14]. Diante do exposto, este trabalho apresenta como principal contribuição o desenvolvimento do modelo de pequenos sinais de um conversor *buck* 3SSC operando em modo de condução contínua (MCC), o que a priori não foi investigado na literatura. As principais funções de transferência são obtidas utilizando o modelo do interruptor PWM e propriamente validadas por meio de simulação com o recurso de varredura em frequência empregando o *software* PSIM® para os dois modos de operação da 3SSC. Além disso, realiza-se o projeto do sistema de controle do conversor *buck* 3SSC em modo tensão, constatando-se que a tensão de saída é devidamente controlada diante de perturbações aplicadas na carga e na tensão de entrada.

## II. MODELAGEM DE PEQUENOS SINAIS DO CONVERSOR BUCK 3SSC EM MCC

O conversor *buck* 3SSC empregando a célula tipo B é mostrado na Fig. 1, sendo que os elementos semicondutores são considerados ideais [6]. Por sua vez, a resistência série do indutor  $R_L$  e a resistência série equivalente do capacitor de filtro  $R_{SE}$  são inseridas no modelo como os únicos elementos parasitas existentes. Isso se justifica porque  $R_L$  influencia diretamente o ganho estático do conversor, ao passo que a presença de  $R_{SE}$  insere um zero no semiplano esquerdo do plano complexo [12].

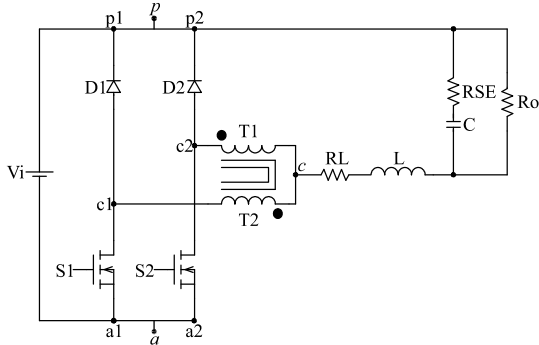


Fig. 1. Conversor *buck* 3SSC utilizando a 3SSC tipo B.

Utilizando o modelo CA do interruptor PWM representado na Fig. 2 e proposto em [12], constata-se a existência de três terminais: ativo (*a*), o qual é conectado ao interruptor controlado; passivo (*p*), o qual é conectado ao diodo; e comum (*c*), ao qual são conectados ambos os semicondutores. Dessa forma, esse modelo pode ser aplicado a qualquer conversor CC-CC clássico.

Por sua vez, verifica-se na Fig. 3 que a 3SSC é composta por duas células de comutação de dois estados, sendo que isso corresponde à existência de dois interruptores PWM, como mostra a Fig. 3 [6]. Deve-se ressaltar que, utilizando o interruptor PWM, pode-se facilmente incluir elementos parasitas no modelo utilizando uma abordagem simples e

direta do ponto de vista de circuitos elétricos, embora o estudo realizado neste trabalho considere apenas algumas não idealidades, isto é, especificamente  $R_L$  e  $R_{SE}$ .

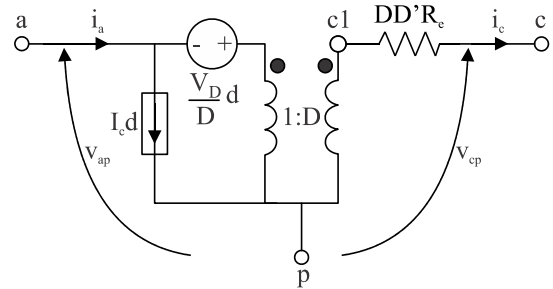


Fig. 2. Modelo CA do interruptor PWM.

Analizando o circuito da Fig. 3 e empregando técnicas associadas às leis de circuitos elétricos, é possível obter o ganho estático do conversor realizando sua respectiva análise CC conforme a expressão (1), sendo que  $V_o$  é a tensão média de saída e  $V_i$  é a tensão média de entrada. Constata-se que  $R_L$  possui influência na taxa de conversão que pode ser obtida pelo conversor na prática de forma semelhante ao estudo desenvolvido em [11].

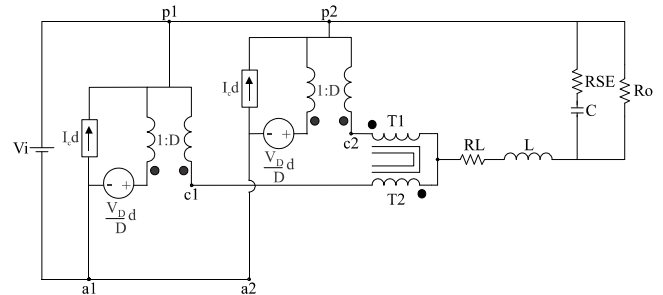


Fig. 3. Conversor *buck* 3SSC associado ao modelo CA do interruptor PWM.

Realizando a análise CA do conversor, diversas funções de transferência podem ser obtidas, a exemplo das expressões (2) a (7), as quais são fundamentais para o controle do conversor em malha fechada. Por exemplo, a expressão (3) define o comportamento da tensão de saída  $v_o(s)$  frente a perturbações da razão cíclica  $d(s)$ , sendo utilizada na implementação do controle em modo tensão. Por sua vez, as expressões (4) e (5) são utilizadas no desenvolvimento de duas malhas de controle de tensão e corrente empregadas na técnica de controle por corrente média. Finalmente, as impedâncias de entrada e de saída são definidas por (6) e (7), respectivamente. É importante ressaltar ainda que as expressões (1) a (7) são exatamente as mesmas válidas para o conversor *buck* clássico operando em MCC.

## III. VERIFICAÇÃO DO MODELO DE PEQUENOS SINAIS POR SIMULAÇÃO

Para analisar devidamente o comportamento do modelo de pequenos sinais do conversor *buck* 3SSC, foi utilizado o recurso de varredura em frequência (*AC sweep*) no *software* PSIM®.

$$\frac{V_o}{V_i} = \frac{D \cdot R_o}{R_L + R_o} \quad (1)$$

$$\frac{v_o(s)}{v_i(s)} = \frac{D \cdot R_o \cdot (C \cdot R_{SE} \cdot s + 1)}{[C \cdot L \cdot (R_o + R_{SE})] \cdot s^2 + [C \cdot (R_L \cdot R_o + R_L \cdot R_{SE} + R_o \cdot R_{SE}) + L] \cdot s + (R_L + R_o)} \quad (2)$$

$$\frac{v_o(s)}{d(s)} = \frac{V_i \cdot R_o \cdot (C \cdot R_{SE} \cdot s + 1)}{[C \cdot L \cdot (R_o + R_{SE})] \cdot s^2 + [C \cdot (R_L \cdot R_o + R_L \cdot R_{SE} + R_o \cdot R_{SE}) + L] \cdot s + (R_L + R_o)} \quad (3)$$

$$\frac{v_o(s)}{i_L(s)} = \frac{R_o \cdot (R_{SE} \cdot C \cdot s + 1)}{(R_o + R_{SE}) \cdot C \cdot s + 1} \quad (4)$$

$$\frac{i_L(s)}{d(s)} = \frac{V_i \cdot [(R_o + R_{SE}) \cdot C \cdot s + 1]}{(R_o + R_{SE}) \cdot L \cdot C \cdot s^2 + [(R_L \cdot R_o + R_L \cdot R_{SE} + R_{SE} \cdot R_o) \cdot C + L] \cdot s + (R_L + R_o)} \quad (5)$$

$$Z_i(s) = \frac{v_i(s)}{i_i(s)} = \frac{(R_o + R_{SE}) \cdot L \cdot C \cdot s^2 + [(R_L \cdot R_o + R_L \cdot R_{SE} + R_{SE} \cdot R_o) \cdot C + L] \cdot s + (R_o + R_L)}{D^2 \cdot [(R_o + R_{SE}) \cdot C \cdot s + 1]} \quad (6)$$

$$Z_o(s) = \frac{v_o(s)}{i_o(s)} = \frac{R_o \cdot [R_{SE} \cdot L \cdot C \cdot s^2 + (R_L \cdot R_{SE} \cdot C + L) \cdot s + R_L]}{(R_o + R_{SE}) \cdot L \cdot C \cdot s^2 + [(R_L \cdot R_o + R_L \cdot R_{SE} + R_{SE} \cdot R_o) \cdot C + L] \cdot s + (R_o + R_L)} \quad (7)$$

Além disso, também são traçados os diagramas de Bode em termos de módulo e fase para as expressões (3) a (5) no intuito de mostrar que as curvas teóricas correspondem estritamente àquelas obtidas por simulação.

Para a realização do estudo supracitado, foram consideradas as duas condições possíveis de operação da 3SSC:  $D < 0,5$ , em que os interruptores controlados não conduzem simultaneamente em uma mesma etapa de operação; e  $D > 0,5$ , em que os interruptores controlados conduzem simultaneamente em uma mesma etapa de operação. Deve-se ressaltar que essa análise visa demonstrar que as funções de transferência obtidas anteriormente são válidas para qualquer modo de operação da 3SSC, ainda que existam dois roteiros de projeto completamente distintos para os modos de não sobreposição e sobreposição, como foi apresentado em [7].

Para as três situações em questão, o conversor *buck* 3SSC foi projetado segundo os pontos de operação da Tabela I e da

Tabela II e as recomendações de projeto previamente adotadas em [7]. Desta forma, é possível obter os diagramas de Bode para as funções de transferência correspondentes às expressões (3) a (5) e analisar devidamente os resultados.

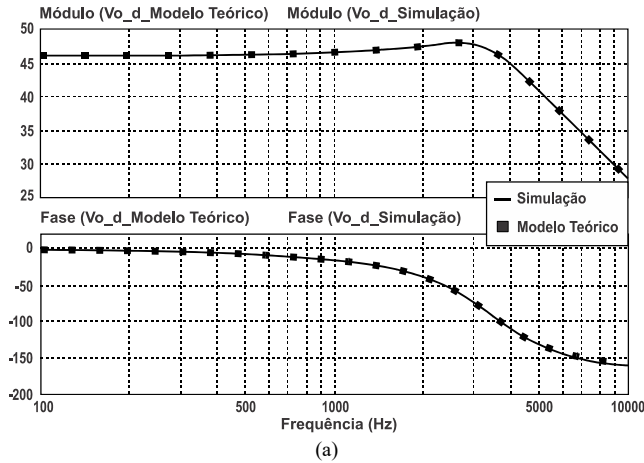
A comparação entre os diagramas de Bode correspondentes às expressões teóricas que representam as funções de transferência  $v_o(s)/d(s)$ ,  $v_o(s)/i_L(s)$  e  $i_L(s)/d(s)$  e os respectivos resultados obtidos por simulação segundo o ponto de operação definido na Tabela I é apresentada na Fig. 4. Constata-se claramente que as curvas teóricas são perfeitamente coincidentes com os resultados fornecidos pelo *software* PSIM®, sendo que o modelo de pequenos sinais do conversor é adequado para representar esse modo de operação.

TABELA I  
PARÂMETROS DO CONVERSOR *BUCK* 3SSC OPERANDO EM MODO DE NÃO SOBREPOSIÇÃO ( $D < 0,5$ ).

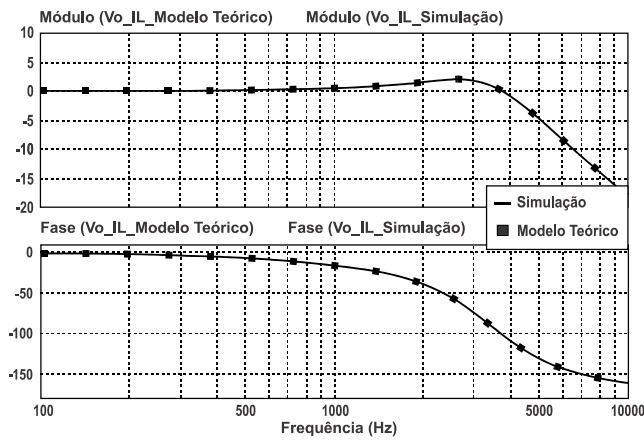
Parâmetro	Valor
Tensão de entrada	$V_i = 200$ V
Tensão de saída	$V_o = 50$ V
Potência de saída	$P_o = 1$ kW
Resistência de saída	$R_o = 2,5$ $\Omega$
Frequência de comutação	$f_s = 30$ kHz
Razão cíclica	$D = 0,25$
Capacitância de filtro de saída	$C_o = 21$ $\mu$ F
Indutância de filtro	$L_{buck} = 104$ $\mu$ H
Resistência série do capacitor de filtro	$R_{SE} = 10$ m $\Omega$
Resistência do indutor	$R_L = 1$ m $\Omega$
Ondulação da corrente no indutor	$\Delta I_L = 4$ A
Ondulação da tensão de saída	$\Delta V_o = 500$ mV

TABELA II  
PARÂMETROS DO CONVERSOR *BUCK* 3SSC OPERANDO EM MODO DE SOBREPOSIÇÃO ( $D > 0,5$ ).

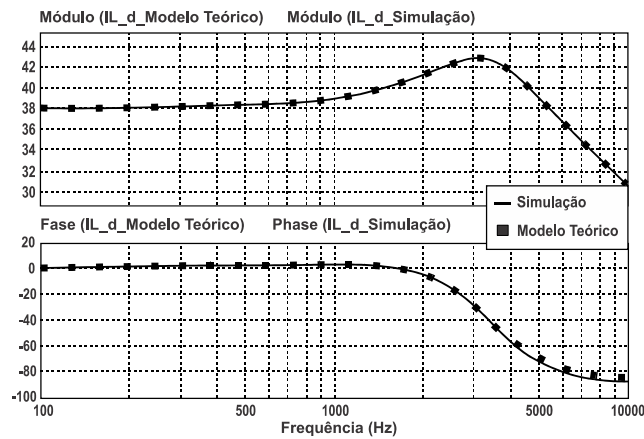
Parâmetro	Valor
Tensão de entrada	$V_i = 200$ V
Tensão de saída	$V_o = 150$ V
Potência de saída	$P_o = 1$ kW
Resistência de saída	$R_o = 22,5$ $\Omega$
Frequência de comutação	$f_s = 30$ kHz
Razão cíclica	$D = 0,75$
Capacitância de filtro de saída	$C_o = 2,40$ $\mu$ F
Indutância de filtro	$L = 312$ $\mu$ H
Resistência série do capacitor de filtro	$R_{SE} = 10$ m $\Omega$
Resistência do indutor	$R_L = 1$ m $\Omega$
Ondulação da corrente no indutor	$\Delta I_L = 1,33$ A
Ondulação da tensão de saída	$\Delta V_o = 1,5$ V



(a)



(b)

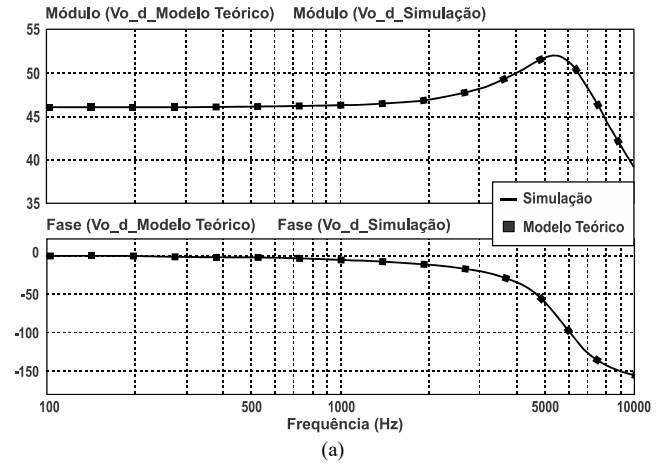


(c)

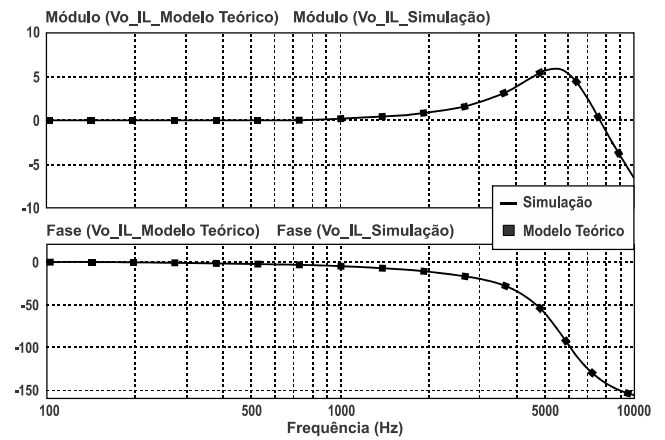
Fig. 4. Diagramas de Bode de ganho e fase para diversas funções de transferência com  $D=0,25$ : (a)  $v_o(s)/d(s)$ , (b)  $v_o(s)/i_L(s)$  e (c)  $i_L(s)/d(s)$ .

As funções de transferência  $v_o(s)/d(s)$ ,  $v_o(s)/i_L(s)$  e  $i_L(s)/d(s)$ , dadas pelas expressões (3) a (5), respectivamente, também são válidas para representar o conversor *buck* 3SSC operando no modo de sobreposição ( $D>0,5$ ), conforme o ponto de operação da

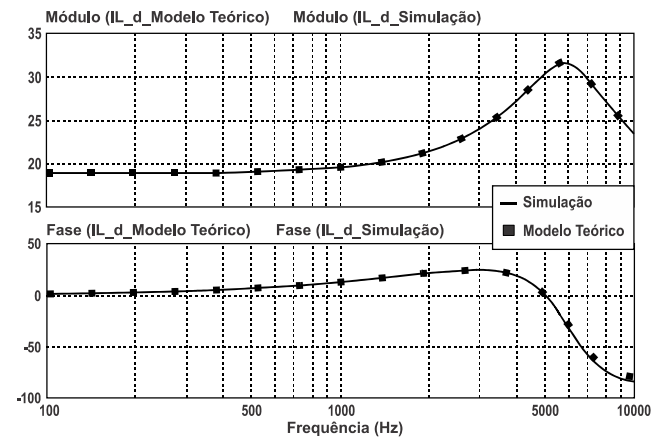
Tabela II. Segundo a Fig. 5, as curvas teóricas e obtidas por simulação são aproximadamente idênticas.



(a)



(b)



(c)

Fig. 5. Diagramas de Bode de ganho e fase para diversas funções de transferência com  $D=0,75$ : (a)  $v_o(s)/d(s)$ , (b)  $v_o(s)/i_L(s)$  e (c)  $i_L(s)/d(s)$ .

#### IV. ANÁLISE DO COMPORTAMENTO DO MODELO DE PEQUENOS SINAIS E DO CONVERSOR *BUCK* EM MALHA ABERTA

É interessante analisar o comportamento dinâmico do modelo comparado com o desempenho do conversor considerando as funções de transferência  $v_o(s)/v_i(s)$  e  $v_o(s)/d(s)$ , adotando-se para essa finalidade as especificações

dadas na Tabela I. A Fig. 6 mostra que o modelo médio é capaz de representar a partida do conversor a partir de  $t=0$  corretamente, sendo que não há condições iniciais para o indutor do filtro e o capacitor do filtro. A razão cíclica permanece constante em  $D=0,75$  durante 30 ms, embora a tensão de entrada seja reduzida de 200 V para 150 V em  $t=10$  ms, de modo que a tensão de saída é reduzida de 150 V para 112,5 V conforme o ganho estático definido em (1). Novamente, a tensão de entrada varia de 150 V para 250 V em  $t=20$  ms, sendo que a tensão de saída aumenta de 112,5 V para 187,5 V tanto no conversor como no modelo.

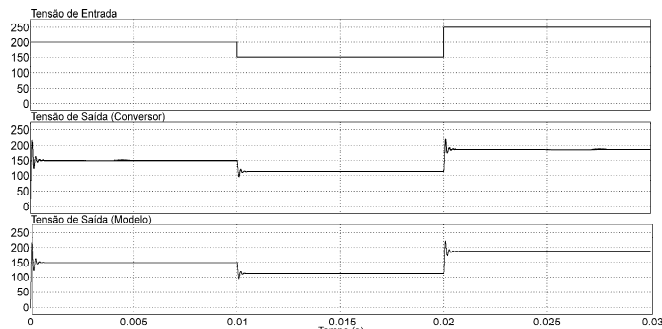


Fig. 6. Comportamento dinâmico do conversor e do modelo de pequenos sinais para  $v_o(s)/v_i(s)$  quando a tensão de entrada é perturbada.

Analogamente, o modelo é avaliado em relação ao comportamento de  $v_o(s)/d(s)$  na Fig. 7, sendo que a tensão de entrada permanece constante em  $V_i=200$  V. A razão cíclica é reduzida de  $D=0,75$  para  $D=0,25$  em  $t=10$  ms, aumentando de  $D=0,25$  para  $D=0,5$  posteriormente em  $t=20$  ms. Consta-se que a tensão de saída varia conforme o esperado em ambos os casos tanto no conversor quanto no modelo. Portanto, é razoável afirmar que a abordagem proposta é capaz de representar o conversor nos modos de não sobreposição e sobreposição, bem como na condição de fronteira entre os mesmos.

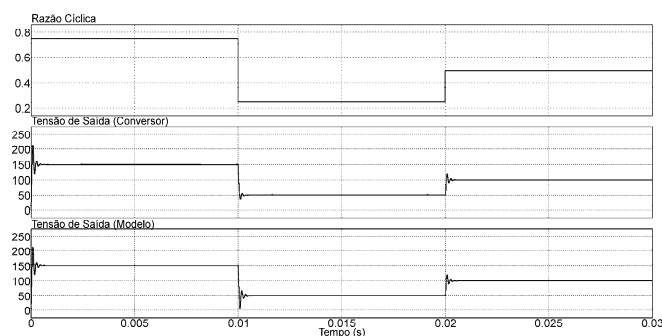


Fig. 7. Comportamento dinâmico do conversor e do modelo de pequenos sinais para  $v_o(s)/d(s)$  quando a razão cíclica é perturbada.

## V. ANÁLISE DO COMPORTAMENTO DO MODELO DE PEQUENOS SINAIS E DO CONVERSOR *BUCK* EM MALHA FECHADA

Um conversor estático comporta-se na prática como um sistema não linear variante no tempo. Assim, as técnicas de controle clássicas aplicadas a conversores CC-CC consideram a linearização em torno de um ponto de operação específico,

sendo que então podem ser utilizados controladores clássicos como proporcional-integral (PI) e proporcional-integral-derivativo (PID) devidamente sintonizados [15].

Basicamente, o controle da tensão de saída de um conversor CC-CC pode ser realizado por meio de duas técnicas: controle em modo tensão ou controle em modo corrente média [16]. No controle em modo tensão, tem-se uma única malha de controle em que a tensão de saída é realimentada e comparada com uma referência fixa, como mostra a Fig. 8. Nesse caso, utiliza-se a função de transferência  $G_v(s)=v_o(s)/d(s)$ . Com exceção do conversor *buck*, todos os demais conversores CC-CC clássicos comportam-se como sistemas de fase não mínima devido à presença de um zero na função de transferência  $v_o(s)/d(s)$ , localizado no semiplano direito do domínio  $s$ , o qual pode provocar resposta oscilatória quando o sistema for perturbado [11]. Nesse último caso, é conveniente utilizar o controle por corrente média, que emprega duas malhas de controle em cascata visando à eliminação do efeito de fase não mínima. Porém, nesse trabalho analisa-se apenas o projeto do sistema de controle de um conversor *buck* 3SSC operando em modo tensão.

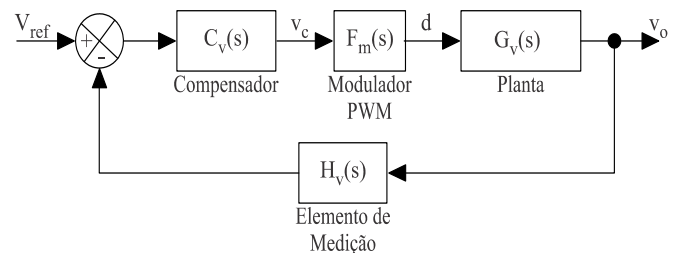


Fig. 8. Diagrama de blocos do controle de um conversor CC-CC genérico em modo tensão.

Uma estratégia amplamente utilizada no projeto e sintonia de controladores é a técnica do fator K, que parte da resposta em frequência do conversor [17]. Emprega-se o conceito de avanço e atraso de fase como a única variável de importância para a estabilidade, sendo o fator K responsável pela definição desse parâmetro em conjunto com as devidas avaliações do desempenho dos vários tipos de compensadores. Essa é uma ferramenta matemática que sintetiza as malhas de realimentação de controle por meio de amplificadores operacionais para obter a frequência de cruzamento de ganho unitário e a margem de fase desejadas, reduzindo e aumentando os ganhos em baixas e altas frequências, respectivamente. Independentemente do tipo de controlador, realiza-se a alocação dos polos e zeros do controlador partindo da frequência de cruzamento do sistema.

Na Fig. 8, a amostra da tensão de saída pode ser obtida por meio de um divisor de tensão composto por dois resistores  $R_1$  e  $R_2$ , sendo que seu respectivo ganho deve ser escolhido de acordo com a seguinte expressão:

$$H_v(s) = \frac{V_{ref}}{V_o} = \frac{R_1}{R_1 + R_2} \quad (8)$$

em que  $V_{ref}$  é o valor escolhido para a tensão de referência e  $V_o$  é o valor médio desejado para a tensão de saída do conversor.

De acordo com a Fig. 8, o controlador atua no sentido de manter a tensão de saída regulada quando há perturbações na razão cíclica. Assim, a planta de tensão  $G_v(s)$  corresponde à função de transferência  $v_o(s)/d(s)$ , a qual pode ser obtida a partir da modelagem de pequenos sinais de um dado conversor CC-CC em particular. Além disso, considera-se que o modulador PWM insere um ganho na função de transferência de laço aberto. Logo, utilizando a modelagem de pequenos sinais por meio do espaço de estado médio ou do interruptor PWM, pode-se provar que:

$$F_m(s) = \frac{d(s)}{v_c(s)} = \frac{1}{V_s} \quad (9)$$

sendo que  $F_m(s)$  é a função de transferência do modulador PWM;  $d(s)$  e  $v_c(s)$  correspondem à representação da razão cíclica e do sinal de controle no domínio da frequência, respectivamente; e  $V_s$  é a amplitude de pico a pico do sinal modulador com frequência fixa.

Para o desenvolvimento do projeto do compensador considerando o fator K, deve-se adotar roteiro que se segue.

1) Traçar o diagrama de Bode da função de transferência de laço aberto da malha de tensão não compensada ( $FTLA_{scv}(s)$ ) do conversor, dada por:

$$FTLA_{scv}(s) = G_v(s) \cdot H_v(s) \cdot F_m(s) \quad (10)$$

2) Determinar a frequência de cruzamento de ganho unitário  $f_{cv}$  desejada, evitando os efeitos da comutação em alta frequência no sinal de controle, isto é, assumindo que a frequência de cruzamento de ganho unitário deve ser menor ou igual a um quarto da frequência de comutação do conversor.

3) Determinar a margem de fase  $M$  desejada, considerando que valores entre  $30^\circ$  e  $90^\circ$  são considerados adequados no caso do controle em modo tensão.

4) Determinar o ganho do compensador segundo o valor assumido pelo ganho da função de transferência de laço aberto do conversor no valor escolhido para  $f_{cv}$ , garantindo assim que o ganho do controlador leve o sistema a um ganho unitário em malha fechada. Para a obtenção do ganho a ser compensado, deve-se substituir o valor de  $f_{cv}$  em  $FTLA_{scv}(s)$  ou determiná-lo graficamente a partir da fixação da frequência de cruzamento na curva de ganho do diagrama de Bode de  $FTLA_{scv}(s)$ , obtendo-se o valor correspondente e substituindo-o na seguinte expressão:

$$G = 10^{\frac{|G_{dB}|}{20}} \quad (11)$$

em que  $G_{dB}$  é o valor do ganho em dB encontrado a partir do diagrama de Bode do ganho da  $FTLA_{scv}(s)$  e  $G$  é o valor empregado para se encontrar os componentes reais do compensador.

5) O avanço de fase deve ser determinado de acordo com a expressão (13), sendo  $P$  a defasagem provocada pelo sistema.

$$P = \arg[FTLA_{scv}(2\pi f_{cv})] \quad (12)$$

$$\alpha = M - P - 90^\circ \quad (13)$$

6) Escolher o tipo de compensador segundo as seguintes condições:

- compensador tipo 1: quando não existir a necessidade de avanço de fase;
- compensador tipo 2: se o avanço de fase for menor que  $90^\circ$ ;
- compensador tipo 3: se o avanço de fase encontrar-se entre  $90^\circ$  e  $180^\circ$ .

7) Calcular o fator K a partir da expressão (14), (15) ou (16), dependendo do tipo de controlador desejado.

$$K = 1 \quad (14)$$

$$K = \text{tg}\left(\frac{\alpha}{2} + 45^\circ\right) \quad (15)$$

$$K = \left\{ \text{tg}\left[\frac{\alpha}{4} + 45^\circ\right] \right\}^2 \quad (16)$$

Deve-se ressaltar que a técnica do fator K impõe os valores para  $M$  e  $f_{cv}$  desejados independentemente da taxa de decrescimento em torno de  $f_c$  ser ou não aproximadamente -20 dB/década, a qual garante a estabilidade segundo o comportamento de um sistema de primeira ordem típico. Então, caso isto não ocorra, deve-se reajustar o valor de K, implicando a alteração no valor da margem de fase e da frequência de cruzamento de ganho.

8) Alocar os zeros e polos do compensador segundo as premissas do fator K e dimensionar os componentes do compensador adotado.

9) Traçar o diagrama de Bode do compensador da malha de tensão  $C_v(s)$ .

10) Determinar a função de transferência de malha laço aberto com compensação  $FTLA_{ccv}(s)$  e traçar o diagrama de Bode correspondente, o qual deve assumir ganho nulo na frequência de cruzamento desejada utilizando a seguinte expressão:

$$FTLA_{ccv}(s) = FTLA_{scv}(s) \cdot C_v(s) \quad (17)$$

Neste ponto, é importante destacar que a análise de estabilidade do conversor utiliza a função de transferência de laço aberto, e não a função de transferência de malha fechada do sistema, conforme é mencionado em [18].

11) Verificar se as condições impostas para a margem de fase, frequência de cruzamento e taxa de decrescimento da curva de ganho atendem às especificações do projeto. Caso isso não

ocorra, o projeto deve ser devidamente ajustado por meio da alteração do valor do fator K.

Neste trabalho, adotam-se os parâmetros mencionados na Tabela I para realizar o projeto do conversor *buck* 3SSC operando em malha fechada no modo tensão. Seguindo o roteiro anteriormente descrito para a obtenção dos componentes do compensador, consideram-se:  $H_v(s)=0,1$ ;  $V_s=5$  V;  $M=80,7^\circ$ ; e  $f_{cv}=5,3$  kHz. Assim, verifica-se por meio dos diagramas de Bode da Fig. 9 que os critérios de projeto são estritamente respeitados com uma taxa de decrescimento da curva de ganho de  $-25$  dB/década em torno de  $f_{cv}$  com margem de fase positiva, caracterizando dessa forma um sistema estável.

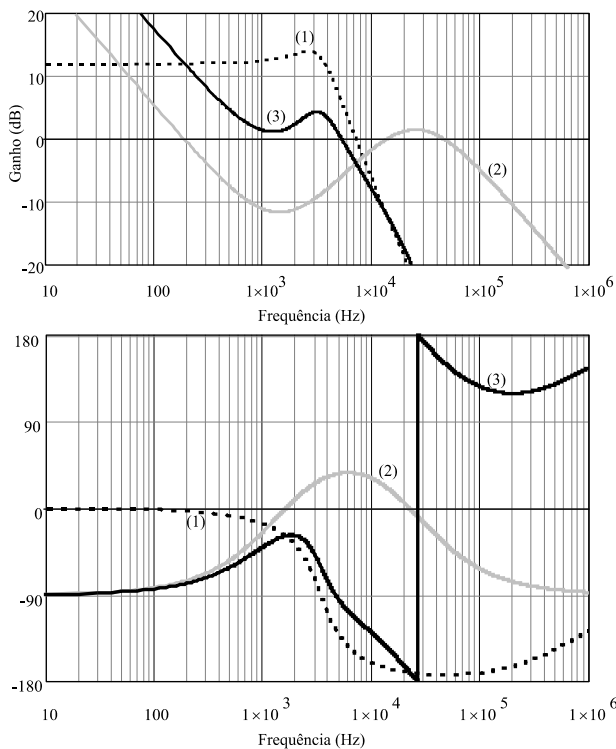


Fig. 9. Diagramas de Bode de ganho e fase para (1)  $FTLA_{sc}(s)$ , (2)  $C_v(s)$  e (3)  $FTLA_{ccv}(s)$ .

Na Fig. 10, apresenta-se o comportamento do conversor frente a degraus de carga periódicos de 100% para 50% da potência nominal e vice-versa, ao passo que a tensão de entrada é mantida constante. Na partida do conversor, tanto o indutor quanto o capacitor não possuem condições iniciais, sendo que a tensão de saída chega a um valor máximo de 86,05 V, demorando aproximadamente 16 ms até assumir o valor nominal de 50 V. Em  $t=20$  ms, a potência de saída é reduzida em 50% conforme mostra a forma de onda da corrente no indutor, sendo que para a tensão de saída o sobressinal é 13% e o tempo de acomodação é de aproximadamente 1 ms. A potência assume o valor nominal novamente em  $t=40$  ms, constatando-se que o sistema se torna estável com resposta não oscilatória. O sinal de controle é limitado entre 0 V e 5 V no intuito de manter a operação dos interruptores restrita a  $0 \leq D \leq 1$ . Em regime permanente, seu

valor médio  $V_c=1,21$  V é aproximadamente constante para garantir que a tensão de saída permaneça devidamente regulada.

Na Fig. 11, a potência na carga é mantida em 100% do valor nominal, mas a tensão de entrada varia. Inicialmente durante a partida, o conversor opera em modo de não sobreposição e a tensão de entrada é 200 V, sendo que a tensão de saída chega a um valor máximo de 86,05 V até se estabilizar em 50 V na condição de regime permanente.

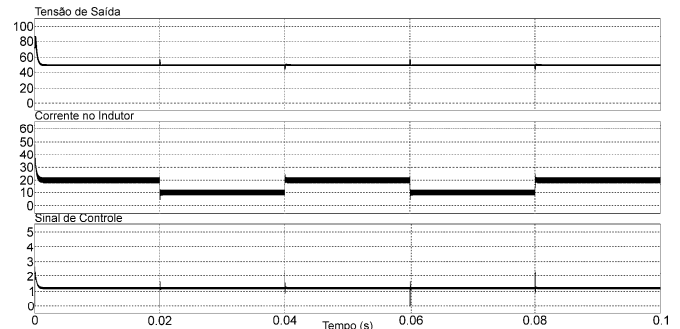


Fig. 10. Comportamento da tensão de saída, corrente no indutor e sinal de controle diante de variações periódicas da corrente de saída e tensão de entrada constante.

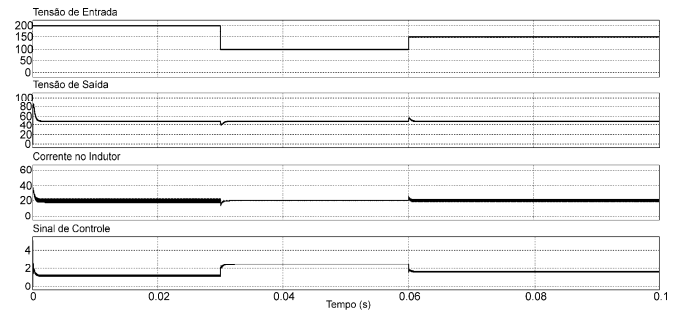


Fig. 11. Comportamento da tensão de saída, corrente no indutor e sinal de controle diante de variações periódicas da tensão de entrada e corrente de saída constante.

Em  $t=30$  ms, tem-se  $V_i=100$  V, sendo que o sinal de controle varia adequadamente para manter a tensão de saída constante, caracterizando a condição de fronteira entre os modos de operação da 3SSC. O mesmo fato ocorre a partir de  $t=60$  ms, sendo que a operação passa a ocorrer em modo de sobreposição. Em todo o intervalo de simulação, verifica-se que o valor médio da corrente no indutor permanece aproximadamente constante, além do fato de não haver a saturação do sinal de controle.

## VI. CONCLUSÃO

A modelagem de pequenos sinais desenvolvida para o conversor *buck* CC-CC baseado na célula de comutação de três estados utilizando o modelo do interruptor PWM mostrou-se uma técnica simples e direta, considerando que a análise é realizada estritamente do ponto de vista de circuitos elétricos. Além disso, verificou-se claramente que o modelo desenvolvido é capaz de representar o comportamento do conversor nos dois modos de operação conhecidos para as

estruturas de conversores 3SSC, isto é, não sobreposição e sobreposição dos sinais de comando dos interruptores controlados. Os resultados teóricos foram devidamente analisados comparando-se as expressões obtidas com curvas fornecidas por simulação em termos de diagramas de Bode.

O projeto do sistema de controle em modo tensão foi realizado, em que foi possível constatar que a escolha do compensador adequado segundo as premissas do fator K tem influência direta na resposta da tensão de saída, sendo este um resultado esperado.

Por fim, pode-se inferir que a técnica empregada pode ser facilmente estendida a outros conversores 3SSC, permitindo o desenvolvimento de seus respectivos modelos de pequenos sinais com uma menor quantidade de manipulações matemáticas em comparação ao uso da técnica do espaço de estados médio.

#### AGRADECIMENTOS

Os autores agradecem a CAPES, CNPq, FAPEMIG e INERGE pelo suporte fornecido durante a realização deste trabalho.

#### REFERÊNCIAS

- [1] I. B. D. C. Martins, *Conversores CC-CC Básicos Não Isolados*: Edição dos autores., 2008.
- [2] J. M. Lenz, H. C. Sartori, and J. R. Pinheiro, "Defining photovoltaic mission profile for the pre-design of static converters," *IEEE Latin America Transactions*, vol. 16, no. 5, pp. 1402-1409, 2018.
- [3] R. S. Ortigoza, V. H. G. Rodriguez, E. H. Marquez, M. Ponce, J. R. G. Sanchez, J. N. A. Juarez, et al., "A trajectory tracking control for a boost converter-inverter-DC motor combination," *IEEE Latin America Transactions*, vol. 16, no. 4, pp. 1008-1014, 2018.
- [4] E. Mattos, A. M. S. S. Andrade, G. V. Hollweg, J. R. Pinheiro, and M. L. da Silva Martins, "A review of boost converter analysis and design in aerospace applications," *IEEE Latin America Transactions*, vol. 16, no. 2, pp. 305-313, 2018.
- [5] G. V. T. Bascopé and I. Barbi, "Generation of a family of non-isolated DC-DC PWM converters using new three-state switching cells," in *IEEE 31st Annual Power Electronics Specialists Conference*, 2000, pp. 858-863.
- [6] J. P. R. Balestero, F. L. Tofoli, G. V. Torrico-Bascopé, and F. J. M. d. Seixas, "A dc-dc converter based on the three-state switching cell for high current and voltage step-down applications," *IEEE Transactions on Power Electronics*, vol. 28, no. 1, pp. 398-407, 2013.
- [7] J. P. R. Balestero, F. L. Tofoli, C. Mendes de Seixas, G. Victor Torrico Bascopé, and F. José Mendes de Seixas, "Comparative analysis between overlapping and non-overlapping operation modes for the PWM buck converter using the three-state switching cell," *International Journal of Electronics*, vol. 101, no. 4, pp. 553-568, 2014.
- [8] R. D. Middlebrook and S. Cuk, "A general unified approach to modelling switching-converter power stages," in *1976 IEEE Power Electronics Specialists Conference*, 1976, pp. 18-34.
- [9] S. C. Smithson and S. S. Williamson, "A unified state-space model of constant-frequency current-mode-controlled power converters in continuous conduction mode," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 7, pp. 4514-4524, 2015.
- [10] Deepak, R. K. Pachauri, and Y. K. Chauhan, "Modeling and simulation analysis of PV fed Cuk, Sepic, Zeta and Luo DC-DC converter," in *2016 IEEE 1st International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES)*, 2016, pp. 1-6.
- [11] E. L. Cesar, R. P. T. Bascopé, and C. O. Lafuente, "Modelagem de um conversor boost de três estados," in *Congresso Brasileiro de Autômática*, 2010, pp. 3073-3080.
- [12] V. Vorperian, "Simplified analysis of PWM converters using model of PWM switch. Continuous conduction mode," *IEEE Transactions on Aerospace and Electronic Systems*, vol. 26, no. 3, pp. 490-496, 1990.
- [13] Y. Chen, S. Zhao, Z. Li, X. Wei, and Y. Kang, "Modeling and control of the isolated DC-DC modular multilevel converter for electric ship medium voltage direct current power system," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 1, pp. 124-139, 2017.
- [14] S. R. Sanders, J. M. Noworolski, X. Z. Liu, and G. C. Verghese, "Generalized averaging method for power conversion circuits," *IEEE Transactions on Power Electronics*, vol. 6, no. 2, pp. 251-259, 1991.
- [15] M. H. Cervantes, A. d. C. T. Anguiano, J. A. Marin, E. E. Juarez, M. d. C. G. Ramirez, and J. C. Gomez, "Real-time simulation of a Luenberger observer applied to DC-DC converters," *IEEE Latin America Transactions*, vol. 16, no. 3, pp. 981-986, 2018.
- [16] J. Young-Seok, L. Jun-Young, and Y. Myung-Joong, "A new small signal modeling of average current mode control," in *PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No.98CH36196)*, 1998, pp. 1118-1124 vol.2.
- [17] H. D. Venable, "The k-factor: a new mathematical tool for stability analysis and synthesis," presented at the *Proc. of Powercon 10*, San Diego, USA, 1983.
- [18] I. Barbi, *Projetos de Fontes Chaveadas*: Edição do autor, 2001.



elétrica, eficiência energética e qualidade da energia elétrica.



**Adjeferson Custódio Gomes** possui graduação em Engenharia Elétrica (2011) e mestrado em Engenharia Elétrica (2014) pela Universidade Federal de Uberlândia, sendo que atualmente cursa doutorado na mesma instituição. Possui experiência em eletrônica de potência e tem interesse em fontes alternativas de energia aplicadas em sistemas autônomos e conectados à rede elétrica, eficiência energética e qualidade da energia elétrica.

**Wesley Henrique Maciel** possui graduação em Engenharia Elétrica (2014) e mestrado em Engenharia Elétrica (2016) pela Universidade Federal de São João del-Rei. Possui experiência em eletrônica de potência e tem interesse em modelagem de conversores estáticos e retificadores de alto fator de potência.



energia fotovoltaica.

**Eduardo Moreira Vicente** possui graduação em Engenharia Elétrica (2007) pela Universidade Federal de São João del-Rei e Mestrado (2009) e Doutorado em Engenharia Elétrica (2015) pela Universidade Federal de Itajubá. Seus interesses em pesquisa incluem microcontroladores, conversores CA-CC e CC-CC, sistemas de controle digitais e





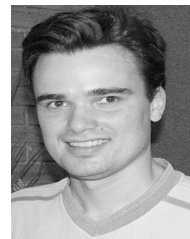
**Paula dos Santos Vicente** possui graduação em Engenharia Elétrica (2007) pela Universidade Federal de São João del-Rei e Mestrado (2009) e Doutorado em Engenharia Elétrica (2015) pela Universidade Federal de Itajubá. Seus interesses em pesquisa incluem microcontroladores e processamento de energia solar fotovoltaica.



**Aniel Silva de Moraes** possui graduação em Engenharia Elétrica (2002), mestrado em Engenharia Elétrica (2004) pela Universidade Federal de Uberlândia e doutorado em Engenharia Elétrica (2008) pela Universidade Federal de Santa Catarina. Atualmente, é professor da Universidade Federal de Uberlândia. Seus interesses em pesquisa incluem sistemas de controle, conversores eletrônicos de potência aplicados a fontes de energia renováveis e *microgrids* CC.



**Fernando Lessa Tofoli** possui graduação (1999), mestrado (2002) e doutorado em Engenharia Elétrica (2005) pela Universidade Federal de Uberlândia. Seus interesses em pesquisa incluem topologias de conversores estáticos de potência, retificadores com alto fator de potência, sistemas de conversão de energias renováveis.



**Fábio Vincenzi Romualdo da Silva** possui graduação (2000), mestrado (2003) e doutorado em Engenharia Elétrica (2007) pela Universidade Federal de Uberlândia. Atualmente, é professor da Universidade Federal de Uberlândia. Seus interesses em pesquisa incluem automação e controle, microcontroladores e sistemas embarcados.