

Self Calibrated Readout Frontend for Capacitive Biosensors

A. Culebro, *Member, IEEE*, G. Espinosa, C. Reyes., *Member, IEEE*

Abstract—In capacitive transducers area, the fabrication process variations in the parameters that define the nominal capacitance induce mismatch between the fabricated transducers; and in order to minimize it a new frontend architecture, that does not need a reference sensor for calibration, is presented here. The proposed system works with a DC reference signal, instead of an AC signal as most of the reported works. A readout system using the proposed architecture was designed in a 180nm CMOS technology for a particular capacitive microfluidic bio-sensor to detect *E.Coli* bacteria. The nominal sensor has a capacitance range that goes from 192pF to 122 pF for a 0-100,000 UFC/ml concentration range.

Index Terms—Capacitive biosensors, readout systems, self calibrated systems, Integrated Circuits.

I. INTRODUCCIÓN

En los últimos años, gracias al desarrollo de materiales biocompatibles, se ha incrementado el uso de biosensores en los campos de la biomedicina, la industria alimentaria, la medioambiental, entre otros. Estos biosensores son dispositivos integrados por un receptor más un transductor capaz de proporcionar información analítica selectiva utilizando un elemento de reconocimiento biológico, que genera una señal medible proporcional a la concentración de la muestra [1]. Los transductores utilizados mayormente son los dispositivos electrónicos, tales como los transistores de efecto de campo (FET's), las resistencias y/o los capacitores que modifican su valor en función de las características de la muestra [2]. Dicha modificación debe ser detectada y traducida de tal forma que el usuario final pueda interpretarla adecuadamente. Por esta razón, es necesario contar con un sistema de lectura, inteligente (en inglés *Front End Readout System*) que muestre resultados consistentes a pesar de las variaciones en los transductores y del mismo sistema de lectura debidos al proceso de fabricación [3], en el caso que éste sea realizado en un circuito integrado.

Recientemente, ha habido un auge en el uso de transductores capacitivos debido a la posibilidad de ser realizados con una elevada precisión en su valor nominal, utilizando las tecnologías de fabricación de circuitos integrados [4], y se utilizan para medir una gran diversidad de variables físicas y/o biológicas [5]. Por lo mencionado anteriormente, se han reportado sistemas de lectura que utilizan diferentes metodologías para detectar el cambio en la capacitancia de un transductor [6], [7], [8], [9], [10], [11]. De las soluciones

Arely Culebro Gómez, Guillermo Espinosa Flores Verdad, Claudia Reyes Betanzo, Instituto Nacional de Astrofísica, Óptica y Electrónica, Santa María Tonantzintla, Puebla. e-mail:(arely.culebro@inaoep.mx, gespino@inaoep.mx, creyes@inaoep.mx).

reportadas en la literatura, se pueden identificar los bloques básicos mostrados en la figura 1.

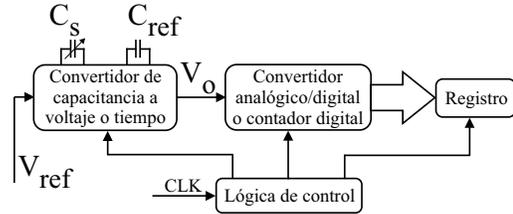


Fig. 1. Diagrama a bloques de los sistemas de lectura convencionales.

Los bloques básicos constan de un voltaje de referencia (V_{ref}) consistente en una señal de AC o de un tren de pulsos, un sistema de conversión de capacitancia a voltaje o a tiempo, una lógica de control, un convertidor analógico/digital, el cual puede ser realizado por un convertidor tradicional de voltaje a código digital, o bien por un contador que convierte el tiempo a una cuenta digital. Finalmente, la salida se envía a un registro de datos.

En todos los sistemas reportados se utilizó un capacitor de referencia para cuantificar la variación de la capacitancia del transductor en presencia de la muestra con respecto a dicha referencia. Esos sistemas no previenen las variaciones de la capacitancia de referencia, además, no tienen planteado un esquema de calibración del sistema a cambios del valor de la capacitancia del transductor, todo esto debido al proceso de fabricación. Una excepción de lo anterior es reportada en [8], donde los autores plantean una calibración en dos pasos teniendo como referencia la capacitancia C_{ref} , la cual como ya se dijo, también está sujeta a las variaciones del proceso de fabricación.

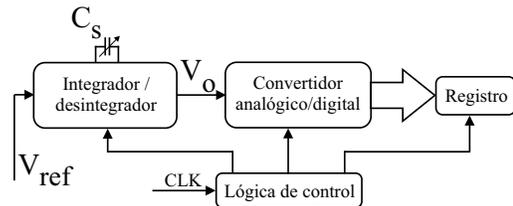


Fig. 2. Diagrama a bloques del sistema propuesto.

En el presente trabajo se propone, en la figura 2, una arquitectura de conversión capacitancia a voltaje con autocalibración a variaciones del proceso de fabricación del transductor, que no requiere una capacitancia de referencia, veloz, de bajo consumo de potencia y cuyo voltaje de referencia V_{ref} es en DC, que será aplicado a un biosensor microfluídico capacitivo

de pendiente negativa, para la detección de la bacteria *E.Coli*, del tipo al reportado en [5].

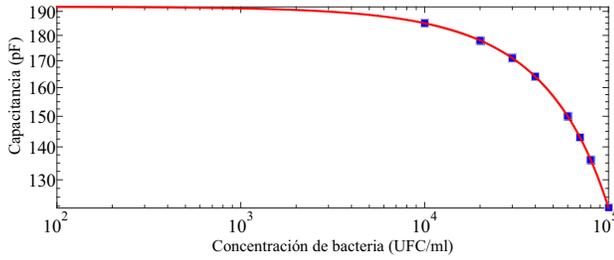


Fig. 3. Gráfica de capacitancia contra concentración de bacteria.

II. SISTEMA DE LECTURA PROPUESTO

El sistema de lectura propuesto consta de un integrador/desintegrador para convertir capacitancia a voltaje y realizar la autocalibración del sensor; de un sensor capacitivo C_s ; de una lógica de control; de un convertidor analógico/digital; de un registro de datos y en su caso, dependiendo de la interfaz con el usuario, de un decodificador. Este sistema no requiere de una capacitancia de referencia C_{ref} y fue diseñado para una tecnología de integración CMOS de 180 nm.

A. Integrador/Desintegrador para la Calibración y Compensación de las Variaciones de Proceso de Fabricación en el Sensor Capacitivo.

La etapa de conversión de capacitancia a voltaje se realizó mediante la modificación de un circuito integrador implementado con la técnica de capacitores conmutados [12] debido a que se reconfigura fácilmente como integrador no-inversor o como integrador inversor (desintegrador). La modificación se lleva a cabo intercambiando solamente las fases de los dos interruptores a la entrada, como se muestra en la figura 4(a). En la figura 4(b) se muestran las fases que controlan los interruptores en este circuito siendo ϕ_c la fase de calibración, ϕ_m la fase de medición, ϕ_1 y ϕ_2 son las fases no traslapadas quienes realizan la lectura de V_{ref} y la suma o resta, al capacitor de integración.

El funcionamiento del bloque Integrador/desintegrador es el siguiente:

1. Durante la fase de calibración (ϕ_c) se integrará un voltaje DC de referencia (V_{ref}) en la capacitancia de integración (C_{int}) durante las fases ϕ_1 y ϕ_2 , y el voltaje de salida ($V_{o,cal}$) estará dado por (1). Los valores de V_{ref} y C_{int} se determinan para que el valor de $V_{o,cal}$ (sin bacteria en el biosensor) esté dentro de la región lineal de la dinámica del amplificador operacional y por encima del voltaje obtenido cuando la variación de la capacitancia del sensor es máxima (máxima concentración de bacteria en el biosensor). El capacitor que almacena el voltaje de *offset* (C_{of}) se le asignó el mismo valor de C_{int} para consumir una menor área de integración, pero este capacitor (C_{of}), puede tomar cualquier valor. Durante la fase de calibración se deshabilita el resto de la circuitería del sistema para disminuir el consumo de energía.

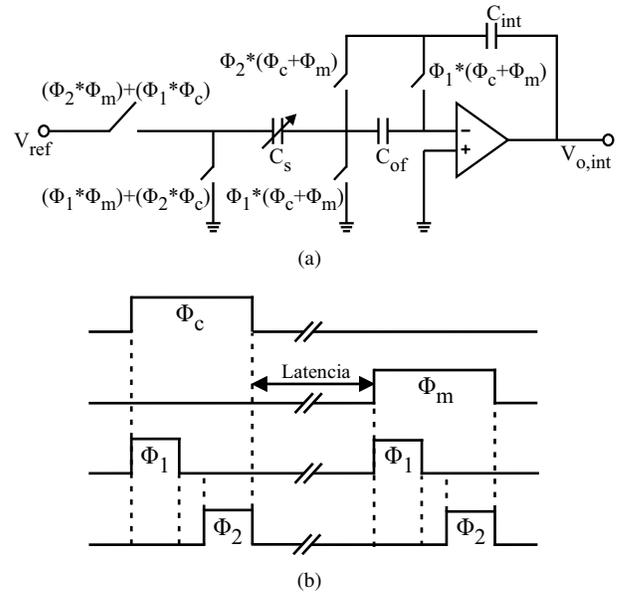


Fig. 4. Integrador/desintegrador para la fase de calibración (ϕ_c) y la fase de medición (ϕ_m) del sistema de lectura del sensor. (a) Integrador/desintegrador propuesto. (b) Diagrama de fases del sistema.

$$V_{o,cal} = V_{ref} * \frac{C_s}{C_{int}} \quad (1)$$

Para el detector de bacteria *E.Coli*, C_{int} es 100 veces más pequeña que la máxima capacitancia del sensor (C_s) porque se requiere que ocupe poca área debido a que estará en un circuito integrado. Lo anterior genera una ganancia de 100 del integrador y al voltaje V_{ref} se le asignó un valor de 12 mV para obtener $V_{o,cal}$ igual a 1.2 V. Por lo tanto, la máxima ganancia del integrador dependerá de los valores máximos de C_s , de la capacitancia mínima fabricable con la tecnología empleada para C_{int} y de la región dinámica del amplificador operacional utilizado en este bloque.

2. Después viene un tiempo de latencia, o espera, donde se coloca la muestra o el analito en el biosensor capacitivo. La duración de este periodo depende del tiempo de adherencia del analito al transductor. En el caso particular del biosensor capacitivo para detección de bacterias *E.Coli* utilizado el tiempo de adherencia es aproximadamente de 20 min. A fin de mostrar el comportamiento del sistema, el tiempo de latencia se dejó en 1 ms.
3. Durante la fase de medición (ϕ_m) se reconfigura el integrador como un integrador inversor, o desintegrador, y el voltaje $V_{o,med}$ obtenido está dado en (2).

$$V_{o,med} = -V_{ref} * \frac{C_s - C_b}{C_{int}} \quad (2)$$

donde C_b , en el caso del biosensor, es la variación de la capacitancia C_s debida a la presencia de la bacteria. Finalmente, $V_{o,med}$ se sumará al voltaje $V_{o,cal}$ previamente almacenado en el capacitor de integración como se muestra en (3).

$$V_{o,int} = V_{o,cal} + V_{o,med} = V_{ref} * \frac{C_b}{C_{int}} \quad (3)$$

En (3) se observa que se eliminó por completo la dependencia del valor nominal inicial de la capacitancia C_s y que el valor final de voltaje $V_{o,int}$ en el capacitor de integración depende solamente de C_b . Cualquier variación del transductor debida al proceso de fabricación se elimina, como se muestra en la figura 5. En la figura 5

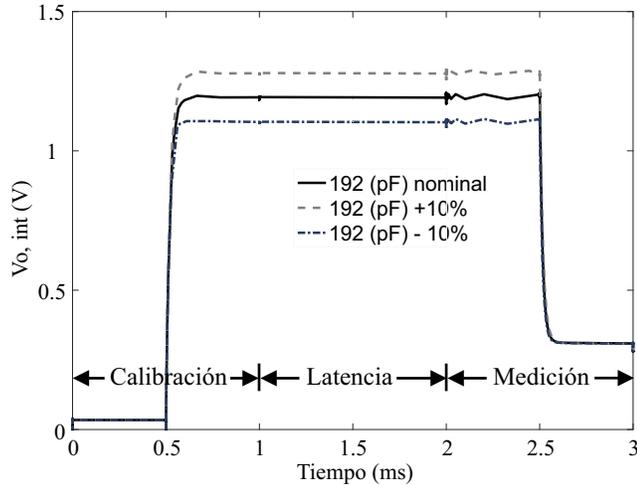


Fig. 5. Resultados de la calibración del sistema con variación de $\pm 10\%$ en el valor de C_s para mediciones con 70,000 (UFC/ml) de bacteria *E.Coli*.

se observa que el sistema propuesto para la detección de la concentración de bacteria *E.Coli* compensa $\pm 10\%$ de variaciones de la capacitancia del biosensor debidas al proceso de fabricación, obteniendo el mismo resultado durante el periodo de medición.

La lectura del voltaje final $V_{o,int}$ se realiza al terminar la fase de medición (ϕ_m) activándose los demás bloques del sistema. El convertidor analógico/digital toma el valor de $V_{o,int}$ y lo almacena en un registro para mostrarlo al usuario en algún tipo de código (termómetro, BCD, 7 segmentos, etc.). Además, el valor de V_{ref} puede utilizarse para ajustar las escalas del integrador/desintegrador y/o del convertidor A/D.

B. Convertidor Analógico/Digital

Dados los requerimientos de la aplicación en la cual se pretende detectar las concentraciones de bacteria *E.Coli*, mostradas en la Tabla I, se eligió una topología tipo Flash a 3 bits de resolución para el convertidor analógico/digital [13], como se presenta en la figura 6. En general, para otras aplicaciones se puede optar por topologías con mayor resolución.

Debido a los voltajes de umbral (V_{th}) que presentan los transistores en la tecnología CMOS de 180 nm, usados en los comparadores del convertidor, se realizó un cambio de nivel hacia arriba del voltaje $V_{o,int}$ almacenado al final de la fase de medición. Dicho cambio de nivel se implementó con un seguidor de fuente usando transistores tipo P. Los niveles de detección con los que se diseñaron los comparadores obedecen a las concentraciones específicas de bacteria *E.Coli* a detectar, y no con la tradicional función de transferencia lineal. Cabe mencionar que para la determinación de los niveles de comparación se optó por una arquitectura de comparadores

TABLA I
NIVELES DE BACTERIA QUE SE DESEAN DETECTAR

Concentración de bacteria (UFC/ml)	Capacitancia (pF)	Voltaje (mV)	Riesgo de infección [14]
0	192	133	Sin bacteria
10,000	185	145	Riesgo bajo
20,000	178	161	Riesgo bajo
30,000	171	178	Riesgo moderado
40,000	164	203	Riesgo moderado
60,000	150	271	Riesgo moderado
70,000	143	308	Riesgo moderado
80,000	136	351	Con riesgo elevado
100,000	122	437	Riesgo muy elevado

basada en inversores, lo cual tiene la ventaja de un menor consumo de potencia y una menor área de fabricación, a diferencia de una arquitectura basada en una red resistiva.

Los comparadores deben ser diseñados de forma que compensen las variaciones del proceso de fabricación y que detecten niveles específicos, por lo cual se propone el circuito mostrado en la figura 7(a). Las variaciones del proceso de fabricación se logran disminuir mediante el uso de un transistor tipo N (M1) en cascada con el transistor tipo P (M2) y de la conexión de un transistor tipo P (M4) en cascada con el transistor tipo N (M3), en el primer inversor. En este circuito se determinan los niveles de comparación mediante el adecuado dimensionamiento de los transistores M1 y M4. Además, en la figura 7(b) se muestra un comparador tradicional no compensado, basado en inversores [15].

Las respuestas a las variaciones del proceso de fabricación del comparador compensado propuesto, y del comparador tradicional no compensado, se muestran en las figuras 8(a) y 8(b), respectivamente. Se observa una reducción mayor al 50% en la variación del nivel de disparo del comparador compensado con respecto al no compensado para las diferentes combinaciones en las variaciones del proceso de fabricación y temperatura. La respuesta de los comparadores propuestos a las variaciones del proceso de fabricación, garantiza la correcta detección de las diferentes concentraciones de bacteria presentes en el sensor.

En la figura 9(a) se presenta la respuesta del circuito integrador/desintegrador con el corrimiento de nivel, $V'_{o,int}$, en las fases de calibración y medición para diferentes concentraciones de bacteria *E.Coli*. En la figura 9(b) se muestra un acercamiento durante la fase de medición.

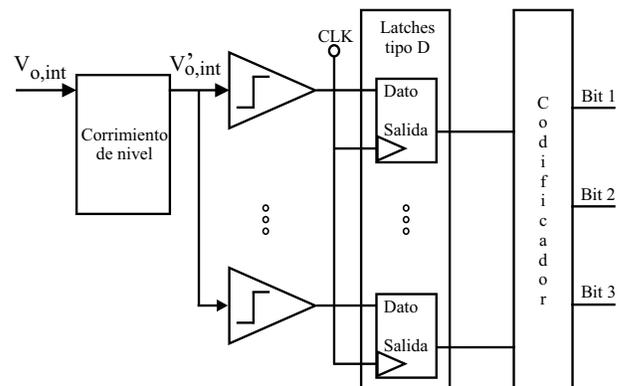


Fig. 6. Convertidor tipo Flash de 3 Bits.

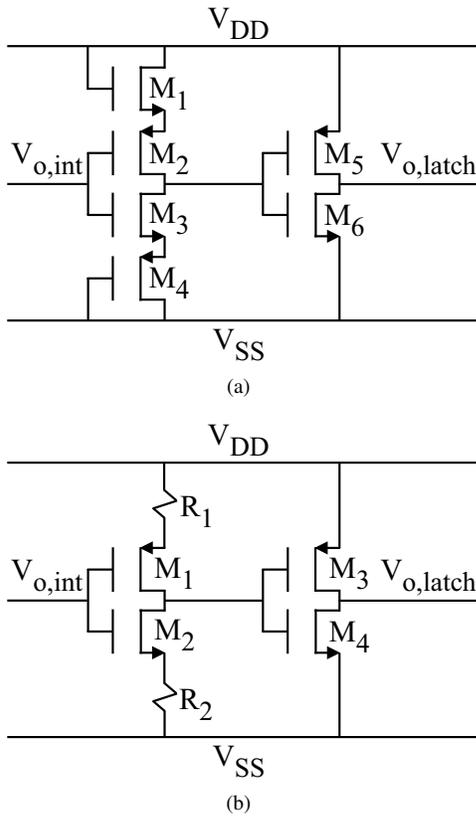


Fig. 7. Comparadores. (a) Propuesto. (b) Tradicional

III. RESULTADOS

El sistema de lectura propuesto fue diseñado en una tecnología CMOS de 180 nm y simulado con el programa Hspice de Synopsys. En la figura 10 se presentan las respuestas de los comparadores del convertidor analógico/digital, donde se observa como se encienden los comparadores de voltaje en los niveles de cuantización correspondientes a cada uno de las concentraciones de bacteria que se desean detectar. Estas respuestas crean un código tipo termómetro donde a mayor voltaje de entrada (mayor concentración de bacteria) se encienden más comparadores. Dicho código pasa directamente a un registro de datos y/o a un codificador dependiendo de la aplicación, como se muestra en la figura 6.

En la Tabla II se hace una comparación con algunos sistemas de lectura previamente reportados en la literatura. Se aprecia que el sistema propuesto no requiere una capacitancia de referencia C_{ref} y cuenta con un sistema de autocalibración que hace robusto el sistema a variaciones del proceso de fabricación del sensor. Además, la potencia es baja, $28 \mu\text{W}$, y puede reducirse mediante el diseño de un amplificador operacional, que consuma menos potencia, dedicado a esta aplicación específica.

IV. CONCLUSIONES

Se propuso un sistema de lectura para sensores capacitivos que compensa las variaciones del proceso de fabricación de dicho sensor, sin requerir de una capacitor de referencia C_{ref} . El sistema aquí propuesto es relativamente simple porque

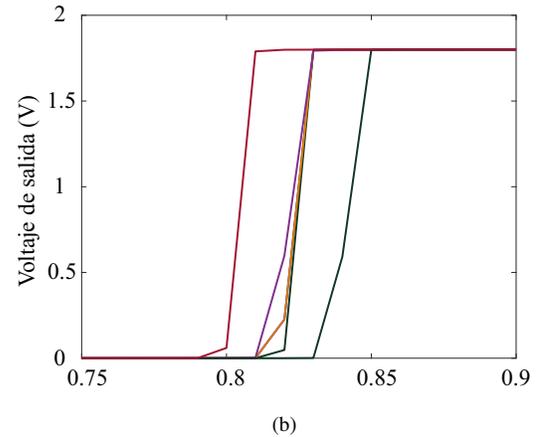
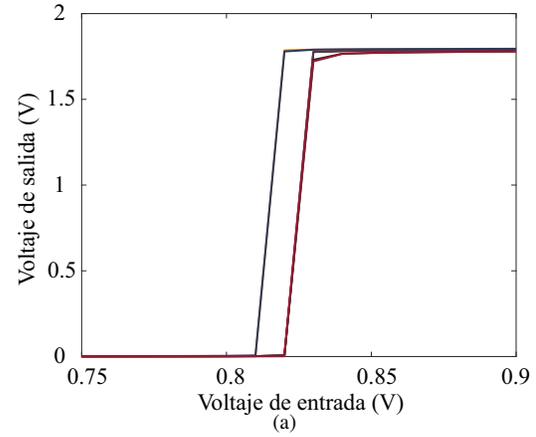


Fig. 8. Respuesta a las variaciones del proceso de fabricación. (a) Comparador compensado. (b) Comparador no compensado.

TABLA II
COMPARACIÓN DE ARQUITECTURAS

Parámetro	Publicación	[5]	[6]	[7]	[8]	[9]	[10]	Este Trabajo
Potencia (μW)		ND	175.8	5.5	434.52	ND	ND	28
C_{ref}		Sí	Sí	Sí	Sí	Sí	Sí	No
Autocalibrable		No	No	Sí	No	No	No	Sí

requiere una baja área de integración, consume muy poca potencia ($28 \mu\text{W}$). Además, el convertidor analógico/digital y las etapas del registro de datos y codificación permanecen apagadas durante la fase de calibración y el periodo de latencia, encendiéndose al finalizar la fase de medición. El sistema propuesto es muy veloz ya que solo requiere un pulso de las fases ϕ_1 y ϕ_2 en las fases de calibración (ϕ_c) y de medición (ϕ_m), y puede usarse con cualquier tipo de sensor capacitivo haciéndolo muy versátil. Para el convertidor analógico/digital, se propuso un comparador basado en inversores que compensa las variaciones debidas al proceso de fabricación, asegurando la correcta detección de los niveles de voltaje requeridos. Con este sistema de lectura y un biosensor capacitivo se realizó un detector de concentraciones de bacteria *E.Coli*, obteniéndose muy buenos resultados.

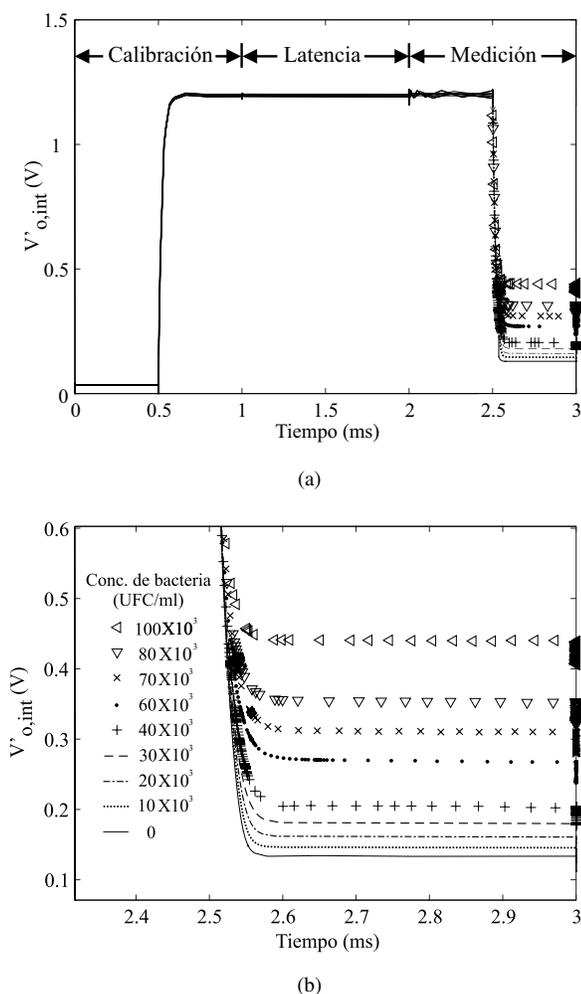


Fig. 9. Entrada a los comparadores en la fase de calibración y medida para diferentes concentraciones de bacteria *E.Coli*. (a) Entrada a los comparadores del convertidor. (b) Niveles de voltaje para las diferentes concentraciones de bacteria *E.Coli*

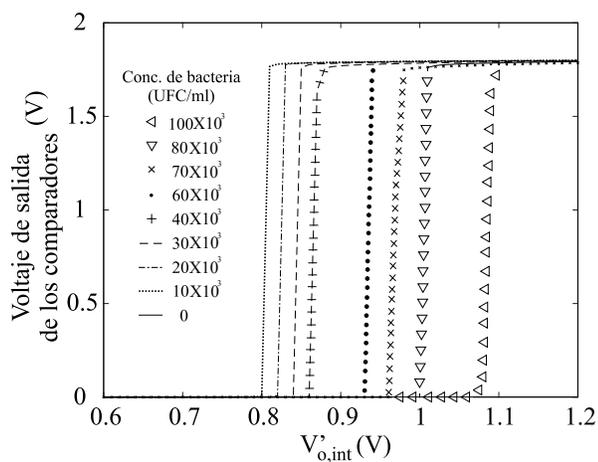


Fig. 10. Salida de los comparadores para diferentes concentraciones de bacteria.

AGRADECIMIENTOS

Los autores agradecen al Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE) y al Consejo Nacional de

Ciencia y Tecnología (CONACyT) por su apoyo con las herramientas e instalaciones que hicieron posible el desarrollo de este proyecto.

REFERENCIAS

- [1] D. Thévenot, P. Buck, K. Cammann, A. Durst, K. Toth, and W. S, "Electrochemical biosensors: Recommended definitions and classification (technical report)," in *International Union of Pure and Applied Chemistry*, no. 71. IUPAC, 1999, pp. 2333–2348.
- [2] T. McConaghy, K. Breen, J. Dyck, and A. Gupta, *Variation Aware- Design of custom Integrated Circuits: A hands-on Field Guide*. Springer, 2013.
- [3] E. Ghafar-Zadeh, M. Sawan, E. Ghafar-Zadeh, and M. Sawan, *CMOS capacitive sensors for lab-on-chip applications*. Springer, 2010.
- [4] K. Baxter Larry, "Capacitive sensors: Design and applications," 1997.
- [5] J. Herrera-Celis, C. Reyes-Betanzo, A. Torres-Jacome, A. Hernández-Flores, A. Itzmoyotl-Toxqui, V. Aca-Aca, O. Gelvez-Lizarazo, A. Culebro-Gomez, A. Zazueta-Gambino, A. Orduña-Díaz *et al.*, "Interdigitated microelectrode arrays based on non-cytotoxic a-sixc1-x: H for e. coli detection," *Journal of The Electrochemical Society*, vol. 164, no. 13, pp. B641–B650, 2017.
- [6] N. Petrellis, C. Spathis, K. Georgakopoulou, and A. Birbas, "Capacitive sensor estimation based on self-configurable reference capacitance," *Recent Patents on Signal Processing*, vol. 3, no. 1, pp. 12–21, 2013.
- [7] P. Vooka and B. George, "A direct digital readout circuit for impedance sensors," *IEEE Transactions on Instrumentation and Measurement*, vol. 64, no. 4, pp. 902–912, 2014.
- [8] N. T. Trung and P. Häfliger, "A submicrowatt implantable capacitive sensor system for biomedical applications," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 62, no. 2, pp. 209–213, 2014.
- [9] R. Srinath, G. Prasannapatil, S. P. Shetty, V. Pampana, and S. Tantry, "A capacitive sensor readout circuit with low power mode and variable gain operations," in *2017 International conference on Microelectronic Devices, Circuits and Systems (ICMDCS)*. IEEE, 2017, pp. 1–5.
- [10] H. Hassan and H.-W. Kim, "Cmos capacitive fingerprint sensor based on differential sensing circuit with noise cancellation," *Sensors*, vol. 18, no. 7, p. 2200, 2018.
- [11] M. Carminatì, P. Ciccarella, M. Sampietro, and G. Ferrari, "Single-chip cmos capacitive sensor for ubiquitous dust detection and granulometry with sub-micrometric resolution," in *Convegno Nazionale Sensori*. Springer, 2016, pp. 8–18.
- [12] K. Nagaraj, J. Vlach, T. Viswanathan, and K. Singhal, "Switched-capacitor integrator with reduced sensitivity to amplifier gain," *Electronics Letters*, vol. 22, no. 21, pp. 1103–1105, 1986.
- [13] I. Ahmed, *Pipelined ADC design and enhancement techniques*. Springer Science & Business Media, 2010.
- [14] J. A. L. Mérida, "Infecciones urinarias: clínica, diagnóstico y tratamiento," *Offarm: farmacia y sociedad*, vol. 20, no. 3, pp. 99–108, 2001.
- [15] F. Keleş and O. Aytar, "The investigation of cmos inverter based comparator circuits," in *2018 2nd International Symposium on Multidisciplinary Studies and Innovative Technologies (ISMSIT)*. IEEE, 2018, pp. 1–5.



Arely Culebro-Gómez Nació en la Ciudad de México, obtuvo su grado de Maestría del ITESM en el 2004, y el Doctorado por la UPAEP en Ingeniería Biomédica en 2009, del 2004 al 2006 trabajó como profesora de cátedra en ITESM campus Toluca, del 2006 al 2012 trabajó como Gerente de Mantenimiento en Manycal, del 2012 al 2015 como profesor de tiempo completo en Universidad Tecmilenio, durante ese periodo fue directora académica de licenciaturas ejecutivas y maestrías dentro de la misma universidad. En Agosto de 2015 empezó a estudiar el

Doctorado en Ciencias en electrónica en el INAOE, mismo en el que se encuentra actualmente. Sus principales áreas de interés son el diseño de circuitos analógicos y de señal mixta para aplicaciones biomédicas, síntesis, análisis y generación de layout de circuitos integrados.



Guillermo Espinosa Flores-Verdad Nació en la Ciudad de México, obtuvo su grado de Maestría del INAOE, México y el Doctorado de la Universidad de Pavia, Italia en 1983 y 1989 respectivamente. De 1980 a 1985 trabajó en el Departamento de Electrónica de la Universidad Autónoma de Puebla, México. De 1990 a 1993 trabajó en el Departamento de Investigación y Desarrollo de la compañía SGS-THOMSON Microelectronics, Italia, como Líder del Grupo de Automatización de Librerías Analógicas. En febrero de 1993 se unió como Profesor/Investigador al Departamento de Electrónica del Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE), México. Estuvo con la compañía Freescale Semiconductor de 2005 a 2008 como gerente del Centro de Tecnología Freescale en México. Desde 2008 se reincorporó al Departamento de Electrónica del INAOE. Sus principales áreas de interés son el diseño de circuitos integrados analógicos y de señal mixta, el diseño de CAD para la automatización del diseño, síntesis, análisis y generación de layout de circuitos integrados; también está interesado en el diseño robusto de circuitos integrados analógicos, aplicaciones médicas y sistemas de comunicación .



Claudia Reyes-Betanzo Obtuvo su grado de Maestría en Electrónica en la Universidad Autónoma de Puebla, México en 1997, y el Doctorado en la Universidad Estatal de Campinas, Brasil en 2003. Ella es actualmente investigadora en el Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE) en Puebla, México. Sus áreas de interés incluyen biosensores para detección de bacterias, diseño y fabricación de microbombas y sistemas microfluídicos.