

A CMOS Startup Circuit for Thermoelectric Energy Harvesting Systems

R. Flores, and G. Espinosa

Abstract—This work presents the design of a fully integrated startup circuit for energy harvesting. The startup circuit can provide an output voltage of 520mV and drives 10 μ W output power for the minimal input capabilities on a thermoelectric generator. The proposed startup generator reaches a peak efficiency of 72% with an input voltage of 140mV @ 53KHz on switching frequency with only 6.87nW of power consumption. The ultra-low power performance is possible due to an asymmetric design of a ring oscillator and a simple two non-overlapping phase circuit implemented on a CMOS 180nm technology.

Index Terms—Energy Harvesting, Thermoelectric Harvesting, Startup Circuit.

I. INTRODUCCIÓN

Los cosechadores de energía, son sistemas que tiene la finalidad de recolectar pequeñas cantidades de energía proveniente del ambiente, (cinética, térmica, solar, radiofrecuencia, etc.) por medio de un elemento transductor y convertirla en energía eléctrica, dicha energía es optimizada y llevada a niveles de voltaje y corriente adecuados para poder polarizar un circuito electrónico. Debido a que la energía eléctrica obtenida en este tipo de sistemas es escasa, sus aplicaciones están relacionadas al campo de los circuitos integrados, principalmente en la implementación de nodos sensores con energía autónoma.

La constante evolución del mercado y el escalamiento de las tecnologías de fabricación en circuitos integrados hace necesaria la implementación de sistemas que puedan recolectar la energía que consumen [1].

Los cosechadores de energía eléctrica son una parte fundamental para el desarrollo de este tipo de sistemas, donde se busca una alta eficiencia por medio del seguimiento del punto de máxima potencia [2]. Sin embargo, cuando la energía a recolectar es escasa (voltajes inferiores a 200mV [3]), es difícil inicializar el circuito cosechador debido a la necesidad de tener voltajes de polarización adecuados en los transistores que lo componen. Por tal motivo, se debe incluir un circuito de puesta en marcha para generar los voltajes de polarización requeridos en el cosechador cuando la energía recolectada aún es escasa.

La componente principal en un sistema cosechador es el bloque de administración de energía, estos circuitos están

clasificados en dos tipos; los circuitos de arranque autónomo, y los circuitos que requieren una condición inicial para su puesta en marcha.

Los circuitos de arranque autónomo, generalmente incluyen transformadores, inductores y/o convertidores DC/DC adicionales para polarizar el sistema de administración de energía, con voltajes inferiores a 100mV, [4, 5]. Sin embargo, el alto costo en términos de área de silicio para integrar un dispositivo inductivo, hace que este tipo de solución no sea práctica. Las dimensiones de los dispositivos requeridos para poder inicializar el cosechador de energía son tan grandes, que en algunos casos, los diseñadores prefieren utilizar componentes inductivos externos. (2mm X 2mm, inductor externo 4.7 μ H) [6].

Los circuitos que requieren una polarización externa para iniciar su funcionamiento se enfocan solamente en el proceso de extracción de energía cuando el sistema trabaja bajo una entrada de potencia estable. Estos circuitos son inicializados por medio de un voltaje adicional al elemento transductor, proporcionado por condiciones de laboratorio [7, 8], lo que da como resultado, sistemas de administración de energía que no son capaces de operar, en condiciones inferiores a los voltajes de polarización de los transistores que los componen.

La solución para el problema de inicialización en ultra-bajo voltaje para cosechadores de energía, consiste en un circuito de puesta en marcha, adicional al bloque de administración de energía. El circuito de puesta en marcha extrae la escasa energía suministrada por el elemento transductor, durante la inicialización y genera los voltajes de polarización necesarios, para el arranque del bloque de administración de energía.

El Estado-del-Arte para circuitos de puesta en marcha, incluye convertidores DC/DC que basan su funcionamiento en dispositivos inductivos [9], [10], [11], aunque estos presentan un buen desempeño de eficiencia, son imprácticos para aplicaciones que implican la puesta en marcha en voltajes inferiores a 200mV. Existen reportados algunos trabajos, donde se proponen circuitos de puesta en marcha que no incluyen dispositivos inductivos [12], sin embargo, los voltajes mínimos para su funcionamiento aún son elevados (390mV).

Por los motivos antes mencionados, existe la necesidad de un circuito de puesta en marcha totalmente integrado en chip para cosechadores de energía, el cual sea capaz de inicializar el bloque de administración, con voltajes de arranque inferiores a 200mV.

En este trabajo se propone un circuito de puesta en marcha con un convertidor DC/DC sin el uso de inductores, para aplicaciones en sistemas cosechadores de energía termoelectrónicos en circuitos integrados, el cual basa su funcionamiento en el diseño a bajo voltaje de un oscilador de anillo, y en la propuesta de un circuito para generar fases no

Roberto Rafael Flores Quintero was with the National Institute of Astrophysics, Optics and Electronics (INAOE). He is now with the Monterrey Institute of Technology and Higher Education (ITESM), Puebla, Mexico. (robertoflores@tec.mx).

Guillermo Espinosa Flores-Verdad is with the National Institute of Astrophysics, Optics and Electronics (INAOE), Tonantzintla, Puebla, México. (gespino@inaoep.mx).

traslapadas, que trabaja en la región de subumbral de los transistores que lo componen.

La figura 1 muestra el diagrama de bloques del circuito de puesta en marcha, éste optimiza la escasa energía disponible en el generador, con el propósito de obtener los voltajes de polarización requeridos para un bloque de administración de energía en un sistema cosechador.

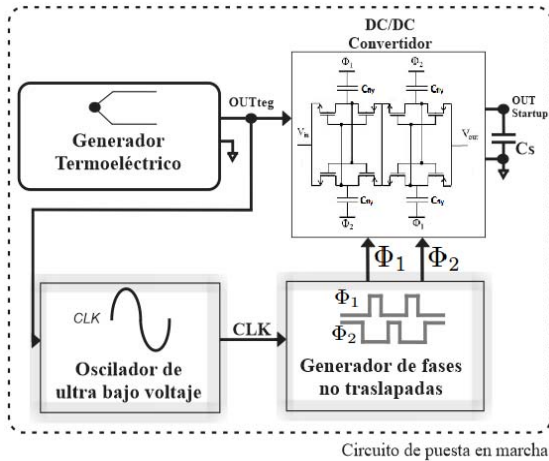


Fig. 1. Diagrama de bloques del circuito de puesta en marcha propuesto.

El circuito de puesta en marcha utiliza como convertidor una bomba de carga Dickson en configuración de acoplamiento cruzado, como la reportada en [13], con capacitores de transferencia con valor de 1pF y un capacitor de carga $C_s=3.7pF$. El convertidor DC/DC inicia su funcionamiento cuando el oscilador de ultra bajo voltaje, y el generador de fases no traslapadas, entregan una señal en frecuencia hacia el convertidor.

II. OSCILADOR DE ANILLO DE ULTRA-BAJO VOLTAJE

El circuito oscilador está compuesto por un anillo de cinco inversores, en el que dos técnicas de baja potencia son utilizadas. La primera es un esquema de dimensionamiento asimétrico, dado que la curva característica en DC de un inversor aún es función de sus dimensiones para condiciones de subumbral.

Típicamente, un inversor es dimensionado para tener un comportamiento simétrico en su curva característica, compensando la reducida movilidad de los portadores de carga del transistor tipo P por medio de sus dimensiones, que normalmente son mayores a las del transistor tipo N. Sin embargo, si se reducen las dimensiones del transistor tipo P por debajo del transistor tipo N, da como resultado, una reducción en el consumo de potencia durante la transición, a costa de la simetría de la curva característica.

En la figura 2, se muestra la reducción de potencia en función del dimensionamiento asimétrico, para un inversor en una tecnología típica CMOS de 180nm.

La segunda técnica de baja potencia utilizada en el oscilador es la técnica de transistores apilados. Cuando se opera un circuito en ultra bajo voltaje, la corriente de fuga representa una parte importante en el consumo total del circuito. La corriente de fuga se puede reducir por medio del efecto de apilamiento de transistores [14].

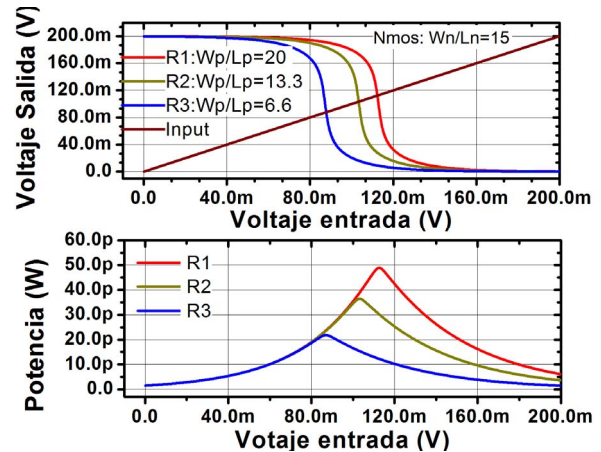


Fig. 2. Respuesta en DC y consumo de potencia para una celda inversora del oscilador de anillo.

Utilizar las técnicas mencionadas, da como resultado un circuito inversor asimétrico con 20pW de consumo de potencia, que trabaja con 140mV de polarización. Dicho inversor es utilizado como bloque de retardo para el oscilador de anillo, el bajo consumo de potencia hace posible que el circuito pueda comenzar a oscilar desde voltajes alrededor de los 140mV. El circuito esquemático del inversor que conforma el oscilador de anillo se muestra en la figura 3a).

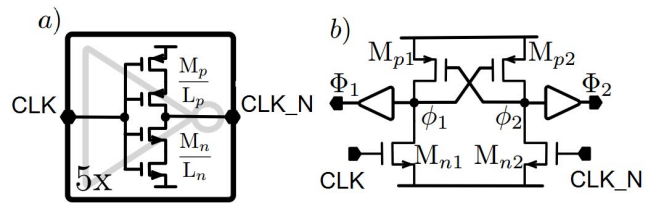


Fig. 3. a) Inversor de ultra baja potencia para el oscilador de anillo. b) Circuito generador de fases no traslapadas propuesto.

III. CIRCUITO GENERADOR DE FASES NO TRASLAPADAS

La operación de un convertidor DC/DC capacitivo, requiere de señales de reloj, las cuales sincronizan la transferencia de energía entre diferentes etapas. Es de gran importancia que las señales de reloj no presenten traslape entre los pulsos, ya que esto traería como consecuencia que dos o más etapas del convertidor permanezcan encendidas al mismo tiempo, interrumpiendo así la transferencia de energía y causando una pérdida de eficiencia.

Típicamente un generador de fases no traslapadas es implementado por medio de una cadena de al menos ocho compuertas digitales NAND y NOT, las cuales representan una caída importante de potencia cuando se quiere hacer funcionar un convertidor DC/DC en voltajes muy bajos, limitando así la energía total suministrada por el convertidor.

Existen algunos circuitos generadores de fases no traslapadas que consumen menor potencia que la configuración típica [15], sin embargo, su desempeño en voltajes de subumbral trae consigo traslapos entre las fases.

El circuito generador de fases no traslapadas propuesto, se muestra en la figura 3b). El par de transistores con conexión cruzada, genera dos fases no traslapadas con voltajes de polarización en condiciones de subumbral.

Para un estado CLK alto, el nodo $\Phi 1$ va hacia un estado bajo, después del retardo de compuerta, por tanto $\Phi 2$ se cambiará hacia un estado alto, después del retardo de compuerta de $\Phi 1$. Los amplificadores de salida incrementan la capacidad de carga del circuito.

TABLA I
DIMENSIONES DE LOS DISPOSITIVOS DE LA FIG.3

Dispositivo	OSC		Generador de fases	
	nMOS	pMOS	nMOS	pMOS
W/L (μm)/ (μm)	2.8/0.36	2.8/0.36	2.8/0.56	3.6/0.56

IV. RESULTADOS

El circuito de puesta en marcha fue diseñado para una tecnología CMOS de 180nm, en la figura 4 se puede apreciar el layout del circuito propuesto de puesta en marcha diseñado en Cadence Virtuoso, el área activa del circuito completo es de $123\mu\text{m} \times 153\mu\text{m}$. El convertidor DC/DC utiliza ocho capacitores MIM de 1pF para la transferencia de energía entre etapas y uno de 3.7pF como elemento de almacenamiento a la salida. La tabla 1 resume las dimensiones de los transistores diseñados de acuerdo a los criterios antes mencionados.

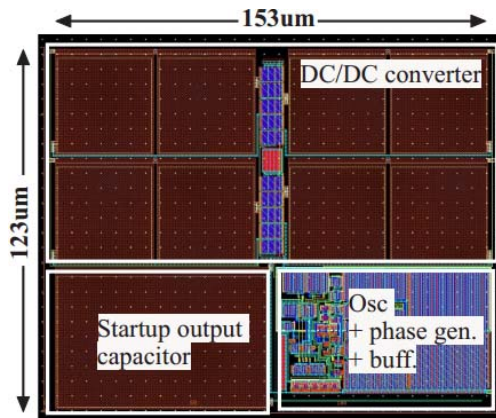


Fig. 4. Layout del circuito de puesta en marcha propuesto.

La figura 5, muestra la respuesta transitoria post-layout del oscilador a) y del generador de fases b). El circuito inicia su funcionamiento con un voltaje mínimo de 140mV y consume 4.9nW a 5.32KHz de frecuencia. Cabe destacar que el comportamiento de no traslape en las fases permanece aún bajo condiciones de polarización de subumbral, esto es un resultado a destacar ya que se puede asegurar el buen funcionamiento del convertidor durante las condiciones iniciales del sistema cosechador.

El bloque siguiente al oscilador de anillo es un amplificador digital, que tiene la función de soportar la carga del generador de fases, tanto el amplificador como el generador de fases tienen una respuesta digital, es por esa razón que la señal cambia de sinusoidal a cuadrada, sin que exista un recorte de señal por saturación. Esto se puede apreciar mejor considerando que el nivel de voltaje de la respuesta del oscilador y el generador de fases es la misma (140mV).

La conmutación entre las etapas del convertidor DC/DC se da por medio de interruptores capacitivos, por lo cual, la

pendiente abrupta de una señal cuadrada en las fases no traslapadas en comparación de una sinusoidal, tiene ventajas impactando en el tiempo de conmutación y transferencia de energía del convertidor.

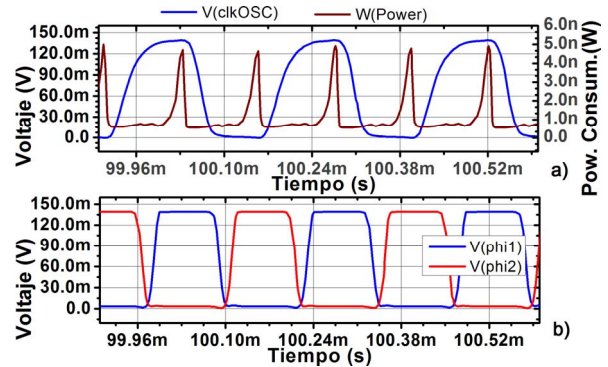


Fig. 5. Respuesta en el tiempo Post-Layout: a) oscilador de anillo, b) generador de fases no traslapadas.

La respuesta transitoria a la salida del circuito de puesta en marcha, así como la eficiencia para diferentes cargas, se puede apreciar en la figura 6, la definición de eficiencia utilizada para la simulación, es la misma reportada en [19]. Para entradas escasas de energía proveniente de un generador termoeléctrico, la salida en voltaje es inversamente proporcional a la salida en potencia.

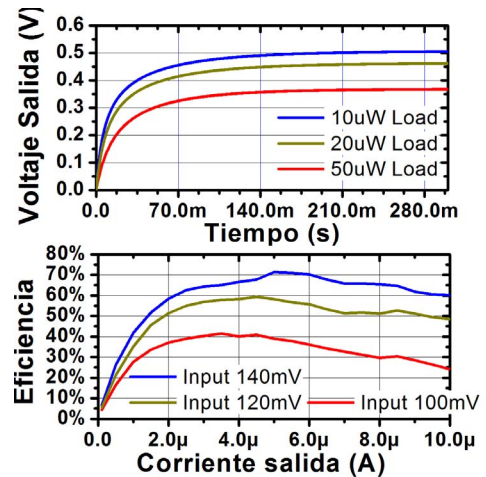


Fig. 6. Respuesta del voltaje de salida y eficiencia Post-Layout del sistema de puesta en marcha.

El sistema tiene un tiempo de establecimiento relativamente lento, debido a la baja frecuencia de extracción, sin embargo, esta característica lo hace adecuado para generadores termoeléctricos, debido a la dinámica lenta en los gradientes de temperatura.

La tabla II enlista la salida en voltaje del sistema de puesta en marcha, para variaciones de proceso y temperatura en una entrada fija de 140mV y 10 μW de carga, los casos extremos obtenidos son 730mV @ FF 100°C and 410mV @ SS -20°C.

El sistema en su totalidad tiene un consumo de potencia reducido de 6.67nW, trabajando 140mV de entrada. El voltaje obtenido a la salida es de 520mV, que son suficientes para inicializar y polarizar la mayoría de los bloques de

administración de energía, en sistemas cosechadores reportados en el estado del arte.

TABLA II
VARIACIONES DE PROCESO Y TEMPERATURA PARA EL CIRCUITO DE PUESTA EN MARCHA

(Proc/Temp)	-20°C	60°C	100°C
Transistores Típicos (TT)	434mV	515mV	575mV
Transistores Lentos (SS)	410mV	445mV	475mV
Transistores Rápidos (FF)	482mV	642mV	738mV
Transistores Lentos N Rápidos P (SNFP)	446mV	548mV	615mV
Transistores Lentos P Rápidos N (FNPS)	421mV	487mV	537mV

En la tabla III se muestra una comparación con otros trabajos similares. Para poder hacer una comparación justa se propone una nueva figura de mérito, que representa el total de la energía entregada por el circuito de puesta en marcha, tomando como aportaciones la ganancia en voltaje y la potencia de salida.

TABLA III
COMPARACIÓN DE CIRCUITOS DE PUESTA EN MARCHA

Parámetro	[8] 2014	[16] 2013	[17] 2017	[18] 2017	Este trabajo
Voltaje de entrada mínimo	250mV	120mV	350mV	220mV	140mV
Voltaje a la salida con entrada mínima	320mV	280mV	595mV	550mV	520mV
Potencia de salida con entrada mínima	10μW	1μW	—	4nW	10μW
Consumo de potencia	—	—	1.3mV	2nW	6.87nW
Eficiencia pico	62%	23%	—	76%	72%
Frecuencia de conmutación	—	10MHz	3MHz	—	5.32KHz
Componentes externos	100μH inductor	No	—	No	No
Área activa (μm)	600 x 250	1440 x 480	70 x 70	146 x 146	123 x 153
Proceso CMOS	180nm	180nm	28nm	65nm	180nm
Figura de Mérito (μdBW)	21.44	7.35	—	31.83	113.7

El cálculo de la FoM utilizada implica conocer el valor de la ganancia en voltaje, por tal motivo es necesario conocer los valores de voltaje a la entrada y a la salida en los trabajos a comparar [16], [8], [18]. Otro parámetro necesario que conocer es la potencia de salida; si dicho parámetro no se encuentra reportado como en [16], es posible calcularlo con la corriente de salida o el valor de la carga y el voltaje de salida de la ganancia.

$$FoM = 20 \log \frac{V(out) \text{ at min. input}}{V(in) \text{ min}} * \text{Output Power} \quad [dBW] \quad (1)$$

Vale la pena destacar, que este trabajo presenta la mejor relación entre el voltaje mínimo de encendido y máximo voltaje de salida, con un porcentaje de eficiencia superior al 70% y que presenta un área de integración comparable, o menor, al de los trabajos reportados.

V. CONCLUSIONES

Una solución para el problema relacionado con la puesta en marcha de sistemas de recolección de energía, durante las fases iniciales, es la implementación de un circuito adicional al bloque de administración, el cual pueda optimizar la escasa energía en el generador y producir los voltajes de polarización necesarios para el bloque de administración.

El reto principal para el diseño de un circuito de puesta en marcha, para sistemas de recolección de energía, es disminuir las pérdidas de energía por consumo y por corrientes de fuga, dichas pérdidas limitan que el circuito pueda inicializar en voltajes reducidos y optimizar la energía hacia la carga.

En este trabajo se muestra el diseño de un circuito de puesta en marcha, para sistemas cosechadores de energía, mediante la propuesta de un oscilador de anillo de ultra bajo voltaje y un generador de fases no traslapadas. El circuito tiene una salida de voltaje de 520mV @ 10μW, que son suficientes para polarizar un bloque de administración de energía, en un sistema cosechador en condiciones iniciales.

El circuito de puesta en marcha propuesto tiene la capacidad de operar con una eficiencia de 72% con apenas 140mV de entrada, su reducida área activa sin el uso de componentes externos, lo sitúa en la escena del estado del arte como una buena opción para la implementación de sistemas de cosecha de energía.

REFERENCIAS

- [1] V. Sharma, R. Kumar and R. Kaur, 'UAV-assisted content-based sensor search in IoTs', *Electronics Letters*, vol. 53, no. 3, pp. 724-726, May. 2017.
- [2] S. Romero, V. Gonzalez, R. Ambrosio, G. Mino, E. Bonizzoni and F. Maloberti, 'An improved analog maximum power point tracking circuit for solar cells suitable for abrupt variations in irradiation levels', *IEEEIC I&CPS Europe*, pp. 1-6, June. 2017.
- [3] X. Liu, L. Huang, K. Ravichandran and E. Sanchez, 'A Highly Efficient Reconfigurable Charge Pump Energy Harvester With Wide Harvesting Range and Two-Dimensional MPPT for Internet of Things', *IEEE Journal of Solid-State Circuits*, vol. 51, no. 5, pp. 1302-1312, March. 2016.
- [4] T. Ying and K. Philip, 'A bipolar output voltage pulse transformer boost converter with charge pump assisted shunt regulator for thermoelectric energy harvesting', *International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 1548-3746, Aug. 2014.
- [5] T. Ying and K. Philip, 'Design of coupled inductor-based boost converter for ultra-low power thermoelectric energy harvesting using pulse transformer with 75mV start-up voltage', *Elec. Dev. and Solid-State Circ. (EDSSC)*, pp. 1-2, Oct. 2013.
- [6] E. Carlson, K. Strunz and B. Otis, '20mV input boost converter for thermoelectric energy harvesting', *Symposium of VLSI Circ.*, pp. 162-163, Aug. 2009.
- [7] E. Carlson, K. Strunz and B. Otis, '20mV input boost converter with efficient digital control for thermoelectric energy harvesting', *IEEE J. Solid-State Circuits*, vol. 45, no. 4, pp. 741-750, March. 2010.
- [8] I. Doms, P. Merker, R. Merker and C. Van Hoof, 'Integrated capacitive power-management circuit for thermal harvesting with output power 10 to 1000μW', *IEEE ISSCC*, pp. 300-301, May. 2014.
- [9] A. Blanco and G. Rincon, 'A 44-93μ 250-400mV 0.18μ CMOS Started for DC-Source Swiched-Inductor Energy Harvesters', *IEEE*

- Transactions on Circuits and Systems II, vol. 61, no. 12, pp. 1002-1006, Sep. 2014.
- [10] H. Peng, N. Tang, Y. Yang and D. Heo, 'CMOS Startup Charge Pump with body bias and backward control for energy harvesting step-up converters', IEEE Transactions on Circuits and Systems I, vol. 61, no. 6, pp. 1618 – 1628, Jan. 2014.
- [11] G. Bassi, L. Colalongo, A. Richelli and Z. Kovacs-Vajna, 'A 150mV 1.2 fully-integrated DC-DC converter for thermal energy harvesting', International Symposium on Power Electronics (SPEEDAM), pp. 331–334, Aug. 2012.
- [12] Stark, E. Szarka, and D. Rooke, 'Start-up circuit with low minimum operating power for microwatt energy harvesters', IET Circuits Devices and Systems, vol. 5, no. 4, pp. 267–274, Aug. 2011.
- [13] R. Grezard and J. Whillemin, 'A self-starting fully integrated autoadaptive converter for battery-less thermal energy harvesting', IEEE International NEWCAS Conference, pp.1-4, Aug. 2013.
- [14] A. Nagar and V. Parmar, 'Implementation of Transistor Stacking Technique in Combinational Circuits', Journal of VLSI and Signal Processing, vol. 4, no. 5, pp. 01-05, Oct. 2014.
- [15] B. Nowacki, N. Paulino and J. Goes, 'A simple 1 GHz non-overlapping two-phase clock generators for SC circuits', Circuits and Systems MIXDES Conference, pp.174-178, Oct. 2013.
- [16] B. Mishra, C. Botteron and P. Farine, 'A 120mV startup circuit based on charge pump for energy harvesting circuits', IEICE Electronics Express, vol. 8, no.11, pp.830-834, June, 2013.
- [17] C. Yue, B. Masoud and S. Bogdan, 'A 350-mV 2.4-GHz quadrature oscillator with nearly instantaneous start-up using series LC tanks', IEEE Asian Solid-State Circuits Conference, pp. 104 – 108, Dec. 2017.
- [18] D. Abhik, G. Yuan, K. Hyoung, 'A 220-mV Power-on Reset Based Self-Starter With 2-nW Quiescent Power for Thermoelectric Energy Harvesting Systems', IEEE Transactions on Circuits and Systems, vol. 64, no. 1, pp. 217-226, Jan. 2017.
- [19] Flores, R. and Espinosa, G. 'Efficiency Comparison of Charge Pump DC/DC Configurations for Energy Harvesting', International Conference on Modern Circuits and Systems Technologies (MOCAS), pp. 104–108, 2018.



Roberto Rafael Flores Quintero was born in Puebla, Mexico. He received the B.Sc degree in electronics from the Autonomous University of Puebla, Puebla, Mexico, in 2012, the M.Sc. degree and Ph.D. from the National Institute for Astrophysics, Optics and Electronics (INAOE), Puebla, in 2014 and 2018 respectively. He is professor at

the Monterrey Institute of Technology and Higher Education (ITESM). His research areas are analog integrated circuits design, energy harvesting, and power management systems.



Guillermo Espinosa Flores-Verdad was born in Mexico City, Mexico. He received the B.Sc. degree in electronic engineering from the Autonomous University of Puebla, Puebla, Mexico, in 1980, the M.Sc. degree from the National Institute for Astrophysics, Optics and Electronics (INAOE),

Puebla, in 1983, and the Ph.D. degree from the University of Pavia, Pavia, Italy, in 1989. From 1980 to 1985, he was with the Department of Electronic Engineering, Autonomous University of Puebla, Puebla. From 1990 to 1993, he was with the Central Research and Development Department, SGS-THOMSON Microelectronics Corporation, Milano,

Italy, as Head of the Analog Library Automation Group. In February 1993, he joined the Department of Electronics, INAOE, where he is currently a Professor-Researcher. From 2005 to 2008, he was with Freescale Semiconductor, leading the Freescale Mexico Technology Center, Guadalajara, Mexico. His research interests are analog and mixed integrated circuit design and computer-aided-design development for the automatic design, synthesis, analysis, and layout of integrated circuits.